

博士論文

太陽光発電用
絶縁形モジュラー昇圧コンバータの
広範囲高効率化の研究

Wide Area Efficiency Improvement of Isolated
Modular Boost Converter for Photovoltaic
Applications

横浜国立大学大学院
工学府

関子 祐輔

2018年9月

第 1 章	はじめに	6
1.1	研究の背景	6
1.2	研究の目的	8
第 2 章	課題の提示	9
2.1	太陽光発電システムの課題	9
2.1.1	セル直列化の課題	9
2.1.2	モジュール並列化の課題	11
2.2	車載太陽光発電システムの課題	14
2.3	昇圧コンバータの課題	14
2.3.1	昇圧比と高効率化のトレードオフ	14
第 3 章	解決策の提案：絶縁形モジュラー昇圧コンバータ IMBC	20
3.1	入力分散，出力統合システム（IMBC）の優位性	21
3.1.1	IMBC 構成例	21
3.1.2	IMBC 化における MPPT 動作	23
3.1.3	部分影対策としての出力並列化	25
3.1.4	システム構成検討方法	26
3.1.5	昇圧モジュール回路方式の選定	27
3.1.6	有力案 1：位相シフトフルブリッジ＋両波整流回路の概要	30
3.1.7	有力案 2：位相シフトフルブリッジ＋倍電圧整流回路の概要	41
3.2	IMBC 構成による低出力領域高効率化手法	45
3.2.1	2 並列入力昇圧モジュールの CCM と DCM 混在時電力分担	46
3.2.2	3 以上並列入力昇圧モジュールに適用する場合の条件	48
第 4 章	提案方式の実証	52
4.1	昇圧モジュール 1（位相シフトフルブリッジ＋両波整流回路）の実証	52
4.1.1	単体評価	54
4.1.2	低電力領域高効率化のための低励磁インダクタンス化の効果検証	56
4.1.3	IMBC 構成での検証	57

4.1.4	入力を並列化した IMBC における広範囲高効率化手法の 検証	59
4.2	昇圧モジュール 2 (位相シフトフルブリッジ+倍電圧整流回 路) の実証	65
4.2.1	単体評価	68
4.3	位相シフト時比率と出力電力の関係	72
第 5 章	まとめ	74
5.1	結論	74
参考文献		76
発表論文		84
謝辞		85
APPENDIX		86

要旨

持続的なモビリティ社会実現のためには自動車の消費するエネルギーの再生可能エネルギー比率を高めていくことが重要である。その究極の姿の一つとして太陽光発電システムを搭載した電気自動車が挙げられる。車載太陽光発電システムは一般的な定置型太陽光発電システムと比較し、面積や搭載場所が限られているため、必要な電力を得るには高効率な電力変換が必須である。また、走行中や駐車場所の変更などにより、日射量が予測できないだけでなく、部分的な影などを避けることが困難であることから、いかなる日射条件でも発電機会を逃さず、より多くの電気エネルギーに変換することが求められる。一方でクルマのボディに太陽電池を設置する場合には一定値以下の低電圧でなければいけないため、電気自動車の駆動用バッテリーへ発電電力を伝送する場合は、高い昇圧比を有するコンバータが必要であり、駆動用バッテリーの電圧が高い場合は、絶縁も確保しなければならない。

このような課題を解決すべく、絶縁を確保しながら高効率と高昇圧比を達成できるという利点を有する絶縁形モジュラー昇圧コンバータ IMBC (Isolated Modular Boost Converter) を提案し、その変換効率を広範囲で高めるために IMBC の構成部品である昇圧モジュール方式を 2 種類選定した。昇圧モジュール 1 (位相シフトフルブリッジ+両波整流回路方式) を試作し、基本的な IMBC の効果について実験で証明した後、広範囲で高効率化するためのトランスの励磁インダクタンスの検証や、昇圧モジュール間の電力分担比に偏りを持たせることにより全領域で効率を向上する効果を実験により確認した。また昇圧モジュール 2 (位相シフトフルブリッジ+倍電圧整流回路方式) を試作し、フィルタインダクタンスと整流回路の接合容量によって生じる共振電流を活用した低電力範囲での高効率化手法の効果を実験により確認した。以上の結果により、IMBC が車載太陽光発電システムに適した高効率コンバータシステムとして有用であることを証明した。

第1章 はじめに

1.1 研究の背景

近年，地球環境維持と人類の経済活動の持続性を確保するという観点から，経済活動の源泉であるエネルギーも化石燃料由来のものから，再生可能なものへの移行が重要視されている．特に化石燃料は採掘にかかる費用が増加していくことから，経済的な悪影響があるだけでなく，燃焼させる際に生じる CO₂ は地球から宇宙への熱輻射を妨げる作用をする温室効果ガスであるため，地球温暖化を加速する．故にその削減が急務と言われている [1] [2]．電力で見たときに，グローバルで 2007 年～2016 年の 10 年間で，再生可能エネルギー由来の電力供給容量は 3 倍以上になった [3]．その中でも注目すべきは太陽光エネルギーの増加である．各国の固定価格買取制度に合わせ，太陽電池パネルの価格が下がったことから，世界的に拡大している [4]．国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）のロードマップによれば，太陽光発電コストは今後も下がり続け，固定価格買取制度がなくなってからも価格競争力のあるエネルギー源として期待できる [5]．また 2020 年までには，安価と言われている石炭火力発電電力の発電コストを下回るとの予測もある [6]．太陽光発電電力は CO₂ 排出量という観点から見ても優秀であり，製造時に発生する CO₂ を吸収するのに必要な年数は 7 年以下と，システムの寿命に対して十分短い [7]．同様に，環境負荷の指標となるエネルギーペイバックタイム（製造時に消費される電力量を発電するのにかかる時間）はさらに短く，概ね 3 年以下である [8]．

社会インフラストラクチャーとしてこの太陽光発電電力を有効活用するためには太陽光パネルの発電電力を最大化しつつ，電力系統に電力を供給するだけでなく，太陽光発電ができない夜間においても電力系統需要に対応するために，揚水発

電など水の位置エネルギーとして電力を貯蔵する仕組みに加え、蓄電池等のエネルギーストレージに太陽光発電電力を貯蔵する検討が行われている [9] [10]. 中でも、電力系統に電気自動車等で使用済みの再利用バッテリーを組み込み、太陽光発電電力や、風力発電電力など不安定な電力を受け入れられるようにし、再生可能エネルギーの割合を増加させるための開発が行われており、その制御を行う電力変換システムが重要な要素となる. [11] [12] [13]

一方でエネルギーの消費に目を向けると、運輸部門の消費は全体の3割を占める. [14] その中でもトラック、バス、乗用車を含む自動車部門が占める割合は7割程度と大きく、自動車のエネルギー源としても化石燃料の依存性を下げるための開発が長年行われている. その代表的な例がハイブリッド自動車や電気自動車、燃料電池電気自動車などである. 車両走行時には化石燃料を必要としない電気自動車は、内燃機関を搭載する車両と比較すると化石燃料依存度が低い場合が多いが、搭載されている蓄電池に充電される電力が化石燃料由来の場合はその限りではない. つまりクリーンと言われる電気自動車でも使われる電力によってはそのクリーン度が不透明になり、見えないところでCO₂を大量に発生させることにつながることもある. そこで太陽光発電電力に着目すると電気自動車に太陽光発電システムを搭載し、太陽光発電電力のみで走行することで、真のゼロエミッション車となることができる. 電力系統の場合と同様、太陽光発電電力を活用するためにはエネルギーストレージが必要であるが、電気自動車には大容量蓄電池が搭載されているため、その役割を果たすことができる.

クルマの使い方とその地域、保管状況などにより差はあるものの、電気自動車に太陽光発電システムを搭載することにより、充電が不要になるという試算もある. [15] エンジン搭載自動車にくらべて航続可能距離が短く、充電に時間がかかる電気自動車の利用者にとって不満となるのが、充電することであり、この充電が不要になることで電気自動車の社会適用性は飛躍的に向上する.

1.2 研究の目的

本研究では真のゼロエミッション車を実現する方法としての太陽電池搭載電気自動車に注目し，コンバータによりその価値を最大化することを目的とする．太陽電池を電気自動車に搭載する際には「電気自動車，電気式ハイブリッド自動車及び燃料電池自動車の衝突後の高電圧からの乗車人員の保護に関する技術基準」[16]を満たす必要があり，衝突後に太陽電池の出力電圧を制御することは困難であることが想定されるため，車載太陽電池システムの太陽電池パネルからの出力電圧は最大でも 60V 以下であることが望ましい．一方で車両を駆動するための電力を供給する蓄電池の電圧はある程度高い方がよく，例えば市販の電気自動車では 360V 程度である．[17] 日射量が低い場合や太陽電池パネルの一部に影がかかった場合などは太陽電池パネルの電圧は大幅に低下するため，コンバータには 10 倍以上の昇圧能力が求められる．一方で太陽光発電電力をより多く蓄電池に充電するためにはコンバータは広い動作範囲で高効率であることが求められる．本論文ではこの高昇圧比と高効率を両立するコンバータの検討を行う．

第2章 課題の提示

2.1 太陽光発電システムの課題

太陽電池セル単体が出力できる電圧はその材料のバンドギャップにより上限が決まっており、一般的に広く使われているシリコン系の太陽電池であれば 1.12V を越えることはなく、裏面でも発電する HIT 太陽電池[[18]]であっても 1V には満たない。例え低電圧のバッテリーであっても充電するまでの経路で導通損失による電圧降下が生じるため、より高い電圧を出力させる方が効率的である。そこで Fig.1 に示すように太陽電池セルを直列接続したモジュールにすることで発電源の出力電圧を高めている。

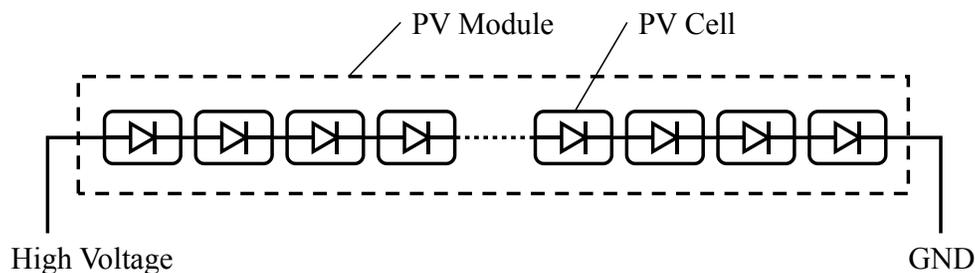


Figure1 直列接続太陽電池モジュール

2.1.1 セル直列化の課題

ここで課題となるのが電流共通の律速である。当然ながら直列接続されたすべてのセルに流れる電流は共通になる。Fig.2 に日射量が異なる場合の太陽電池の発電特性の変化を示す。太陽電池の性能を最大限に生かすためには出力電圧が最大となる電流・電圧で動作させる必要があるが、その最適動作点の電圧、電流は日射量に

よって大きく変化する。つまり、直列接続されたセル間で発電特性が異なったり、日射量が異なったりする場合は、電流共通の律速の中ではすべてのセルが最適動作点で動作することができない。そして電流は最も発電できないセルの電流特性に合わせてることになるため、実際に太陽電池モジュール全体に降り注ぐ日射量に対して発電できる電力がセル単体の性能から大幅に低下するという課題がある。このような発電機会損失を抑制するために、セル単体または複数の直列接続されたセルと並列に、発電電流が流れる向きに導通するようなバイパスダイオードを追加するのが一般的である。[19] しかし、Fig.3 のようにバイパスダイオードが動作することにより、そのバイパスダイオードと並列接続されるセルは全て発電に寄与しなくなるとともに、太陽電池モジュールの出力電圧としてもバイパスされたセルの電圧分とバイパスダイオードの電圧降下分低下することになるため、太陽電池モジュールの出力電圧の低下は避けられない。

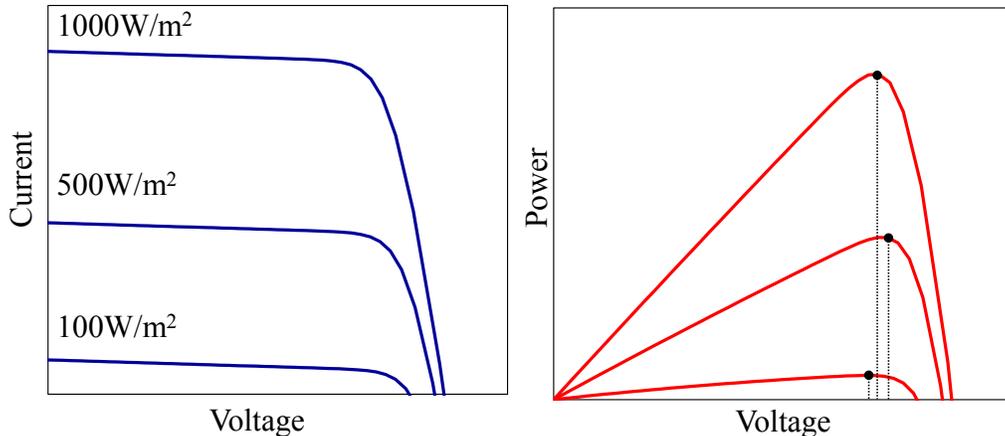


Figure2 日射量が異なる場合の太陽電池特性の傾向

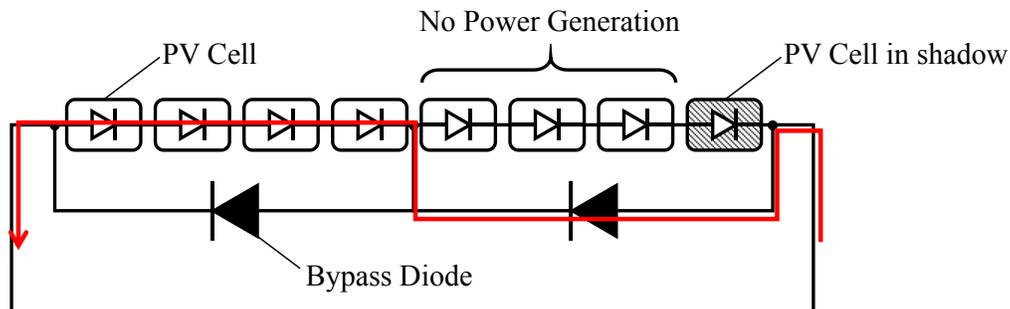


Figure3 バイパスダイオードを備える直列モジュールの部分影時動作イメージ

2.1.2 モジュール並列化の課題

太陽光発電システムの電力が高くなるにつれて、すべての太陽電池セルを直列化すると電圧が高くなりすぎるため、Fig.4 に示すように直列太陽電池モジュールを並列に接続する必要がある。ここで課題となるのが並列太陽電池モジュール間での電圧共通化の律速である。各々の太陽電池モジュールを最適動作点、つまり最適動作電圧で動作させようとしても、並列接続されるモジュール間で最適動作電圧が異なるためできない。つまり直列接続されたセルの電流共通の律速と同様に、実際に太陽電池モジュール群に降り注ぐ日射量に対して発電できる電力がモジュール性能から低下するという課題がある。さらに、日射量が少ないモジュールと日射量が多いモジュールを並列接続すると、日射量が多いモジュールの出力可能な電圧は日射量が少ないモジュールの出力可能な電圧よりも高くなり、その高い電圧で動作させる場合に、日射量が少ないモジュールに日射量が多いモジュールの高い電圧が印加されることになる。その電圧の大きさによっては日射量が少ないモジュールに発電時とは逆方向の電流が流れ、それにより発熱し、故障するセルが発生する可能性がある。この問題を避けるために、各々のモジュールには直列に逆流防止ダイオードが接続されることになる。

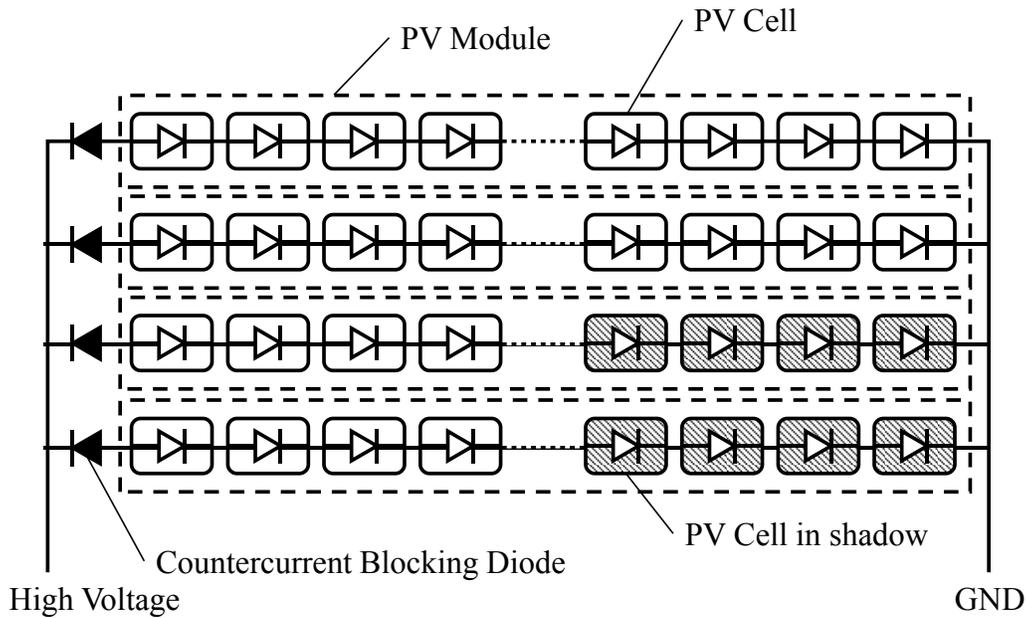


Figure4 部分影時の並列接続された太陽電池モジュール

複数のモジュールが並列接続され、モジュール間で日射量が異なったり、一部のモジュールの一部が影になったりした場合には、最適動作点の特定が困難になるという課題もある。例として四つのモジュールを並列接続し、二つのモジュールの一部が影になった場合の太陽電池全体の発電特性を Fig.5 に示す。太陽電池全体の出力電圧に対して、発電電力のピークが二つに分かれる。このどちらかを選択する必要があるが、日射量によって変化するため、最適動作点の探索は困難になる。また二つの最適動作点のどちらを選んだとしても、日射量の高いセルすべてに発電させることはできず、電流または電圧が共通化されるという律速の中で、発電機会を損失することになる。

これらの課題を解決する方法として Micro Inverter や Power Optimizer と呼ばれるような分散型のコンバータ方式が提案されている。 [20] [21] [22] [23] どちらも

太陽電池モジュール毎にコンバータやインバータなどの電力変換装置を有しており、最終的に

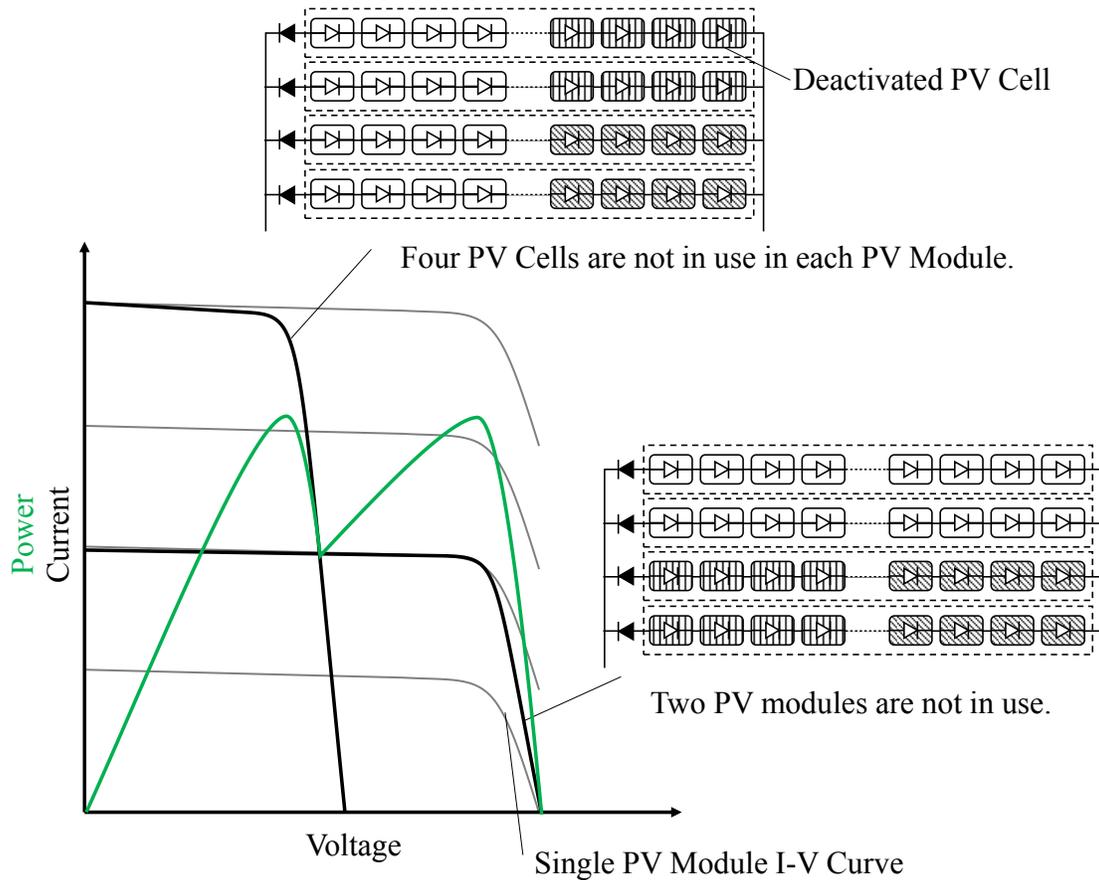


Figure5 部分影時の並列接続された太陽電池モジュールの動作点

は全ての電力を統合して出力する。現時点で応用が進んでいるのは交流電力系統に電力を出力する用途であるため、出力は交流であることが多い。

2.2 車載太陽光発電システムの課題

第1章でも触れたように太陽電池を車に搭載する場合には最大電圧が60V以下になるようにする必要があり、一般家庭用屋根太陽光発電システムに用いられる太陽電池モジュールの電圧よりも低い。一方で充電先のバッテリーの電圧は高いため、太陽電池が最大の電圧を出力したとしても、高い昇圧比が必要であり、日射量が低下した場合にはその必要な昇圧比はさらに高くなる。また太陽電池が高電圧のバッテリーと接続されるため、その間には直流絶縁が確保される必要がある。一般的には絶縁トランスが用いられるが、その機能を車載に適した仕様、つまり小型かつ軽量で実現する必要がある。さらに最も重要な課題として挙げられるのは日射量の変化が予測できないことである。

家庭用屋根やメガソーラー発電所など定置型太陽光発電システムの場合、周囲環境からどのあたりが影になるかの予測が可能であり、そこには太陽電池を置かないなど設置時に日射量のばらつき、とくに部分影への対策が取れるため、発電機会損失を根本的に抑制することができるが、自動車は移動体であり太陽電池がおかれる環境は予測不可能なので部分影が生じる前提で発電機会損失を抑制しなければならない。

2.3 昇圧コンバータの課題

2.3.1 昇圧比と高効率化のトレードオフ

チョップ回路に代表される昇圧コンバータの昇圧比と効率はトレードオフ関係にある。Fig.6にチョップ回路の動作イメージを示す。ここで、チョップ回路を動作させるパワーデバイス（スイッチ、ダイオード）には昇圧前の電流が流れ、昇圧後の電圧が印加されることになる。つまり昇圧比が増えるにつれて、より高耐圧かつ大電流に対応したデバイスが必要になる。一般的にデバイスのオン抵抗はそのデバイスの耐圧に比例するため、昇圧比の増加は導通損失の増加をもたらす。またスイ

スイッチング時に消費されるエネルギーについてもハードスイッチングの場合にはターンオフ時にデバイスの出力容量に溜まったエネルギーがターンオン時に消費さ

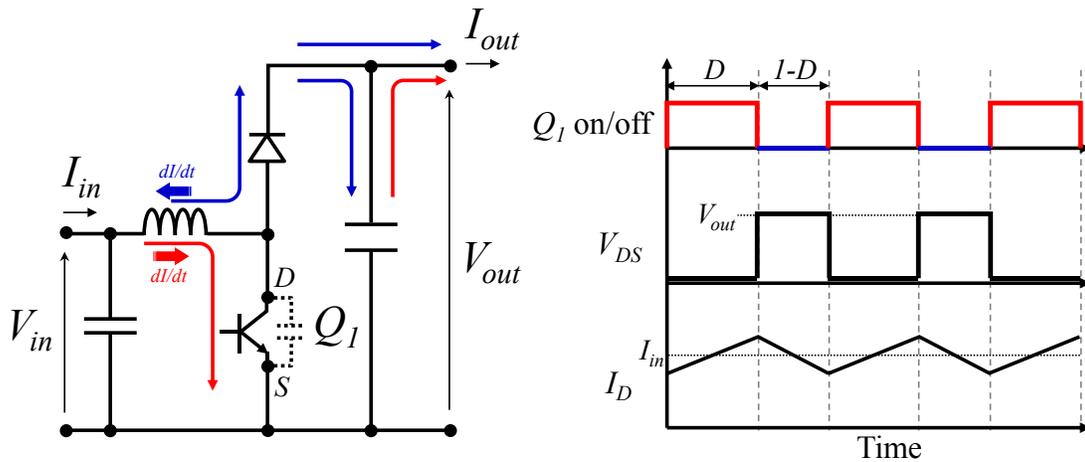


Figure6 チョップパ回路の昇圧動作概念図

れるため、印加される電圧の増加によって増大することになるため、昇圧比の増加により全体的に効率が悪化することが課題となる。

チョップパ回路の昇圧比はデバイスのオン時間比率を D とすると Eq.1 であらわされる。

$$\frac{V_{out}}{V_{in}} = \frac{D}{1-D} \quad (\text{Eq.1})$$

つまり昇圧比が高い場合には常に D の値が高く、 D の増加に対する出力電力のゲインが 2 次関数的に増すため、制御分解能が低くなるという課題もある。この傾向は絶縁形であれ、非絶縁形であれ昇圧コンバータ形の場合は同様である。

今回は絶縁形のコンバータに注目しているため、その特徴について注目してみると、昇圧比を考える際に絶縁トランスの 1 次側 2 次側巻線比率を加えなければいけない。1 次側巻線ターン数よりも 2 次側巻線ターン数を多くすることで、例えば方式が昇圧式ではない降圧式だったとしても結果的に昇圧させることができる。

I. 絶縁形特有の課題

トランスによる絶縁を行いながら直流電力を伝送するためには、トランスに交流電力を流す必要があるため、入力電力を直流から交流に変換するインバータ回路と、交流から出力電力を直流に変換する整流回路が必要になる。この一連の動作を行う際に入力電圧が低いことに起因する課題が生じる。Fig.7に絶縁形 DC-DC コンバータの定常動作時のトランスの状態を簡易的に表したものを示す。コンバータは直流の電力を出力している、つまり直流の電流を出力しているため、その電流に対応する電流がトランスに流れるが、トランスに流れる電流は交流であるため、スイッチング周期の中で正負が逆転するのが一般的である。このときに電流の正負を切り替えるのに要する時間は入力電圧 V_{in} をトランスの漏れインダクタンス L_S で除した値に比例する。つまり、入力電圧が低いほど電流の正負切り替えに時間がかかる。この期間は電力出力に寄与していない無効電力期間であるため、短いほどよいが、車載応用では最大入力電圧に制限があるだけでなく、部分影時などに入力電圧は大幅に低下する可能性があるため、漏れインダクタンスを極力小さくし、無効電力期間をできるだけ短くする必要がある。

さらに、トランスを意図したとおりに動作させるためには適した励磁ができるように設計する必要がある。重要なパラメータとして励磁磁束密度振幅 ΔB 、1次側

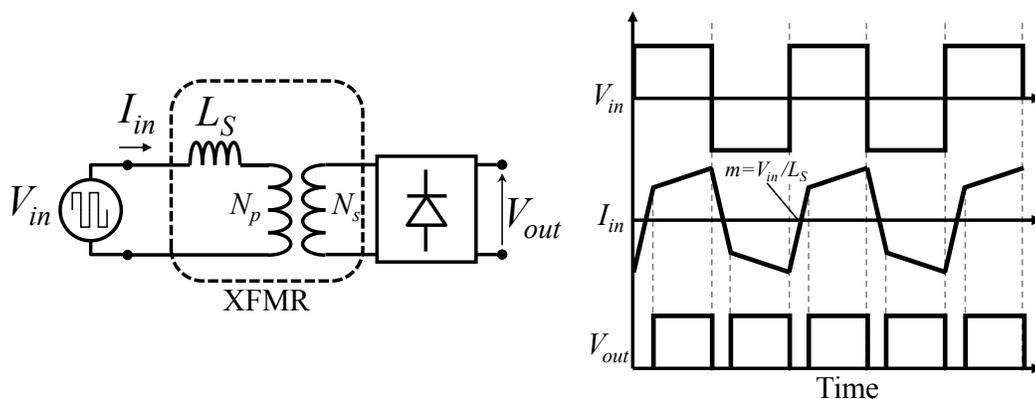


Figure7 絶縁形 DC-DC コンバータのトランス動作概念図

巻線ターン数 N_p 、磁束の鎖交断面積 A_e を調整する必要がある。磁性体コアとしてはフェライトコアを用いることが一般的であり A_e はコアの断面積として考える。これらは Eq.2 の関係にある。

$$N_p = \frac{V_{in} D}{4 \Delta B A_e f_{sw}} \quad (\text{Eq.2})$$

一般的に ΔB の増加はフェライトコアの体積当たりの鉄損の増加をもたらす。 N_p の増加は巻線の導通損失の増加と巻線スペース確保のためにフェライトコアサイズ増加をもたらす。 A_e の増加はフェライトコアサイズの増加をもたらすだけでなく、巻線 1 ターンに必要な導線の長さが長くなるため、巻線の導通損失の増加ももたらす。フェライトコアサイズの増加は鉄損が発生する体積が増えるという点で鉄損の増加も伴うという見方もある。(注: A_e を増やすことで ΔB を減らした場合、鉄損減少要因と増加要因が共存するため一概には言えない) 周波数の増加は求められる ΔB 、 N_p 、 A_e の値を低減する効果があるため、トランスの小型化かつ高効率化には効果的である。ただし、体積当たりの鉄損に対しては増加させる影響があるため、小型化と高効率化を高次元で両立するためにはフェライトコアの特性を正しく把握し、鉄損と銅損(おもに導通損)を冷却しやすさも考慮しながらバランスさせ、各パラメータの温度依存性まで考慮し、高負荷でも使用温度範囲に収まるように決めなければいけない。

ここでトランスにより昇圧することを考えると、2次側巻線ターン数 N_s はトランス巻線比で決まる昇圧比を N とすると、 $N = \frac{N_s}{N_p}$ となるため、昇圧比が高いと 2次側巻線に必要なターン数とスペースが大きくなり、トランスのサイズ増加や損失増加を招くことになる。このことからトランスの昇圧比はあまり上げられない。

II. 低電力時の効率悪化

最近の絶縁形 DC-DC コンバータは効率を上げるためにソフトスイッチングを応用しているものが一般的である。スイッチングデバイスに印可される電圧が低いときにスイッチングをする Zero Voltage Switching (ZVS) やスイッチングデバイスに流れる電流が低いときにスイッチングをする Zero Current Switching (ZCS) を実現することでスイッチング損失は大幅に低減することができ、高周波化しても効率への悪影響が少ない。しかしながらこれらの ZVS や ZCS を実現するためには回路全体に連続的に電流が流れている方が望ましい場合が多いため、例えばコンバータの定格に対して伝達する電力が低い場合にはハードスイッチングになり効率が悪化することがある。また、MOSFET などに代表される電圧駆動形のデバイスにおいてはそのデバイスを駆動するのに必要な電力は伝達する電力の大きさに関係なく一定であることから、伝達する電力が低い場合には駆動電力が効率悪化を招く場合もある。

一方で高負荷領域では導通損失の割合が大きくなり、ソフトスイッチングを行っても効率が悪化することがある。とくに絶縁形 DC-DC コンバータでは電力を出力しない無効電力期間に還流する電流が大きい場合には大幅な効率悪化を招く。このように低電力領域ではハードスイッチングと駆動電力による効率悪化、高電力領域では導通損失による効率悪化が課題となる。

III. 昇圧比と出力可能電力のトレードオフ

絶縁トランスから出力されるのは交流電力であるため、整流回路により直流電力に変換するための整流回路が必須である。同時に出力電力の変動分を抑制するためのフィルタ回路も必要となる。例えば Fig.8 のような一般的なフルブリッジダイオードと LC フィルタで構成される回路に注目すると、整流回路の入力端であるトランス 2 次側電圧 V_{x2} は出力端の電圧 V_{out} よりも高い必要があり、その差が小さくなるほど電力は出力できないことがわかる。Fig.8 における有効時比率 D_{eff} を 1, 出

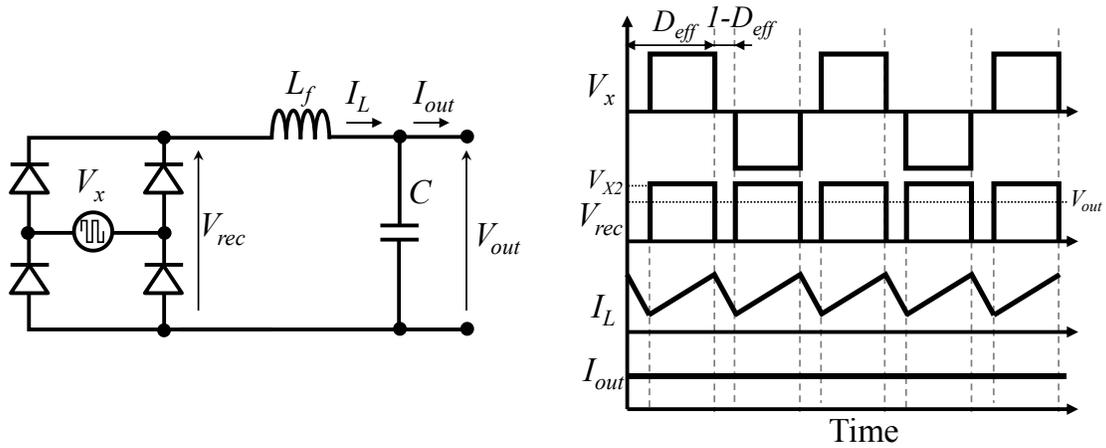


Figure8 フルブリッジダイオードと LC フィルタの動作概念図

力端電圧 V_{out} は一定と仮定したときの出力電力 P_{out} とトランス 2 次側電圧 V_{X2} の関係は Eq.3 で表すことができる.

$$P_{out} = \frac{V_{out} (V_{X2} - V_{out})}{16 f_{sw} L_f} \quad (\text{Eq.3})$$

つまりこの回路は降圧コンバータのようにふるまい、入力電圧と出力電圧の差が大きいほど出力可能な最大電力が増大することがわかる. 同時にある電力を出力しようとした場合の D_{eff} は低くなる. つまり、出力電力を一定とした場合には無効電力期間が長くなる. 入力電力源として太陽電池、出力端負荷として高電圧バッテリーを想定した時、この特性は低入力電圧での発電をカバーすることと、大電力発電時の効率はトレードオフであることを意味する. ソフトスイッチングの応用が容易である位相シフト形フルブリッジ回路方式や、LLC 方式、Dual Active Bridge 方式などは全てこの降圧コンバータ形である.

第3章 解決策の提案：絶縁形モジュ ラー昇圧コンバータ IMBC

前章までに説明した課題に対して、例えば各太陽電池モジュールに非絶縁形の昇降圧コンバータを接続し、その出力端を直列接続する方法が提案されている。[24] この方式では高電位側に接続される昇降圧コンバータがつながる太陽電池モジュールは基準電位が高電位になるため、車載要件である 60V 以下を満たすことはできない。また、各太陽電池モジュールに共振形の DCDC コンバータを接続し、その出力端を直列接続する方法が提案されている [25]。しかし、接続される DCDC コンバータの 2 次側スイッチングデバイスを駆動するための電源の基準電位は DCDC コンバータ毎に異なるとともに、高電位側になると高い絶縁性を有した駆動電源が必要となるため、周辺回路が複雑かつ大型化する。また各太陽電池モジュールに非絶縁の高昇圧コンバータを接続し、複数の高昇圧コンバータの出力を並列接続する方式も提案されている [26]が、高電圧系統と太陽電池モジュールとの絶縁が確保できない、また絶縁形高昇圧コンバータは効率が低い傾向にある。そこで本論文では絶縁形モジュラー昇圧コンバータ (Isolated Modular Boost Converter, 以下 IMBC) 方式を提案する。太陽電池モジュール群と IMBC を構成する昇圧モジュール群をうまく組み合わせることで車載太陽光発電システムに適した性能を発揮できる。以下、昇圧モジュールが絶縁形 DC-DC コンバータであり、その回路方式を特定しない状態での IMBC システムの優位性を述べる。また絶縁形を主体として、出力端を直列接続した回路構成を持つコンバータの従来技術については Appendix の Table A1 にまとめた。

3.1 入力分散，出力統合システム（IMBC）の優位性

第2章で述べたように太陽電池セルは直列化，並列化されることにより出力電力を高める。しかし，その結果として各々のセルを最大電力動作点（Maximum Power Point）が異なる場合に，各々のセルは最大電力動作点とは異なる条件で動作しなければならないため，発電機会損失が増加する。その傾向は直並列数が増えることにより，より顕著に表れることになる。そこで本章では太陽電池セルの構成を加味しながら提案する IMBC システムの優位性を述べる。

3.1.1 IMBC 構成例

Fig.9 に示す構成は理想的な IMBC 構成の一つと言える。バイパスダイオードは直列に接続された太陽電池セルの一部が発電しなくなった場合に，発電可能な太陽電池セルに低抵抗で電流を流す経路を与えるものであり，部分影時の発電機会損失を低減するものである。一つのバイパスダイオードに対して並列に接続される太陽電池セルはバイパスダイオード導通により発電しなくなるため，バイパスダイオードは1つの太陽電池セルと並列に接続されるのが望ましい。ただし一般的なシリコン系太陽電池モジュールでは複数のセルに対して一つのバイパスダイオードを接続している。人工衛星などで応用されている SHARP 社の GaAs 系太陽電池 [27]では一つのセルに一つのバイパスダイオードが接続されたものもある。

車載システムとしては日射がないときにはシステムを停止する必要があるため，IMBC システム駆動電力が太陽光発電により得られる電力よりも高い場合には停めるなど上位システムと連携した起動判断が必要である。また高電圧バッテリーとの接続により IMBC と高電圧バッテリー双方に悪影響を生じさせないために，IMBC の出力側にリレー回路や逆流防止ダイオードを接続するなどの工夫は必要である。

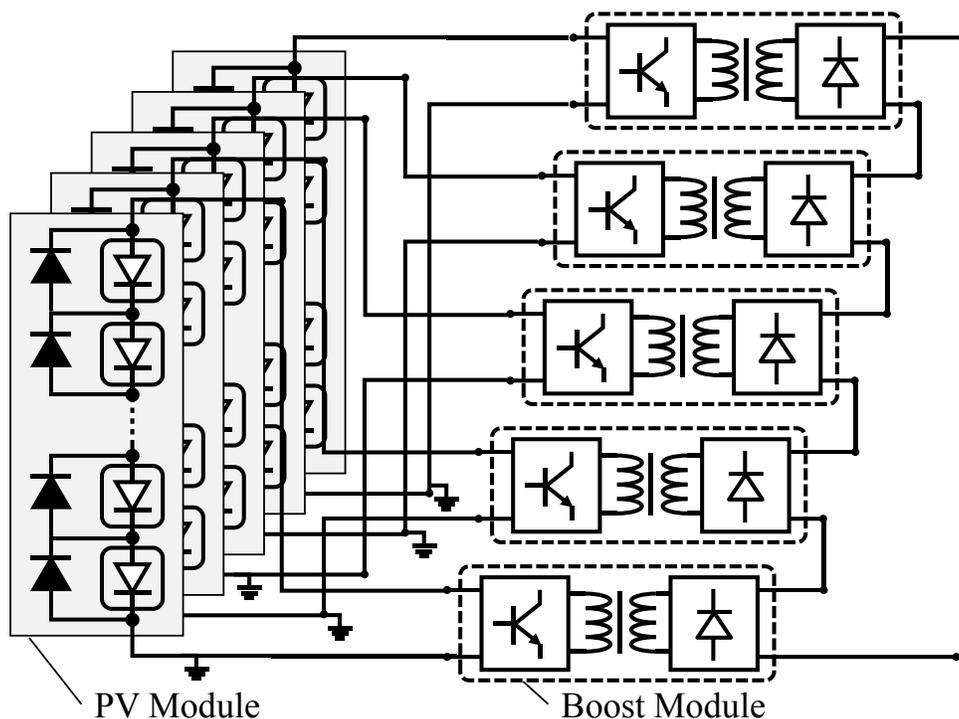


Figure9 IMBC 構成例

第2章で述べたように車載を考えた場合には直列された太陽電池モジュールの電圧は 60V 以下でなければいけない。セルサイズにも依存するものの、60V 以下の直列接続のみの太陽電池モジュールの面積は 1m^2 以下と小さく、EV の充電頻度削減のためにはより広い面積で発電できるようにしたい。そこで複数の太陽電池モジュールを並列接続したくなるが、そうすると 2.2 で述べた並列化の問題が生じる。ここで一つの太陽電池モジュールに対して、一つの昇圧モジュールが接続される IMBC 構成にすることで各々の太陽電池モジュールは独立させられるため並列化の問題は生じない。つまり発電電力特性に 2 つ以上のピークが発生することがなく、発電機会損失もなくすることができる。

3.1.2 IMBC 化における MPPT 動作

一つの昇圧モジュールにつながる太陽電池モジュールの発電電力特性に2つ以上のピークがないことは、MPPT 制御を構成する際にも有利になる。最も一般的な MPPT の方式として山登り法があるが、発電電力特性に2つ以上のピークがある場合には最大電力点以外の動作点で動作し続ける可能性があるため、スキャン法を併用するなどして、そのリスクを低減する必要がある。しかし、発電電力特性に2つ以上のピークができ得ない構成、つまり並列接続セルがない場合であれば山登り法のみで常に最大電力点を追従することが可能となるため、最大電力点追従過程での発電機会損失を低減できる。一方で複数の昇圧モジュールの出力端が直列に接続されることにより、山登り法における外乱が増加することになる。そのメカニズムについて Fig.10 を用いて説明する。

本システムは電気自動車等に搭載される高電圧バッテリーに太陽光エネルギーを充電する使い方を想定している。そのため、IMBC の出力電圧は電力を出力している限り入力電力の大小に関わらずバッテリー電圧相当となる。つまり固定電圧負荷に接続されたように振る舞う。また、昇圧モジュール同士は直列接続されているため、すべての昇圧モジュールが出力する電流は共通である。つまり、昇圧モジュールが出力する電力の差は昇圧モジュールの出力電圧の差となって現れる。

そこで例として2つの昇圧モジュールで IMBC が構成されていたと仮定し、MPPT にどのような影響があるかを考える。ある時点 t_1 において MPPT 動作している昇圧モジュール A, B の出力電圧と出力電流を各々 V_{a1} , V_{b1} , I_1 とする。上述したように $V_{a1}+V_{b1}$ は V_{bat} (バッテリー電圧) である。ここで昇圧モジュール B につながる太陽電池モジュールの出力可能な電力が t_2 の時に増加した場合の動作を考える。このとき $V_{a2}+V_{b2}=V_{bat}$, $V_{a1}I_1=V_{a2}I_2$, $V_{b1}I_1 < V_{b2}I_2$ となる。この3つの関係から、 $V_{a1} > V_{a2}$, $V_{b1} < V_{b2}$, $I_1 < I_2$ という関係にあることがわかる。つまり、昇圧モジュール A は出力電力

が変わらないにもかかわらず, 昇圧モジュール B の動作によって出力電圧が低下する.

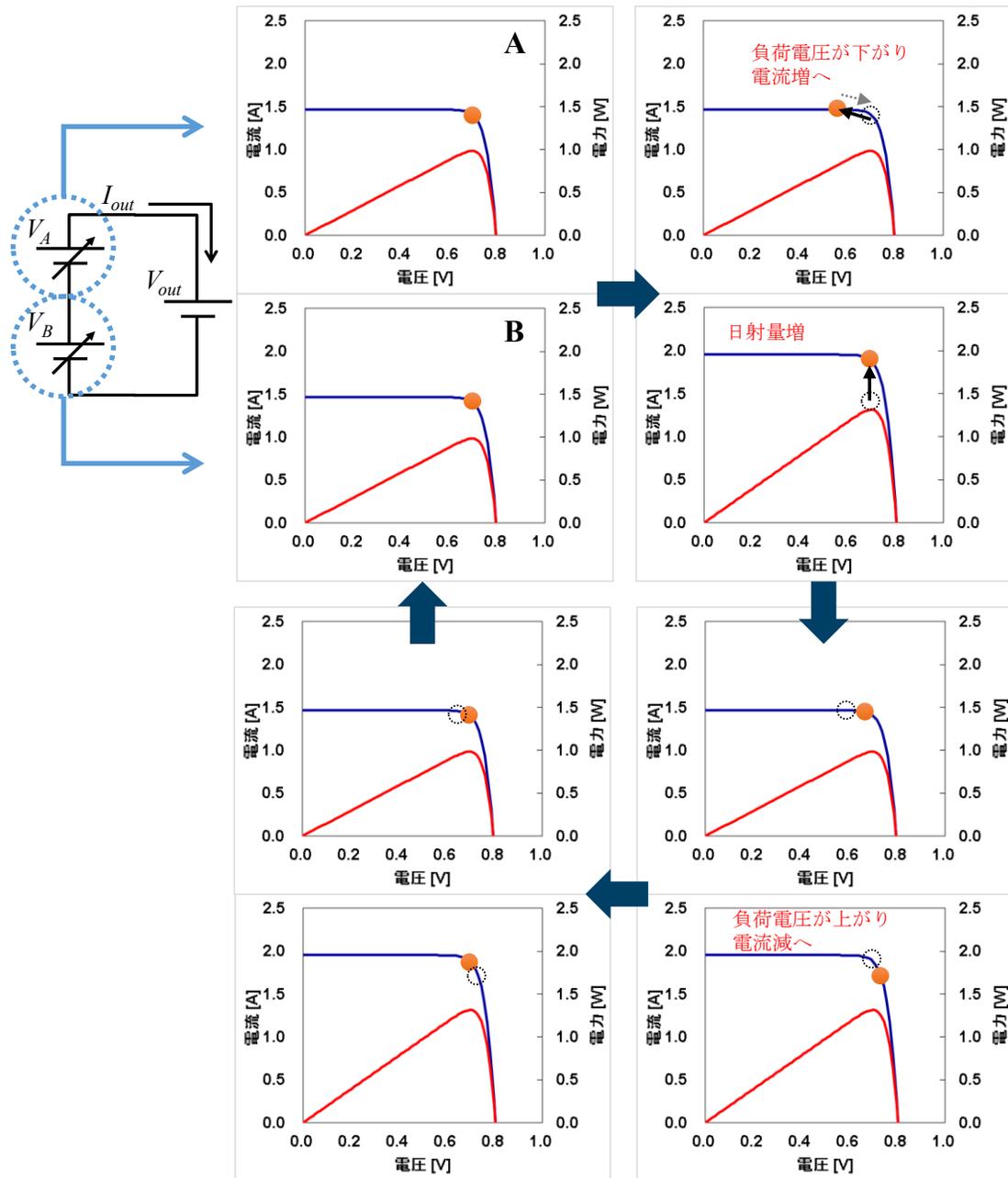


Figure10 IMBC における MPPT 時の相互干渉の影響概念図

出力電圧が低下した場合には同じ制御量（位相シフト量など）のままでは出力電流を増加するように作用するため、昇圧モジュール A につながる太陽電池モジュールの動作点は最大電力点から高電流出力側にシフトすることになる。その最大電力点の逸脱に対しては正しく山登り法によってフィードバックする必要がある。

以上のように IMBC においては各々の昇圧モジュールは他の昇圧モジュールにつながる太陽電池モジュールの発電特性変化が外乱として作用するため、安定性の高い MPPT 制御系が求められる。制御の応答性の観点では昇圧モジュールのスイッチング周波数増加に伴い、昇圧モジュール入力端のコンデンサ容量も削減できるため、改善する。但し、外乱の元となる日射量の変化はコンバータの制御周期に対して遅いため、昇圧モジュール全体を監視するマスターコントローラなどを用いた協調制御により MPPT 達成率の向上なども見込めるため、今後の課題として取り組む。

3.1.3 部分影対策としての出力並列化

昇圧モジュール単体での昇圧比を下げながら IMBC 全体の昇圧比を高めるために、IMBC 構成では出力端で複数の昇圧モジュールを直列接続している。この IMBC の出力電圧は充電先のバッテリーに接続されているため、IMBC の動作状態に関わらず、バッテリー電圧と同等になる。この各々の昇圧モジュールが動作可能な昇圧比の範囲は限定されており、入力端に接続される太陽電池モジュールの電圧が下がった場合には直列接続される昇圧モジュールの出力電圧の総和がバッテリー電圧に満たないことがある。その場合バッテリーへの充電はできなくなる。

日射量自体が低い場合は発電可能な電力自体が少ないため影響は無視できるが、部分影のように実際の日射量が多いにもかかわらず、太陽電池モジュールの電圧が低くなる場合は無視できない発電機会損失となるため、避けたい。そこで IMBC を構成する昇圧モジュールすべての出力端を直列接続するのではなく、昇圧モジュール

ルの出力端を直列接続したものを並列接続することにより部分影による IMBC の出力電圧低下発生の可能性を減らすことが可能である。

3.1.4 システム構成検討方法

これまでに述べたように IMBC システム構成としては直列太陽電池モジュール一つに対し、昇圧モジュールを接続しながら、昇圧モジュールの出力は全て直列ではなく、並列接続もすることが適していることがわかった。ここで実際にシステムを構成する場合の定量的な検討を行う。

太陽電池モジュール（複数セルを直列接続し、バイパスダイオードを内蔵したものの）の定格電力を P_{md} 、太陽電池システム全体の定格電力を P_{sys} とすると、用いる太陽電池モジュール数 N_{md} は以下のように決まる。

$$N_{md} = \frac{P_{sys}}{P_{md}} \quad (\text{Eq.4})$$

また、太陽電池モジュールの定格電圧 V_{md} 、負荷につながるバッテリーの公称電圧 V_{bnom} から、定格昇圧範囲 BST_{nom} の範囲が求まるが、部分影時などは太陽電池モジュールの電圧が大幅に低下するため、定格昇圧範囲はあくまでも参考の値となる。IMBC を構成するために必要な昇圧モジュールの数 N_{bm} の最小数は N_{md} となるが、一つの太陽電池モジュールに複数の昇圧モジュールを並列に接続することも選択肢となる。

ソフトスイッチングが可能な降圧動作をする絶縁形 DC-DC コンバータを用いると仮定すると昇圧モジュール単体の昇圧比の最大値は絶縁トランスの1次側2次側巻線比 ($N=N_s/N_p$) と等しくなる（注：整流回路に昇圧機能がない場合）。ここですべての太陽電池モジュールが部分影になった場合の電圧低下をどこまで許容するかが問題となり、その電圧低下率を b_{ps} とすると必要な N について以下のような関係式が導かれる。

$$N \geq \frac{V_{b_max}}{b_{ps} V_{md}} \cdot \frac{p_b}{p_{pv}} \cdot N_{md} \quad (\text{Eq.5})$$

ここで p_b , p_{pv} は各々 IMBC 出力端並列数と昇圧モジュール入力側並列数である。これまでのパラメータと関係式により昇圧モジュールに必要となる入力電圧範囲，最大昇圧比，出力電圧範囲を決めることができる。車載化を想定した場合に，昇圧モジュール数が増える場合には各々の昇圧モジュールがシート状の薄型であったり，超小型であったりとレイアウト性の高い形状である必要がある。また，システム視点では直列接続される昇圧モジュールの数が増えることにより，故障発生率の増加を招くだけでなく，上位システムとの通信負荷も増加するため，現実的にはモジュール数は 10～15 程度が現実的であると考ええる。

3.1.5 昇圧モジュール回路方式の選定

前述したように IMBC システム構成としては直列太陽電池モジュール一つに対し，昇圧モジュールを接続しながら，昇圧モジュールの出力は全て直列ではなく，並列接続もすることが適していることがわかった。そこでこの IMBC を構成する昇圧モジュールつまり絶縁形 DC-DC コンバータについて様々な方式の特性を整理し，適した方式を検討した。

まず主回路方式として，安定的にソフトスイッチングが可能である DAB (Dual Active Bridge) 方式，LLC Resonant 方式と PSFB (Phase Shifted Full Bridge) 方式の 3 つを候補に挙げた。どの回路方式も降圧形動作をする絶縁形 DC-DC コンバータである。そのなかから IMBC 構成にする際に重要な評価指標として以下の二つを挙げた。

- i. 2 次側（整流回路側）に駆動回路を必要とするスイッチがないこと。

IMBC では昇圧モジュールの 2 次側は直列接続されるため，各 Boost Module

間で2次側の基準電位が異なる。そのため、スイッチの駆動回路を構成するためには電源および信号の絶縁が必要となり、回路が煩雑となるため。

ii. 1次側ブリッジ回路を駆動する波形が均一であること。

IMBC 構成では昇圧モジュールの数が増えると、そのための駆動回路の電力も無視できなくなる。中でもゲート駆動時のゲートチャージが大きな割合を占める。そこでゲートチャージがリサイクルできる駆動回路方式 [28]、例えば正弦波電圧で駆動するなどができると、駆動回路の電力は大幅に低減できる。たとえば PSFB は各々のハーフブリッジに着目すると定常時には 50%Duty の方形波であるため、ゲートチャージリサイクルがしやすい回路と言える。

以上の評価指標を考え、主回路方式は PSFB とダイオード整流回路の構成に選定した。このときに用いるダイオード整流回路構成についても複数の候補があるため、フルブリッジ整流、両波整流、倍電圧整流、倍電流整流の4つの方式を挙げ、太陽光発電システム用途であることを踏まえた重要な評価指標として以下の三つを用いた。

i. 直列導通ダイオード数

ダイオードが導通するためには必ず順方向電圧降下が伴う。この電圧は電流値が低くても生じるため、定電流導通時には大きな損失要因となる。この影響を最小化するために、電力を出力するために導通する直列ダイオード数は少ないことが望ましい。

ii. スナバ回路の要否

例えば出力に LC フィルタを用いる場合には必ずダイオードのターンオフ時の電流変化に伴うサージ電圧がダイオード両端に生じる。このサージ電圧をダイオード耐電圧以下に抑えるためにはスナバ回路を構成して、サージ電圧発生にともなうエネルギーを消費させるのが一般的である。このと

きの消費エネルギーが効率の悪化原因となるため、スナバ回路が必要のない方式が望ましい。

iii. フィルタインダクタ電流

電流を安定化させる、もしくはインピーダンスを上げるためにインダクタを追加するのが一般的であるが、インダクタは高抵抗である傾向があるため、導通電流が低い方式が望ましい。

以上の評価により整流回路としてはスナバ有り両波整流回路と共振応用倍電圧整流回路軸を選定した。各候補の評価結果は Fig.11 にまとめた。この位相シフトフルブリッジ回路を用いたコンバータは広く研究されており、報告されている関連論文については Appendix の Table A2 に詳細にまとめた。また非絶縁形高昇圧比コンバータについても合わせて調査結果をまとめた。

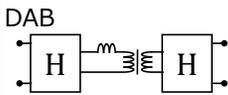
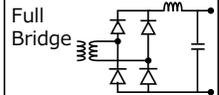
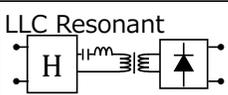
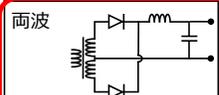
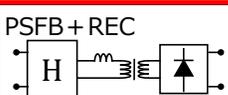
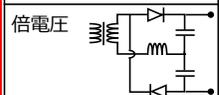
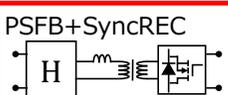
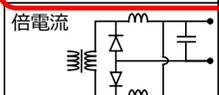
回路方式	2次側 スイッチレス	ゲート波形 が均一	ダイオード整流 回路方式	Vf損失	スナバレス	L電流
DAB 	× フルブリッジ	○ 位相制御	Full Bridge 	× 大	× 必要	○ 低
LLC Resonant 	○ ダイオード 整流	× 周波数制御	両波 	○ 小	× 必要	○ 低
PSFB+REC 	○ ダイオード 整流	○ 位相制御	倍電圧 	○ 小	○ 不要	× 高
PSFB+SyncREC 	× 同期整流 スイッチ	△ 位相制御 +同期整流	倍電流 	△ 中	× 必要	× 高

Figure11 昇圧モジュール候補回路方式と評価結果

3.1.6 有力案1：位相シフトフルブリッジ+両波整流回路の概要

位相シフトフルブリッジ回路は 1990 年に提案された回路方式 [29]で、フルブリッジ回路を構成するハーフブリッジ同士が生成する方形波電圧の位相をずらすことで、トランスに電圧印可する時間比率をコントロールする回路である。一般的なフルブリッジ動作に対し、ソフトスイッチングが可能であることから高効率であり、電力の大きい DC-DC コンバータでは広く使われている方式である。その回路図を Fig.12 に示す。ここでは整流回路として両波整流回路を用いた。 L_s はトランスの漏れインダクタンス、 L_m はトランスの励磁インダクタンスを示す。両波整流回路を用いるため、トランスの 2 次側はセンタータップを有する三端子となっている。

一般的なフルブリッジでは二つのハーフブリッジが生成する方形波電圧の位相が 180 度ずれており、位相シフトフルブリッジではこの状態が最大電力を出力できる状態である。この状態を基本としたときにその位相よりも遅れるレグを遅れレ

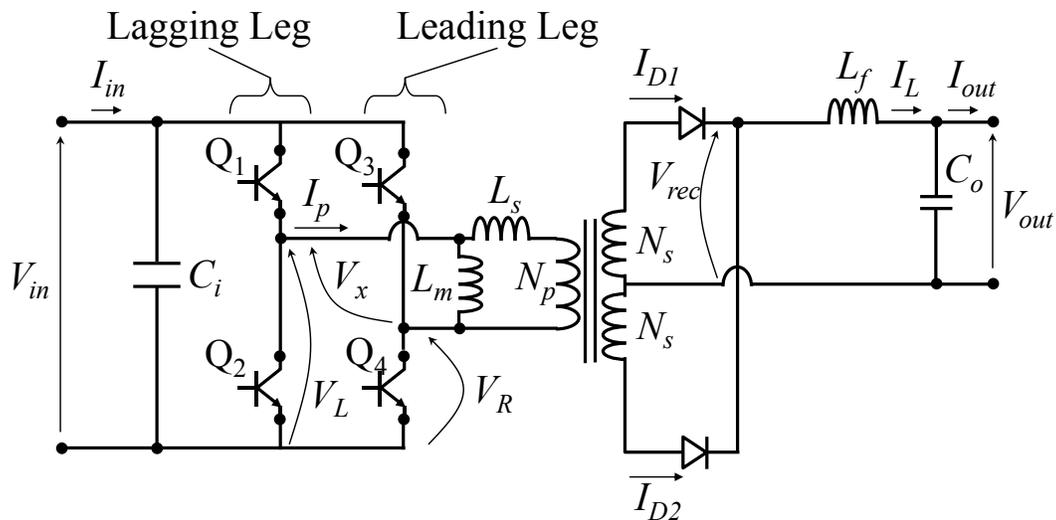


Figure12 位相シフトフルブリッジ+両波整流回路図

グ(Lagging Leg), 進むレグを進みレグ(Leading Leg)と呼ぶ. この遅れレグと進みレグの位相を制御することにより, 出力電力を制御することが可能となる.

I. 基本動作波形

基本的な動作波形を Fig.13 に示す. 遅れレグと進みレグの位相差を, スイッチング半周期を基準にした比である D で示している. 期間(a)はトランスの電流の向きを変えている期間であり, 整流回路では2つのダイオードの電流分担比が切り替わっている期間となる. この期間では出力段の LC フィルタに電圧は印可されておらず, 電力は出力されていない. 期間(b)は電力を出力する期間であり, フィルタインダクタンス L_f の電流を増加させるよう動作している. 期間(c)ではトランス 1 次側に電圧は印可されておらず, 電流が還流している状態となる. 期間(c)の割合が増えたと還流期間, つまり無効電力期間が長くなり, 効率が低下する傾向にある. これはトランスに印可される電圧に対して, トランスに流れる電流の位相が遅れるおようにも見え, 力率が低下している状態とも言える.

電流波形を定式化するために, 波形パラメータを以下のように導出した.

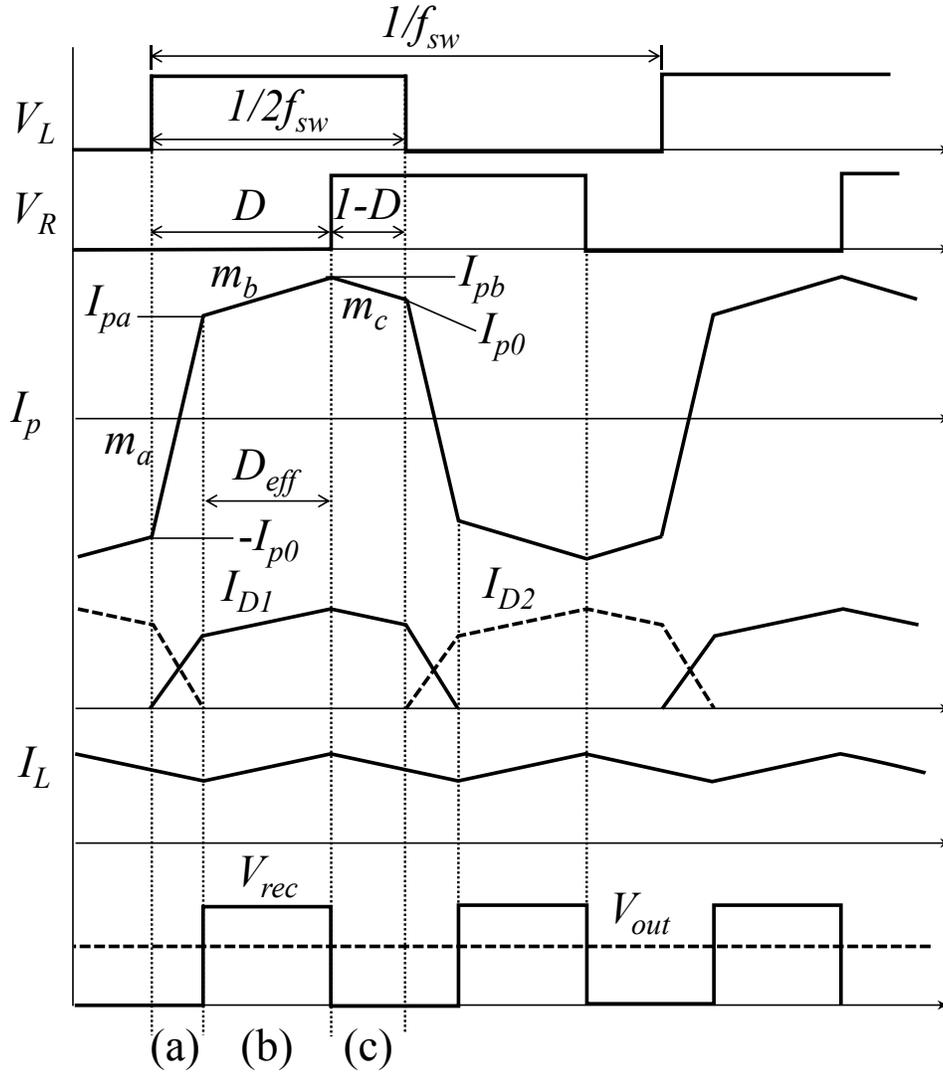


Figure13 位相シフトフルブリッジ回路の動作波形

$$m_a = \frac{V_{in}}{L_s} \quad (\text{Eq.6})$$

$$m_b = \frac{V_{in} - V_{out} / N}{L_s + L_f / N^2} \quad (\text{Eq.7})$$

$$m_c = \frac{V_{out}}{NV_{in} - V_{out}} m_b = -\frac{V_{out} / N}{L_s + L_f / N^2} \quad (\text{Eq.8})$$

$$D_{eff} = \frac{V_{out}}{NV_{in}} \quad (\text{Eq.9})$$

ここで、 N は前述と同様に N_s/N_p を示す。尚、この定式化の仮定では簡易化のため、抵抗成分による電圧降下やダイオードの順方向電圧降下の影響は無視している。そのため、トランス巻線比と入力電圧と出力電圧から D_{eff} が求まり、スイッチング周波数が決まればその時の平均電流を以下のように定式化することができる。まず定常状態であることを仮定し、以下の式が導かれる。

$$I_{p0} = -I_{p0} + \frac{1}{2f_{sw}} \left\{ m_a (D - D_{eff}) + m_b D_{eff} + m_c (1 - D) \right\} \quad (\text{Eq.10})$$

この式から I_{p0} が求まり、そのまま I_{pa}, I_{pb} も求まるため、 I_p の平均電流が以下のように表すことができる。

$$I_{p_avg} = \frac{1}{2} (I_{pa} + I_{pb}) = \frac{V_{in}}{4f_{sw}} \left\{ \frac{D - V_{oi}/N}{L_s} - \frac{1 - V_{oi}/N}{L_s + L_f/N^2} \left(\frac{(1 - D)V_{oi}/N}{1 - V_{oi}/N} \right) \right\} \quad (\text{Eq.11})$$

II. ソフトスイッチング動作メカニズム

次にこの回路のソフトスイッチング動作について整理する。この回路はデバイスがターンオンする際にすでにそのデバイスの電圧が下がっているゼロ電圧ターンオンが可能である。期間(a)の始点で V_L が立ち上がるが、その際の詳細な状態遷移を Fig.14 に示す。Q₂ がターンオフし、Q₂ の出力容量が充電されると同時に Q₁ の出力容量が放電され(ii)、Q₁ のボディダイオードが導通する(iii)ことによる。このボディダイオードの導通までを Q₁ がターンオンする前まで、つまりデッドタイム期間中に遷移させることにより、Q₁ ターンオン時(iv)にはすでに Q₁ に電圧はかかっていないため、スイッチング損失が生じないソフトスイッチングとなる。これは期間(c)の始点での Q₃ にも同様のことが言える。

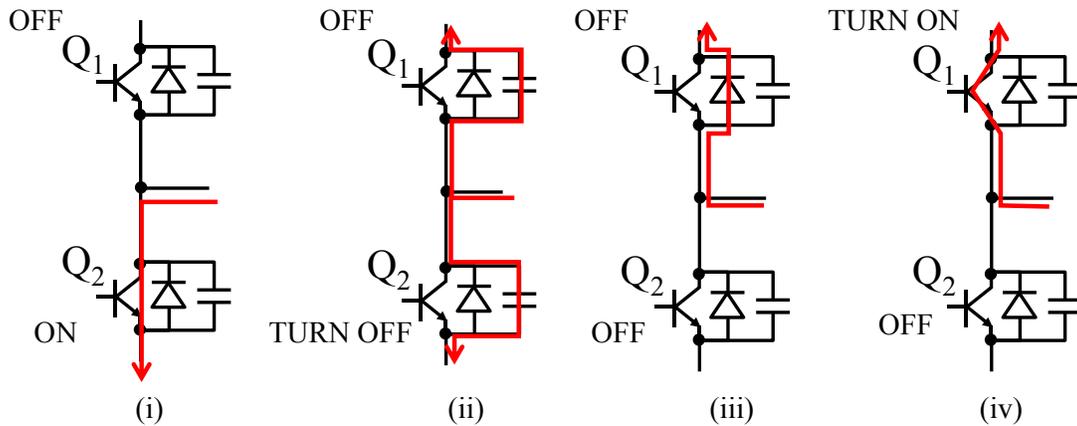


Figure14 ゼロ電圧ターンオン動作の遷移

一方でターンオフについてはハードスイッチングとなっている．しかしながら，ターンオフ時もターンオフするデバイスの出力容量が大きければ，電流ターンオフ初期，つまり電流値が高いときには電圧上昇が出力容量により抑制されるため，スイッチング損失は低減される．ここで問題となるのが出力容量の大きさである．Fig.14において Q_2 のターンオフに合わせて Q_2 の出力容量が充電されると同時に Q_1 の出力容量は放電される．完全に放電された後，(iii)のようにダイオードが導通する．この(ii)期間をデッドタイム中に負えないと，出力容量に電荷が残っている状態で Q_1 がターンオンするため，残電荷分がスイッチング損失として消費される．デッドタイム期間は Fig.13 における(a)に遷移した瞬間もしくは(c)に遷移した瞬間であり，その時に各々のハーフブリッジに流れる電流の大きさは I_{p0} , I_{pb} である．スイッチングデバイス Q_n の出力容量の電圧を $0V$ から V_{in} まで上昇させる際に出力容量に貯められた電荷 Q_{oss} ，デッドタイムを T_d とするとソフトターンオン動作ができる条件は簡易的に以下で表すことができる．出力容量はゼロになることはないが，電流はゼロになることがある．つまり電流値が低い動作点ではい出力容量がいくら小さくてもソフトスイッチングは成立しないことがわかる．

$$Q_{oss} \leq I_{p0}T_d, I_{pb}T_d \quad (\text{Eq.12})$$

ここで Fig.13 からわかるように常に $I_{p0} < I_{pb}$ であることから、同じ動作点で動作している場合、遅れレグのデバイス、つまり(a)の瞬間にターンオンする Q_1 がソフトターンオンするための出力容量の上限は進みレグのデバイスに対して小さくなる。前述したように出力容量が低い場合はターンオフ損失の増加を招く。別の見方をすると、進みレグのデバイスの出力容量を高くしてターンオフ損失を低減しても、ソフトターンオンは成立することになる。この特徴を活用し、進みレグのみコンデンサを追加して等価的に出力容量を増加させ、スイッチング損失を低減させることが可能である。尚、 Q_{oss} は入力電圧によって変化するが、出力容量 C_{oss} 自体に電圧依存性があり、 $Q_{oss} \neq C_{oss}(V_{in}) \cdot V_{in}$ であるため、あえて Q_{oss} で表している。

III. 励磁インダクタンスと損失の関係

ここまではフィルタインダクタンスに流れる電流がゼロにならない、電流連続モード (CCM: Continuous Conduction Mode) を前提に検討したが、出力電力が低下した場合にはフィルタインダクタンスに流れる電流が一時的にゼロになる電流不連

続モード (DCM: Discontinuous Conduction Mode) で動作することもある。このときの動作波形について Fig.15 に示す。ここでは Fig.13 では省略していたトランスを励磁するための励磁電流 I_{xm} とトランスの2次側電流と結合している電流 I_{xa} を分けて表現し、その和をトランスの1次側電流 I_p としている。ここで励磁電流は出力電圧に依存せず、位相シフト時比率 D 、入力電圧 V_{in} 、励磁インダクタンス L_m とスイッチング周波数 f_{sw} によって決まる。この励磁電流が Eq.12 を満たせば、ターンオンは出力電力に関わらず常にソフトターンオンになる。そうなるための L_m の条件式は以下で表すことができる。

$$L_m \leq \frac{DT_d V_{in}}{4f_{sw} Q_{oss}} \quad (\text{Eq.13})$$

つまり、励磁インダクタンスが Eq.13 を満たすくらい小さければ常にソフトターンオン動作する。一方で励磁インダクタンスの低下は励磁電流振幅の増加を招いた

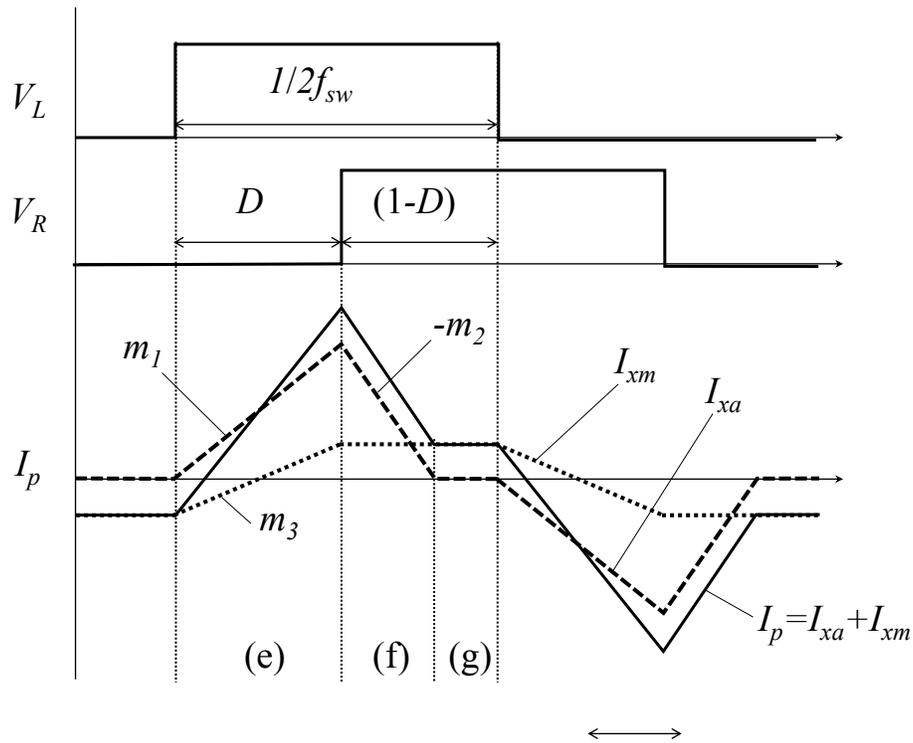


Figure15 DCM時の位相シフトフルブリッジ動作波形

め、トランスに流れる電流によって生じる導通損失という視点では損失が増加させる。そこでDCM期間においてソフトターンオン化により低減する損失量が励磁電流増加によって増加する導通損失量よりも低くなるための励磁インダクタンスの条件を求める。

まず、励磁インダクタンスが無限大だと仮定した場合、つまり励磁電流 I_{xm} がないと仮定すると、Fig.15における各期間での電流の傾き $m_{1,2}$ と期間の長さ T_{e-g} は次式のように表せる。

$$\begin{cases} T_e = \frac{D}{2f_{sw}} \\ T_f = \left(\frac{NV_{in}}{V_{out}} - 1 \right) T_e = \frac{m_1}{m_2} T_e \\ T_g = \frac{1}{2f_{sw}} \left(1 - \frac{NV_{in}}{V_{out}} D \right) \end{cases} \quad (\text{Eq.14})$$

$$m_1 = \frac{V_{in} - V_{out} / N}{L_s + L_f / N^2}, \quad m_2 = \frac{V_{out} / N}{L_s + L_f / N^2} \quad (\text{Eq.15})$$

これらを用いて，期間(e)(f)での損失は以下のように求まる．

$$P_{xa} = 2f_{sw} \int_0^{1/f_{sw}} RI_{xp}^2(t) dt = 2f_{sw} R \left(m_1^2 \int_0^{T_e} t^2 dt + m_2^2 \int_0^{T_f} t^2 dt \right) = \frac{2f_{sw} RN m_1^2}{3V_{oi}} T_e^3 \quad (\text{Eq.16})$$

ここで R は電流還流経路の抵抗である．次に各期間におけるトランス電流 I_p は以下の式で表される．

$$\begin{cases} I_{p(e)} = m_1 t + m_3 \left(t - \frac{1}{2} T_e \right) \\ I_{p(f)} = \left(m_1 + \frac{1}{2} m_3 \right) T_e - m_2 t \\ I_{p(g)} = \frac{1}{2} m_3 T_e \end{cases} \quad (\text{Eq.17})$$

よって，トランス電流の損失 P_{xp} は以下のように求められる．

$$\begin{aligned} P_{xp} &= 2f_{sw} R \left(\int_0^{T_e} I_{p(e)}^2 dt + \int_{T_e}^{T_f} I_{p(f)}^2 dt + \int_{T_f}^{T_g} I_{p(g)}^2 dt \right) \\ &= 2f_{sw} R T_e^3 \left\{ \frac{1}{3} (m_1 + m_3)^2 - \frac{m_3}{2} (m_1 + m_3) + \frac{m_3^2}{4} - \frac{m_1^3}{3m_2} - \frac{m_1^2 m_3}{2m_2} + \frac{m_1 m_3^2}{4m_2} + \frac{m_3^2}{4D} \left(1 - \frac{ND}{V_{oi}} \right) \right\} \end{aligned} \quad (\text{Eq.18})$$

ここで m_3 は励磁電流 I_{xm} の傾きの絶対値 V_{in}/L_m である．この P_{xp} と P_{xa} の差分が I_{xm} による導通損失増加分であり，次式で表される．

$$P_{x_add} = 2f_{sw}RT_e^3 \left\{ \left(\frac{N}{2V_{oi}} - \frac{1}{3} \right) m_1 m_3 + \left(\frac{1}{4D} - \frac{1}{6} \right) m_3^2 \right\} \quad (\text{Eq.19})$$

Eq.19 で示された損失増加分をソフトターンオン不成立による損失増加分以下に抑えるためには以下の関係を満たさなければいけない。

$$P_{x_add} \leq Q_{oss} V_{in} f_{sw} \quad (\text{Eq.20})$$

Eq.19,20 から励磁インダクタンス L_m の条件は以下のように求まる。

$$L_m \geq \frac{RT_e^3 \left(\frac{N}{2V_{oi}} - \frac{1}{3} \right) m_1 + \sqrt{\left\{ RT_e^3 \left(\frac{N}{2V_{oi}} - \frac{1}{3} \right) m_1 \right\}^2 + 8Q_{oss} RT_e^3 \left(\frac{1}{4D} - \frac{1}{6} \right) V_{in}}}{2Q_{oss}} \quad (\text{Eq.21})$$

尚、励磁電流は CCM か DCM かに依らず常にトランス 1 次側電流の一部として、実効電流に重畳する形で 1 次側回路を還流する。導通損失は流れる電流の 2 乗に比例するため、励磁電流 I_{xm_rms} が一定であっても、実効電流 I_{xa_rms} が高くなるほど、 $(I_{xa_rms} + I_{xm_rms})^2$ の中の励磁電流に依存する成分 $2I_{xa_rms}I_{xm_rms}$ の項が増加するため、1 次側回路の導通損失増加量が増える。その結果、励磁インダクタンス L_m を低下させることは実効電流が高くなる高出力領域での変換効率低下という弊害も伴う。また、遅れレグのターンオフ損失については DCM ではトランス電流が 0 であるためゼロ電流スイッチング (ZCS: Zero Current Switching) となるのに対し、CCM になると ZCS ではなくなるため発生する。しかし、スイッチングデバイスの出力容量 C_{oss} により電流の立下りに対して電圧の立ち上がりが遅れることにより、特に低出力時にはハードスイッチング時のターンオン損失と比較すると十分小さくなるため、省略した。

IV. サージ電圧とスナバ回路

ここでは整流回路側の動作に着目し、サージ電圧が発生するメカニズムとその影響を低減するための回路について説明する. 位相シフトフルブリッジコンバータでは整流ダイオードに大きなサージ電圧が発生することが知られている [30]. その発生原理について Fig.13, Fig.16 を用いて説明する. Fig.13 の期間(a)では整流回路の2つのダイオードに電流が還流しており, フィルタインダクタに流れる電流は減少する. その後, 期間(b)に遷移する際に, フィルタインダクタに流れる電流は増加に転じる. このとき, 整流回路出力電圧 V_{rec} は急峻に出力電圧 V_{out} よりも高くなる. この急峻な電圧上昇によりダイオードの寄生容量を充放電する共振電流 I_{res} が誘起され, V_{rec} にリングングを伴うサージ電圧が発生する. この共振電流 I_{res} はセンタータップ形トランスの場合, センタータップの経路を通らず, 2次側コイルを全て通過することになる. その結果, 2次側に流れる共振電流の $2N_s/N_p$ 倍の電流が1次側

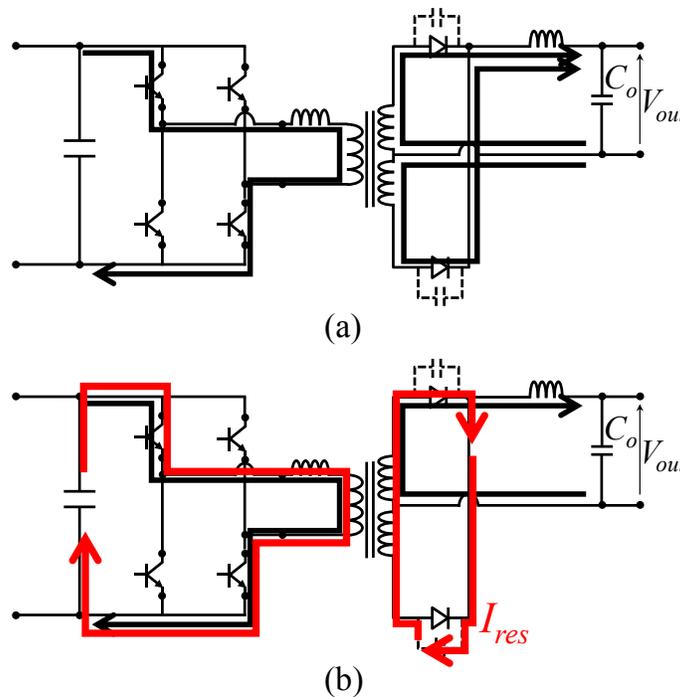


Figure16 サージ電圧発生時に流れる共振電流

コイルに流れ、フルブリッジのソフトスイッチング動作領域を狭めることになるため、 N_s を増やして昇圧比を上げるのには弊害があることがわかる。

サージ電圧を抑制するためにはスナバ回路が必要となる。スナバ回路の方式は様々あるが、上述したようにサージ電圧によって引き起こされる共振電流が1次側に与える影響が大きいため、ダイオードと並列にRC成分を付加する方法は避けるべきである。サージ電圧の要因を抑えるためにはフィルタインダクタの電流時間変化の正負が切り替わる部分を滑らかにすることが効果的であるため、Fig.17(a)に示すRCスナバ回路を検討したが、出力フィルタコンデンサの容量が低インピーダンスであるため、Fig.17(b)に示すRCスナバ回路と等価と考えることができる。そこでサージ電圧を抑制しつつ、スナバ回路損失を抑制するためにFig.17(b)をベースとしてFig.17(c)に示すRCDスナバ回路 [29]を用いることとした。この方式では V_{rec} が出力電圧 V_{out} に到達するまで損失が発生しないため、RCスナバと比較して、低損失でピーク電圧を抑制することができる。

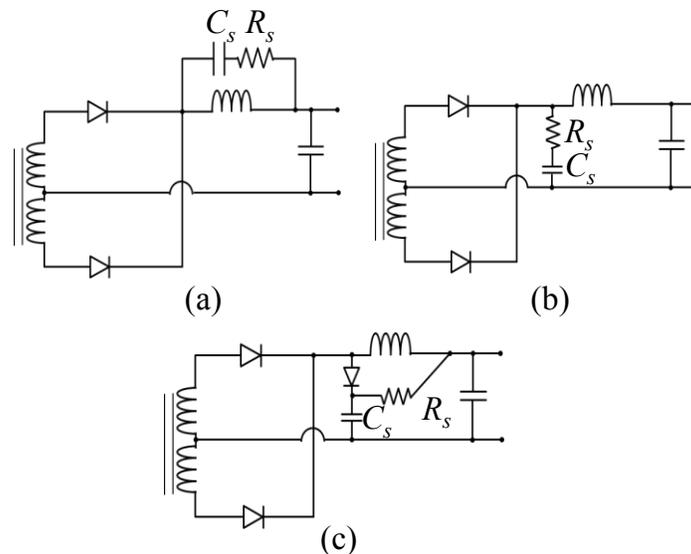


Figure17 スナバ回路例

3.1.7 有力案2：位相シフトフルブリッジ+倍電圧整流回路の概要

本章では昇圧モジュールの回路方式として2つ目の有力案である位相シフトフルブリッジと倍電圧整流回路について説明する．まず回路図を Fig.18 に示す．1次側回路は 3.1.5 と同じである．整流回路が異なり，出力端に接続される2つの直列コンデンサ各々の電圧がトランスの2次側電圧に合うように動作するため，出力電圧がその2倍となる．一般的な倍電圧整流回路では Fig.18 におけるフィルタインダクタ L_f は存在しないが，有力案1と同様にダイオードのターンオフ時に接合容量 $C_{jd1,2}$ を介した共振電流が流れ，その共振周波数を調整するために必要と判断し，追加している．位相シフトフルブリッジ自体の動作や，ソフトスイッチングが成立するメカニズムは 3.1.5 と同様であるため省略する．

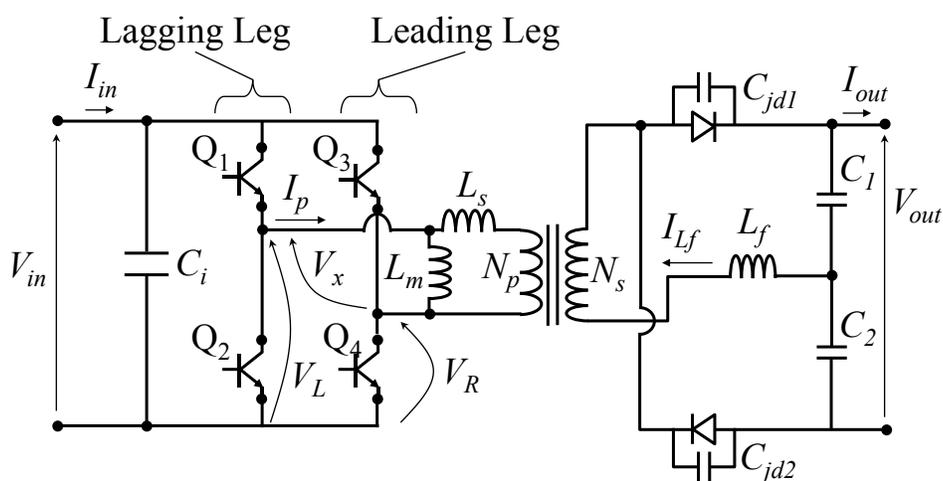


Figure18 位相シフトフルブリッジ+倍電圧整流回路

I. 共振を伴う基本動作波形

この回路の代表的な波形を Fig.19 に示す. 今回の検討ではデバイスの抵抗による電圧降下や励磁電流の影響は無視している. 期間(a), (c), (d)は一定電圧がインダクタンスに印加されているタイミングであり, 各々の電流 I_p の傾きは以下の Eq.(22)~(24)で表すことができる. N はトランス巻き線比であり, N_s/N_p である.

$$m_a = \frac{V_{in} + V_{out} / 2N}{L_s + L_f / N^2} \quad (\text{Eq.22})$$

$$m_c = \frac{V_{in} - V_{out} / 2N}{L_s + L_f / N^2} \quad (\text{Eq.23})$$

$$m_d = \frac{-V_{out} / 2N}{L_s + L_f / N^2} \quad (\text{Eq.24})$$

期間(b)は C_{jd1} が導通し始め, C_{jd2} がターンオフするタイミングである. つまり, L_f に流れる電流と二つの C_{jd} が共振するタイミングであり, C_{jd2} が V_{out} まで充電され

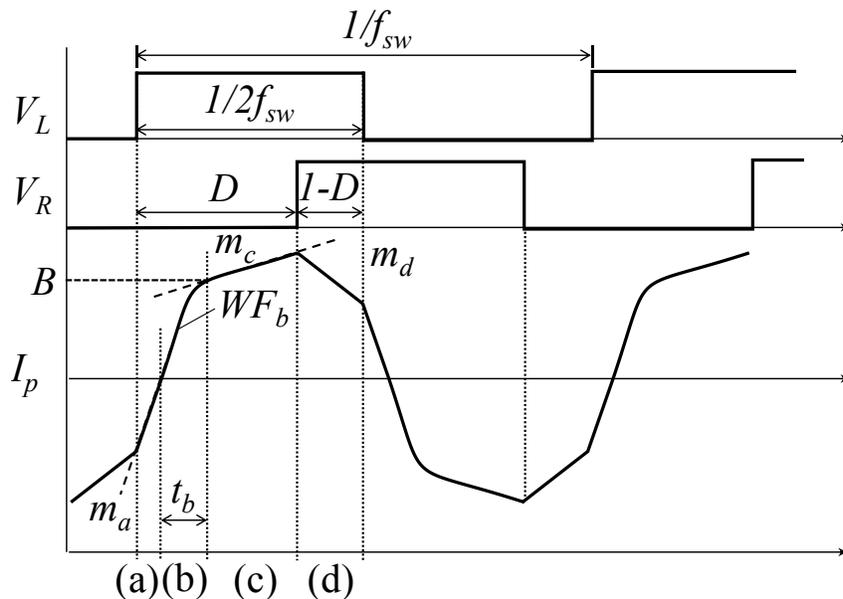


Figure19 位相シフトフルブリッジ+倍電圧整流回路の1次側波形

るまで継続する．継続後はそのまま期間(c)につながる．共振振動数 ω_{res} と期間(b)における波形は各々式(25)，(26)で表すことができ，(27)の境界条件を満たす．

$$\omega_{res} = \frac{1}{\sqrt{2C_{jd}(N^2L_s + L_f)}} \quad (\text{Eq.25})$$

$$WF_b(t) = A \sin \omega_{res} t [0 < t < t_b] \quad (\text{Eq.26})$$

$$\left. \frac{dWF_b(t)}{dt} \right|_{t=t_b} = m_c \quad (\text{Eq.27})$$

B はトランス 1 次側電流であるため，以下のように表すことができる．

$$B = \frac{1}{N} A \sin \omega_{res} t_b = \frac{1}{N} \sqrt{A^2 - \frac{m_c^2}{\omega_{res}^2}} \quad (\text{Eq.28})$$

ここで t_b は以下のように計算できる．

$$t_b = \frac{1}{\omega_{res}} \cos^{-1} \frac{m_c}{A\omega_{res}} \quad (\text{Eq.29})$$

以上により，CCM における位相シフトフルブリッジ+倍電圧整流回路の波形については定式化できた．この CCM になる条件は次式で表すことができる．

$$D \geq \frac{V_{out}}{2NV_{in}} \quad (\text{Eq.30})$$

II. DCM におけるソフトスイッチング領域

Fig. 20 に DCM における理想的な 1 次側電流電圧波形を示す．CCM と比較すると(b),(c)が短くなったものが(e)であり，このときの電流 I_p の増加が少ないため，期間(f)において電流が負になり，共振現象が生じる．この共振現象が終わるタイミング，つまり(e)の始点および(f)の終点における電流 I_p の正負により，ソフトスイッチング可能かどうか異なる．Fig.20 における Mode N の場合はソフトスイッチング

が可能で， Mode P の場合にはハードスイッチングとなる． このとき， Mode N となるための条件は以下の式で表すことができる．

$$\frac{V_{out}}{2NV_{in}} \left(1 - \frac{2nf_{sw}}{f_{res}} \right) \leq D \leq \frac{V_{out}}{2NV_{in}} \left(1 - \frac{(2n-1)f_{sw}}{f_{res}} \right) \quad (\text{Eq.30})$$

III. スナバ不要の整流回路動作

両波整流回路と LC フィルタを用いた場合ではダイオードターンオフ時の電流変化によってフィルタインダクタ端子間に生じるサージ電圧が整流回路に印可される構成となっており，そのサージ電圧成分を吸収する要素がなかったためスナバ回路が必須であった．一方で倍電圧整流回路ではフィルタインダクタと直列に出力コンデンサがあることにより，ダイオードターンオフ時の電流変化分を吸収できる構成になっているため，サージ電圧が発生しにくい．

トランスの2次側から両波整流回路を見た場合にはフィルタインダクタンスによってハイインピーダンスになるため，電流変化による電圧変化が大きくなる．一方で倍電圧整流回路の場合は出力コンデンサによりローインピーダンスになるた

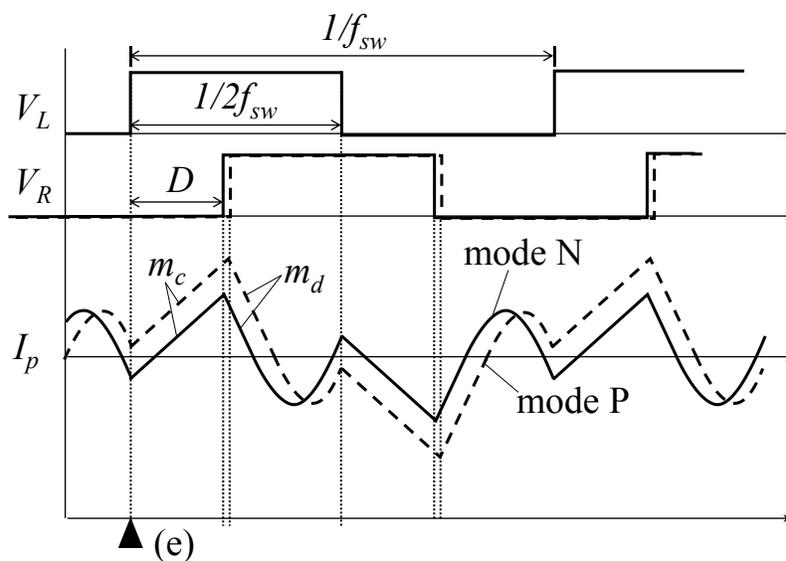


Figure20 DCM における理想的な 1 次側電流電圧波形

め、電流変化による電圧変化は生じにくい。高効率化を目指す DC-DC コンバータにとってスナバ回路で生じる損失は無視できないほど大きくなる傾向である。よって倍電圧整流回路は高効率化が期待できる回路方式と言える。

3.2 IMBC 構成による低出力領域高効率化手法

IMBC では Fig.21 に示すように一つの入力電源に対して2つの昇圧モジュール#1と#2の入力を並列に接続し、出力を直列にする構成にすることも想定される。

入力電力が低い場合に昇圧モジュール間で出力する電力を均等に分担した場合、#1と#2は同時にDCMになり、効率が悪化する。そこで、扱う電力が低い場合には#1と#2の位相シフト時比率に差を持たせ、一方はCCMを維持させるようにすることで、全体の効率を向上させる方法を提案する。尚、本項での検討は有力案1である位相シフトフルブリッジ+両波整流回路構成を想定して計算を行った。

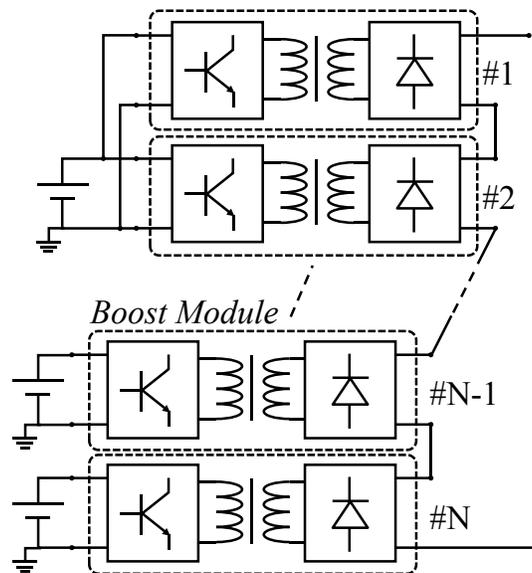


Figure21 入力並列接続を有する IMBC 構成例

3.2.1 2 並列入力昇圧モジュールの CCM と DCM 混在時電力分担

#1 が CCM で #2 が DCM で動作すると仮定した場合に、どのような電力分担になるかを以下のように求めた。まず #1 と #2 の出力は直列接続されているため、出力電流平均値が同一であることに着目し、各々の出力電流平均値を求めた。ここで #1 と #2 の位相シフト時比率をそれぞれ D_1, D_2 とする。

$$I_{out_avg1} = \frac{1}{4Nf_{sw}} \left\{ \frac{D_1 V_{in}}{L_s} - V_{out1} \left(\frac{1}{NL_s} - \frac{1-D_1}{L_s - L_f / N^2} \right) \right\} \quad (\text{Eq.31})$$

$$I_{out_avg2} = \frac{D_2^2}{4Nf_{sw}} \cdot \frac{V_{in}}{L_s - L_f / N^2} \left(\frac{NV_{in}}{V_{out2}} - 1 \right) \quad (\text{Eq.32})$$

V_{out1} と V_{out2} は各々 #1 と #2 の出力電圧である。負荷電圧 V_{out} が決まっていると仮定すると、以下の連立方程式が成立する。

$$\begin{cases} V_{out} = V_{out1} + V_{out2} \\ I_{out_avg1} = I_{out_avg2} \end{cases} \quad (\text{Eq.33})$$

Eq.31,32 を用い、Eq.33 を解くことで V_{out1} と V_{out2} は以下のように求まる。

$$\begin{cases} V_{out1} = \frac{V_{out}A + NV_{in}B - \sqrt{(V_{out}A - NV_{in}B)^2 + 4A(N^2L_sV_{in}^2D_2^2)}}{2A} \\ V_{out2} = \frac{V_{out}A - NV_{in}B + \sqrt{(V_{out}A - NV_{in}B)^2 + 4A(N^2L_sV_{in}^2D_2^2)}}{2A} \end{cases} \quad (\text{Eq.34})$$

ここで A と B は以下である。

$$\begin{cases} A = L_s D_1 + L_f / N^2 \\ B = (L_s + L_f / N^2) D_1 - L_s D_2^2 \end{cases} \quad (\text{Eq.35})$$

回路シミュレーションによりこの式の妥当性を検証するとともに、位相シフト時比率と電圧分担の関係を考える。想定している昇圧モジュールのパラメータを Eq.34 に適用した場合、回路シミュレーションに適用した場合、 $D_1:D_2$ 比のままの電力分担になった場合を比較した結果を Fig.22 にまとめた。ここで出力電流が共通であるため、電圧分担比率は電力分担比率と同一となる。昇圧モジュールが CCM で動作するための位相シフト時比率 D_{ccm} は次式で表すことができる。

$$m_b D_{ccm} + m_c (1 - D_{ccm}) > 0$$

$$\therefore D_{ccm} > \frac{V_{out}}{NV_{in}} \quad (\text{Eq.36})$$

位相シフト時比率の総和 D_1+D_2 は#2 が確実に DCM で動作し、#1 が DCM から CCM になる範囲で動作させるために、Eq.36 で求めた D_{ccm} (本条件では 1.4) 以下の 1.2 とした。CCM/DCM は#1 が CCM で動作しているかどうかの指標として、 D_1/D_{ccm} の値をプロットしたものであり、1.0 よりも大きければ CCM で動作するため、Eq.31,32 の前提条件を満たしていることを意味する。

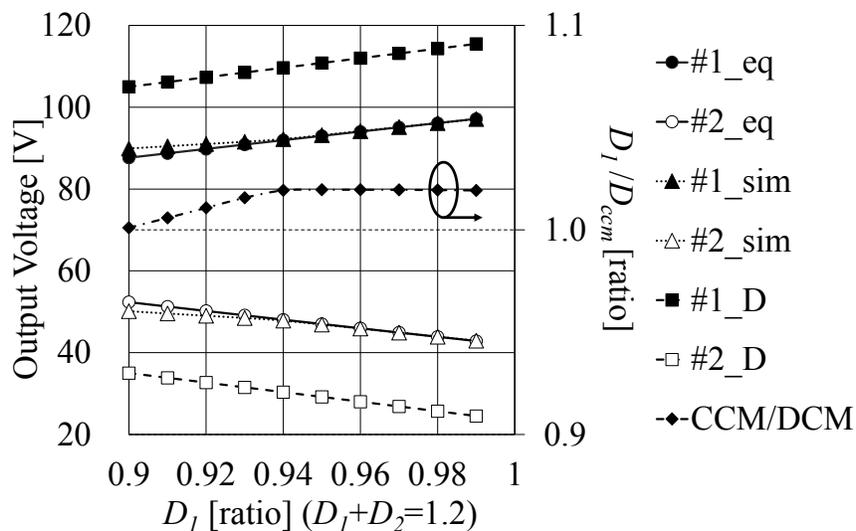


Figure22 DCM と CCM が混在するときの出力電圧分担計算結果

回路シミュレーションによって求めた#1と#2の出力電圧値(#1_Sim, #2_Sim)が正しいとすると Eq.34 によって求めた#1と#2の出力電圧値(#1_Eq, #2_Eq)は高精度に電圧分担比率を予測できていることがわかる。 D_I が下がるほど、つまり CCM/DCM が 1 に近い領域で誤差が増えるが、位相シフト時比率のみで考えた場合の#1と#2の出力電圧値(#1_D, #2_D)と比較すると誤差は少ない。この結果からわかるように、DCM で動作する昇圧モジュールと CCM で動作する昇圧モジュールが混在する場合、電力分担比率と位相シフト時比率の比率は比例しなくなることがわかる。つまり一方が DCM で動作している場合、もう一方の昇圧モジュールは位相シフト時比率を増やしても分担する電力が増えなくなることから、CCM で動作できる領域がより低出力領域に拡大すると解釈できる。

L_m の値が大きく、DCM ではソフトターンオンが成立しない昇圧モジュール#1,#2において、低出力時に#1の位相シフト時比率を#2の位相シフト時比率よりも大きくし、#1のCCM動作を維持させることにより、ソフトターンオンが成立するため、その分効率が向上する。一方#2はどちらにしても低出力時にはDCMとなり、遅れレグのハードターンオン化による損失があることに変わりないため、位相シフト時比率に差を持たせない場合と比較して、効率の低下は少ないと考えられる。その結果、昇圧モジュール#1,#2トータルでの効率は改善することが見込まれる。3.1.6 IIIで検討した低励磁インダクタンスのトランスを適用する場合には高出力時の効率低下の弊害があるが、ここで提案する方法では励磁インダクタンスが高いことを前提としているため、その悪影響はない。つまり、CCMで動作する昇圧モジュールは可能な限り高い位相シフト時比率で動作することが望ましい。

3.2.2 3以上並列入力昇圧モジュールに適用する場合の条件

仮に2並列でも昇圧比が足りない場合、またはより低出力領域から効率を改善したい場合には昇圧モジュールの入力を3並列以上にすることも考えられる。ここ

で、DCM 動作時において、位相シフト時比率がどの程度影響するのかを考察する必要がある。Fig.23 に同じ平均電流が流れているときの位相シフト時比率違いによるトランスに流れる電流波形の概念図を示す。当然ながら D の減少に伴い、電流のピーク値が増加している。このピーク値の増加に伴う導通損失の増加分は次式で表すことができる。

$$P_{loss_DCM_D} = \frac{R}{3f_{sw}^2} (m_1^2 D^3 + m_2^2 D'^3) \quad (\text{Eq.37})$$

一方で CCM 動作時に電流還流期間がなくなることによる損失減少量は、還流期間の電流変化が微小であると仮定すると、次式で表すことができる。

$$P_{loss_RCIR} = (1 - D^*) R I_{p_avg}^2 \quad (\text{Eq.38})$$

この時の平均電流は Eq.11 で求めたものと同じである。また D^* は全ての昇圧モジュールの電力分担が均等だった場合の位相シフト時比率を示す。低負荷領域においてこの Eq.37 で表される損失増加量は Eq.38 で表される損失低下量よりも常に低いため、DCM 領域での位相シフト時比率を上げることに IMBC 全体としての効率

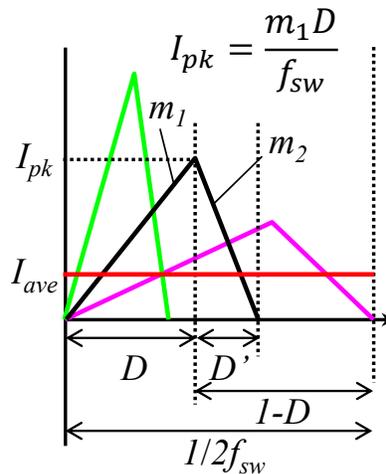


Figure23 位相シフト時比率が異なり
平均電流が共通であるときの電流波形概念図

改善効果はないため、一つの昇圧モジュールのみを DC で動作させ、他の昇圧モジュールすべてをできるだけ CCM で動作させることが最も効率を高くする方法となる。そのように動作させるための条件式を以下に示す。

$$(m-1)NV_{in} < V_{out_max} < mNV_{in} \quad (\text{Eq.39})$$

ここで m は並列接続される昇圧モジュール数を表し、 V_{out_max} は負荷電圧の最大値を意味する。昇圧モジュール#1~# $m-1$ を CCM で動作させ、# m を DCM で動作させるようにし、CCM で動作させる際の位相シフト時比率を共通とすると、昇圧モジュール間電圧分担については Eq.33 をいかに変更すればよい。ここで $I_{out_avg_m}$ は Eq.33 における $I_{out_avg_2}$ と同じである。

$$\begin{cases} V_{out} = (m-1)V_{out1} + V_{out_m} \\ I_{out_avg1} = I_{out_avg_m} \end{cases} \quad (\text{Eq.40})$$

この式を用いて 2 並列の場合と同様に昇圧モジュールの電圧を定式化できる。簡単のため、CCM で動作するときの位相シフト時比率を 1 とし、フィルタインダクタンス L_f に対して漏れインダクタンス L_s は十分小さく、DCM で動作する昇圧モジュールの位相シフト時比率は低いため、 $L_s + L_f/N + D_m L_s = L_s + L_f/N$ とした。その仮定を用いて DCM で動作する昇圧モジュール# m の電圧は以下の式で表すことができる。

$$V_{out_m} = \frac{1}{2} \left[V_{out} - (m-1)NV_{in} + \sqrt{(V_{out} - (m-1)NV_{in})^2 + 4(m-1) \frac{N^2 V_{in}^2 D_m^2}{L_s + L_f / N}} \right] \quad (\text{Eq.41})$$

この式からもわかるように DCM で動作する昇圧モジュールの出力電圧分担、つまり出力電力分担は低い。しかしながら昇圧モジュール#1~ m までの出力電圧の総和が負荷電圧以上にならなければ発電しないので、 D_m の調整によりすべての昇圧モジュールの出力電圧を調整することになる。つまり、モジュール数を増やすほど DCM で動作する昇圧モジュールの位相シフト時比率の出力電力ゲインが増加する

ため、電力調整分解能は低下する。よって多くても $m=3$ 程度までが現実的な構成と言える。

第4章 提案方式の実証

3章で選定した2種類のコンバータを設計、試作、評価し、広範囲で高効率動作させるための工夫についてその効果を実証した。

4.1 昇圧モジュール1（位相シフトフルブリッジ+両波整流回路）の実証

Fig.24 に示す昇圧モジュール1 を試作した。詳細な部品やパラメータについては Table1 に示す。スイッチングデバイスには GaN-FET を用い、ソフトターンオン条件が遅れレグよりも甘い進みレグのスイッチング素子には並列に追加コンデンサ C_{ad} を備え、ターンオフ損失を低減させる構成とした。スナバ回路は RCD 回路を用いた。トランスについては励磁インダクタンスが大きい XFMR A と低い XFMR B の二種類試作しており、励磁インダクタンス違いによる損失特性を評価できるようにしている。トランスの巻き数については 2.3.1 での検討をもとに、IMBC 構成を想

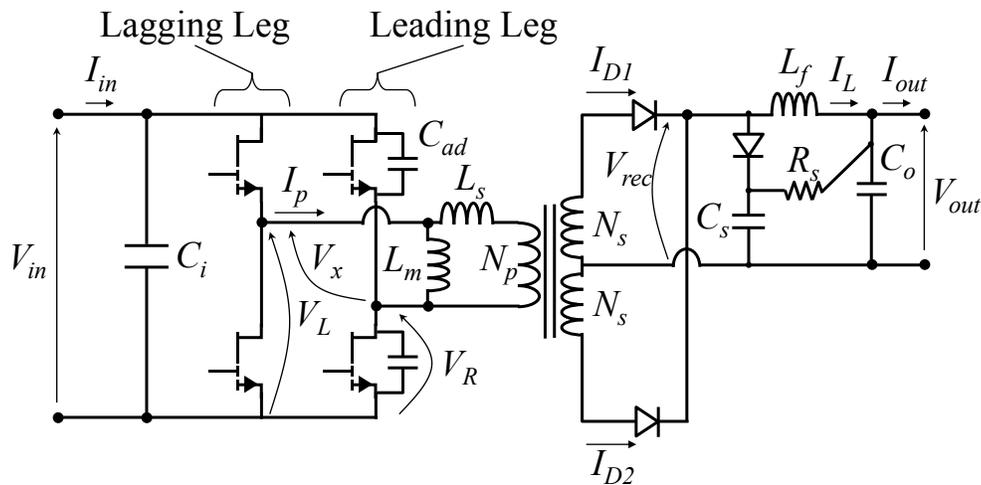


Figure24 昇圧モジュール1の回路図

定して次式を用いて昇圧モジュールに必要なトランス昇圧比 N を 2.5 とし、一次側巻き数を 4 とした。ここで N_{bm_s} は直列昇圧モジュール数で 10、 B_r は電力出力用の猶予で 1.25、 V_{in} と V_{out} は各々 20V, 400V と仮定した。

$$N = \frac{B_r}{N_{bm_s}} \frac{V_{out}}{V_{in}} \quad (\text{Eq.42})$$

Table1 昇圧モジュール 1 の仕様

Nominal Output Power		300W at 40V input	
Input Voltage Range		10-40[V]	
Output Voltage Range		20-90[V]	
Switching Frequency f_{sw}		500[kHz]	
XFMR Turn Ratio $N_p:N_s$		4 :10	
Nominal Boost Ratio		2.0 at 90% phase shift	
XFMR	Leakage Inductance L_s	A	0.22[μ H]
		B	0.25[μ H]
	Magnetizing Inductance L_m	A	108[μ H]
		B	8[μ H]
	Core Material	A	JFE Ferrite MBF4
		B	TDG TP5E
Switching Device	GaN Systems GS61008T		
	Nominal On Resistance	7[m Ω] (at 25degC)	
	Energy Rated Effective Output Capacitance C_{oss}	351.4[pF]	
Additional Capacitance C_{ad}		500[pF] (100V C0G)	
Filter Inductance L_f		10[μ H]	
Output Filter Capacitance C_o		10[μ F] (100V X7R)	
Diode		Infineon IDH12G65C5	

Signal Processor	dsPIC33EP64GS502
Dead Time T_d	40[nsec]
Snubber Resistance R_s	164[ohm]
Snubber Capacitance C_s	100[pF]

4.1.1 単体評価

まずは昇圧モジュール単体での試験を行った際の実測波形を Fig.25 に示す。また、単体モジュールの効率測定結果を Fig.26 に示す。位相シフト時比率 D を固定させて入力電圧 V_{in} を変化させた場合と入力電圧 V_{in} を 40V に固定し、位相シフト時比率 D を変化させた場合で効率の傾向が異なる。負荷には電子負荷を用い、固定抵抗モード 26Ω と固定電圧モードで 80V の設定を用いた。位相シフトフルブリッジコンバータの特性上、位相シフト時比率が高い方が高効率となる。一方、位相シフト時比率を固定した場合においては広い入力電圧範囲で 93% を超える高効率で動作していることがわかる。またサージ電圧も V_{rec} の基準電圧の半分程度に抑えられている。今回は素子耐圧が冗長な 650V 耐圧の SiC-SBD を整流ダイオードに用いているが、このサージ電圧レベルであれば、より順電圧降下と接合容量が低い Si-SBD を用いることも可能であり、さらなる効率向上が見込める。

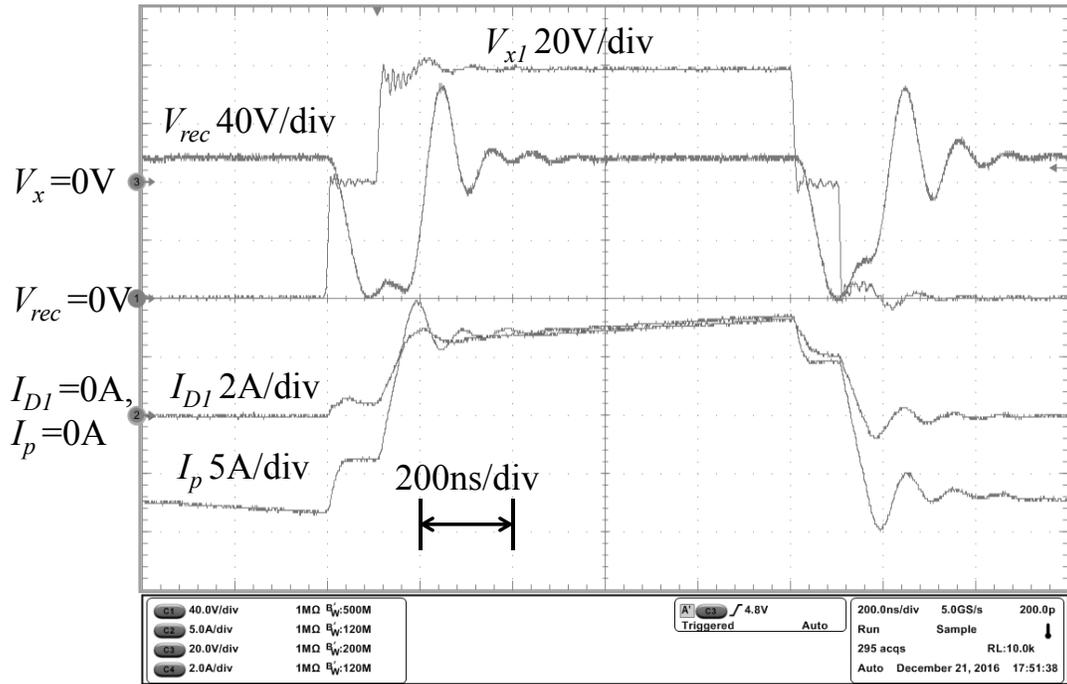


Figure25 昇圧モジュール1の実動作波形

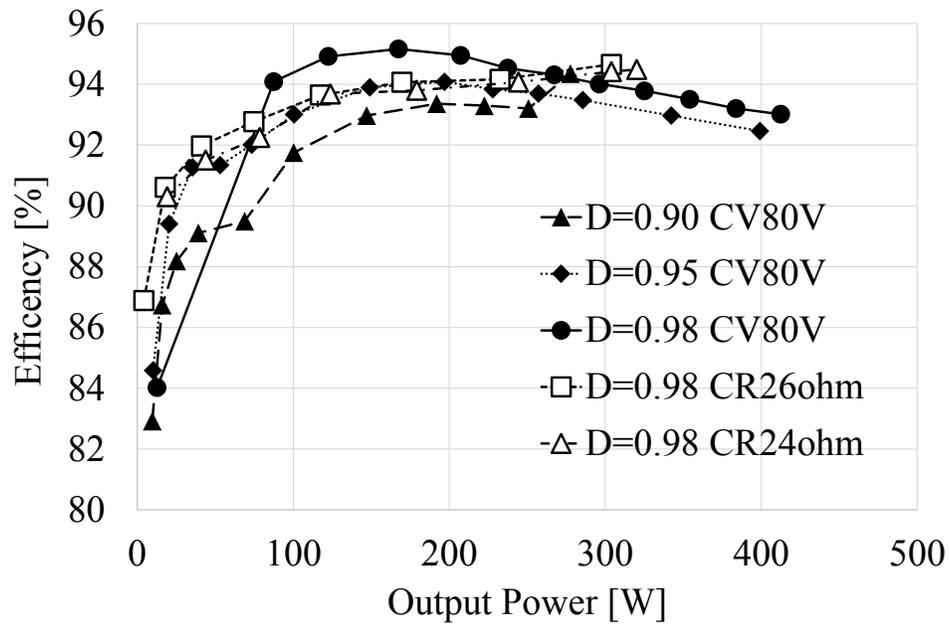


Figure26 昇圧モジュール1の単体効率特性測定結果

4.1.2 低電力領域高効率化のための低励磁インダクタンス化の効果検証

今回は励磁インダクタンスの大小が効率に与える影響を確認するため、Tab.1 に示した通り、2種類のトランスを試作した。3.1.5 III でDCMにおいてもソフトターンオンを実現することで高効率化するための励磁インダクタンスの成立範囲を Eq.13, 21 で定式したが、今回の昇圧モジュールをその式に当てはめると $2.75\mu\text{H} < L_m < 39.8\mu\text{H}$ となる。トランス A の励磁インダクタンスは $108\mu\text{H}$ と、この上限よりも大きく、トランス B の励磁インダクタンスは $8\mu\text{H}$ であるため、この条件式に当てはまる。入力電圧を 40V 、負荷電圧を 70V 一定とし、位相シフト時比率 D を変化させたときの効率特性をトランス A, B 各々を用いた場合で比較した結果を Fig.27 に示す。このときのフルブリッジ回路、整流回路、スイッチング信号は同一である。

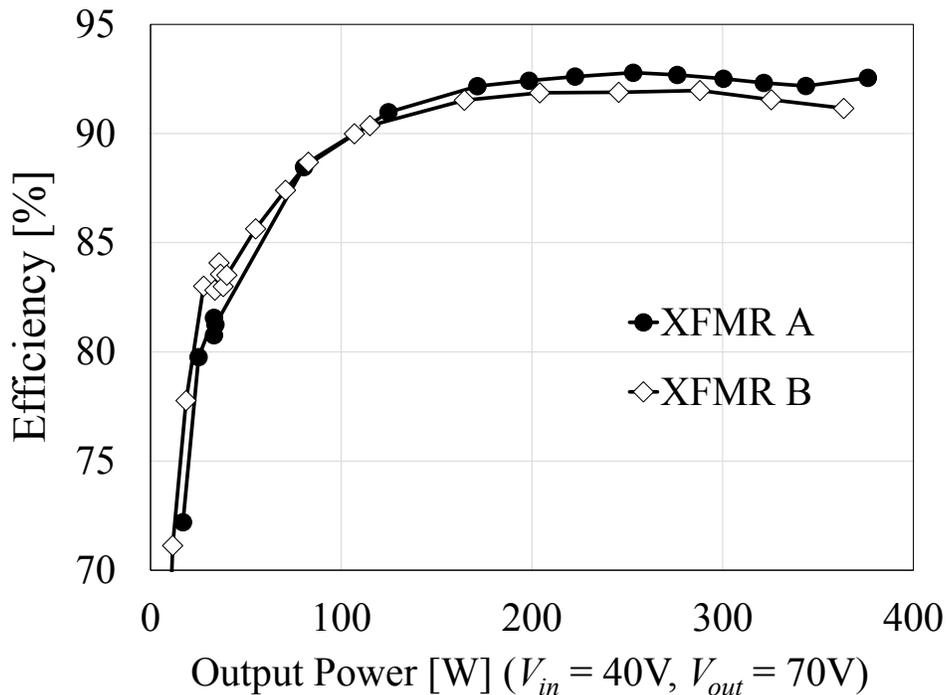


Figure27 トランス A, B を用いた場合の効率特性実測結果

低出力領域ではトランス A を用いたものよりも、トランス B を用いたものの効率が上回っている。一方で高出力領域ではその関係が逆転する。この結果から励磁インダクタンスを下げることにより低出力領域での効率改善効果があるものの、3.1.5 III でも懸念していた高出力領域での効率は悪化が伴うことを確認でき、その影響は無視できないことがわかった。太陽光発電用途では広い範囲で高効率化が求められるため、低出力領域でも高効率であることは重要だが、発電量が大きい高出力領域での効率はそれ以上に重要となるため、トランスの励磁インダクタンスは Eq.13 で示した上限よりも高い方が良いと言える。

4.1.3 IMBC 構成での検証

次に、2 入力 IMBC として 2 つの直流電源を用い、Fig.28 に示す回路で動作させた場合の結果を示す。トランスは A を用いた。

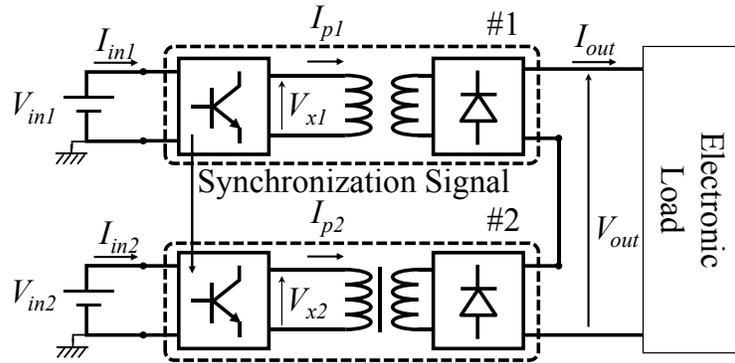


Figure28 2入力IMBC実験回路

昇圧モジュール#1,#2の位相シフト時比率を共に0.8と共通にし、#1の入力電圧を40V、#2の入力電圧を10Vとした場合の実測波形をFig.29に示す。

入力電圧が下がるほどトランスに流れる電流の傾きがなだらかになるため、コンバータとしての電力出力期間である期間(b)が短くなる。#2の入力電圧を#1の電圧以下の範囲で変化させたときの、#1と#2の入力電圧比と出力電力分担比を測定し、比較した結果をFig.30に示す。この結果から電圧が異なる複数の電源がIMBCとし

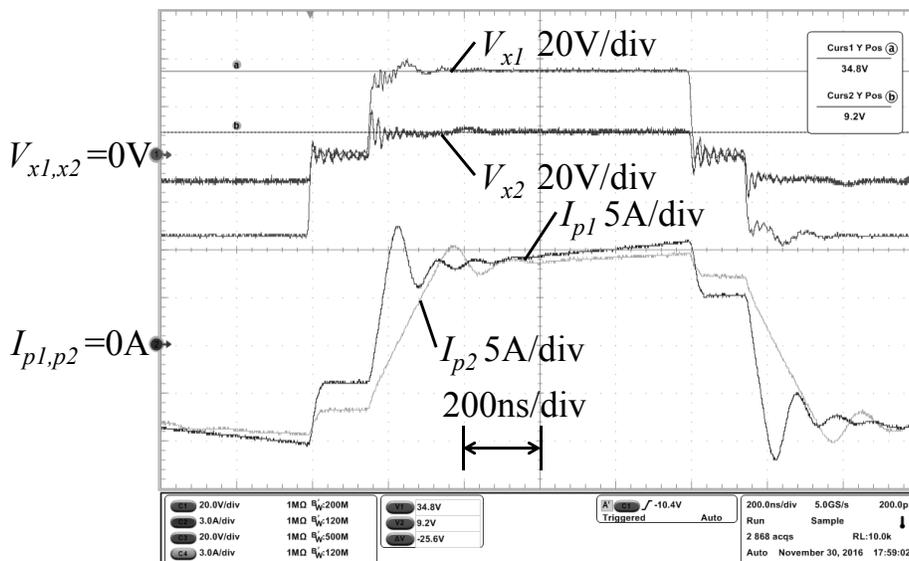


Figure29 2入力IMBC実測動作波形

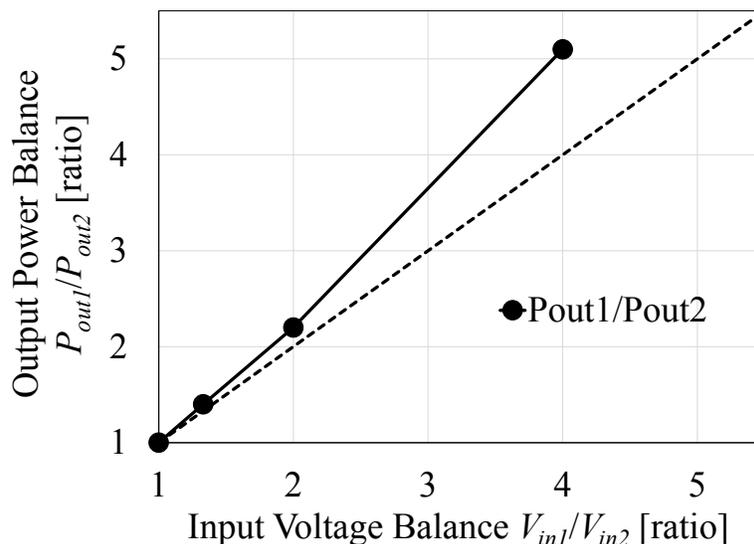


Figure30 2入力IMBC入力電圧比と出力電力比の関係

て接続される場合，各々の電源が同じ電流を入力することができる能力があったとしても低電圧の電源は高電圧の電源によりその上限を制限されることがわかる．

4.1.4 入力を並列化したIMBCにおける広範囲高効率化手法の検証

3.2章でも述べたようにこの効果を得るためには励磁インダクタンスが大きい方が良いので，本実験でもトランスAを用いている．回路としてはFig.28において昇圧モジュール#1,2の入力を一つの電源に接続した形となる．

Fig.31に入力電圧を40V一定，負荷を140V一定とし，昇圧モジュール#1と#2の位相シフト時比率を共通にして変化させた場合と，#1のみ常に $D_1=0.99$ とし，#2の位相シフト時比率 D_2 のみ変化させた場合におけるIMBCの出力電力と変換効率の実測結果を示す．これにより低～中出力時では位相シフト時比率に差を持たせることにより効率が向上することが明らかになった．

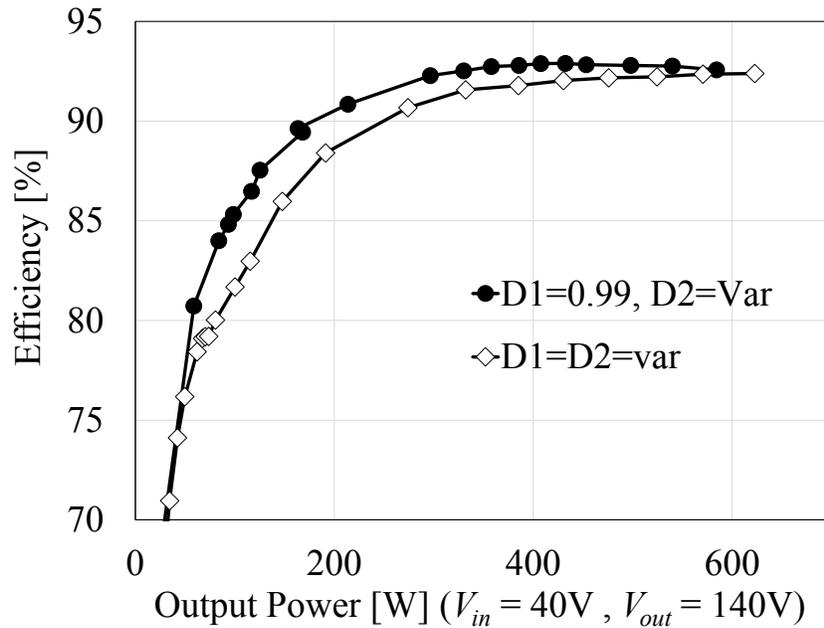


Figure31 2つの入力並列昇圧モジュールの位相シフト時比率割合が異なる場合のIMBCの効率特性実測結果

(1) 低出力電力領域 (80W 以下) $D_1=0.99$ で $D_2=0.2$ としたときの#1 と#2 のトランス電圧とトランス電流の実測波形を Fig.32 に示す. 低出力領域であっても#1 は CCM で動作していることが確認でき, この現象が低出力領域での効率改善に寄与していると考えられる.

(2) 低～中出力電力領域 (80～200W) しかし効率改善効果の要因が#1 のソフトスイッチング成立領域拡大だと仮定した場合, ソフトスイッチングが成立する低～中出力時の効率改善を説明することができない. そこで2通りの動かし方で, 各々の昇圧モジュールにどのような特性の違いが表れるかを明確にするために位相シフト時比率に対する出力電力と変換効率の実測結果を Fig.33 に示す. $D_1=D_2$ の場合は#1 と#2 の電圧分担比率が一定であるため, Eq.36 で示した CCM 動作成立の

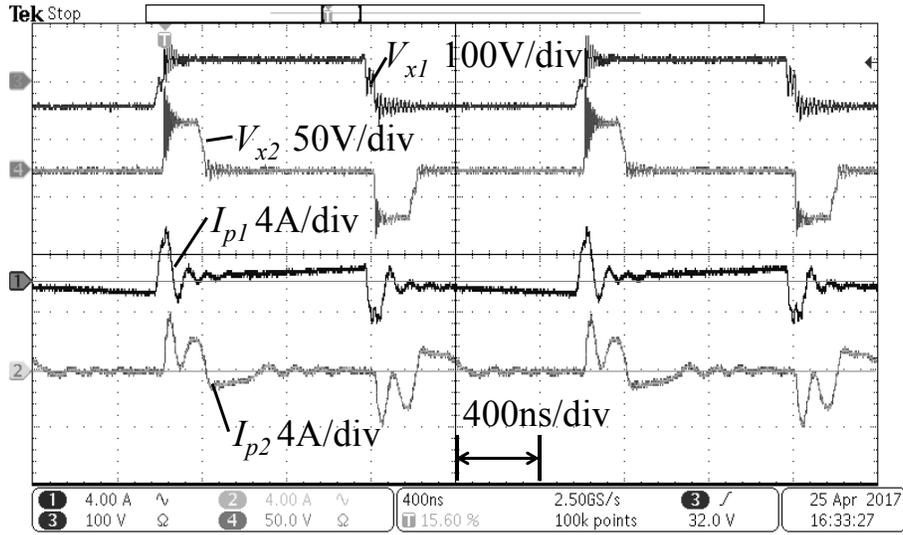


Figure32 $D_1=0.99$ で $D_2=0.2$ としたときの#1 と#2 のトランス電圧とトランス電流の実測波形

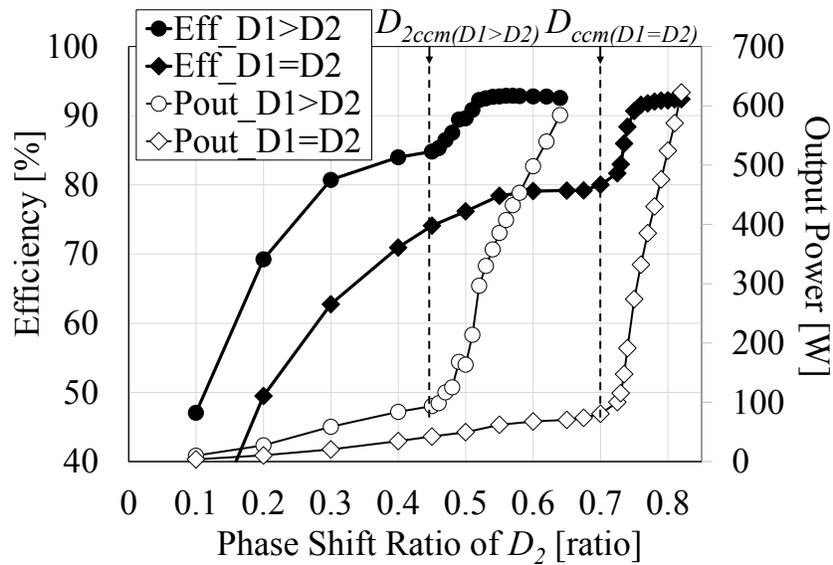
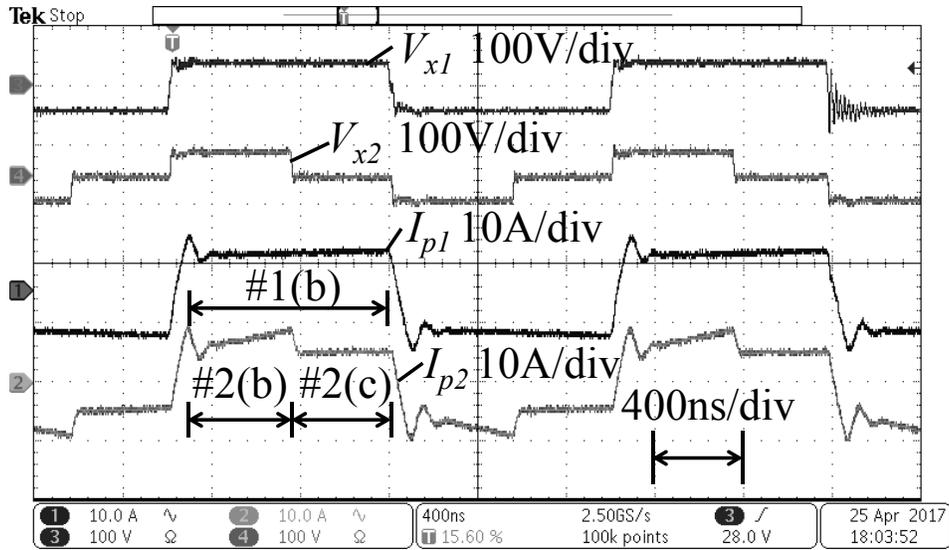


Figure33 位相シフト時比率に対する出力電力と変換効率の実測結果
条件である D_{ccm} が 0.7 一定となる. この位相シフト時比率を境に位相シフト時比率増加に対する出力電力の増加量と変換効率が顕著に増加する.

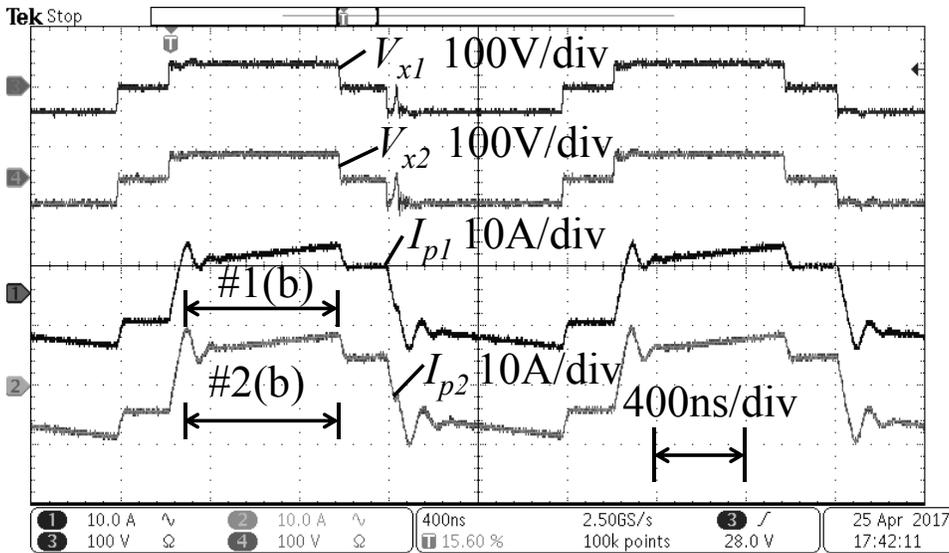
一方、 $D_1 > D_2$ の場合は D_1 が一定で、 D_2 を変化させるため、#1 と #2 の電圧分担比率が位相シフト時比率によって変化する。その結果、#2 の CCM 成立条件である D_{2ccm} が D_2 の値によって変化する。今回の条件では $D_2 > 0.44$ で、常に $D_2 > D_{2ccm}$ が成立する。 $D_2 = D_{2ccm}$ のときの出力電力と $D_1 = D_2 = D_{ccm}$ のときの出力電力は 80W 程度で同等であるが、そのときの変換効率は D_1 が常に CCM で動作している $D_1 > D_2$ の場合のほうが約 4pt 高い。その結果、DCM から CCM へと遷移する境界付近の 80W ~ 200W の出力電力の領域で、 $D_1 > D_2$ の場合の効率は $D_1 = D_2$ の場合の効率を上回る結果となった。

(3) 中～高出力電力領域 (300～500W) この領域では DCM から CCM に遷移する過程での変換効率向上効果は飽和しているため、(2) で述べた理由では中～高出力領域での効率改善を説明できない。

Fig.34 に中出力領域 (出力電力=約 300W) での 2 通りの動かし方における実測波形を示す。この波形からどちらの動かし方であっても昇圧モジュール #1, #2 ともに CCM で動作していることがわかる。Fig.35 に各々のモジュールの出力電力と効率の関係を示す。 $D_1 > D_2$ の場合には同じ動作点における #1 のプロットと #2 のプロットを点線をつないでいる。PSFB コンバータの効率は位相シフト時比率が高いほど高くなる。それは電力出力に寄与せず 1 次側回路を還流する電流が減り、無効電力が減少するためである。Fig.35 において中～高出力領域においても、常に位相シフト時比率 0.99 で動作する #1 は $D_1 = D_2$ で動作する昇圧モジュールよりも高い変換効率を示しており、特に出力電力 200W ~ 300W の領域で最高となっている。一方、 $D_1 > D_2$ で動作する #2 は位相シフト時比率が低いため変換効率が低い。しかしながらここで #2 が分担している電力量自体が低いため、全体の効率への影響度は低い。つまり、 $D_1 > D_2$ では #1 の電力分担比率が #2 よりも高くなることで、統合した場合の効率のうち、#1 の効率の寄与度が高くなることがわかった。



a. $D_1 = 0.99, D_2 = 0.53$



b. $D_1 = D_2 = 0.76$

Figure34 中出力領域での実測波形

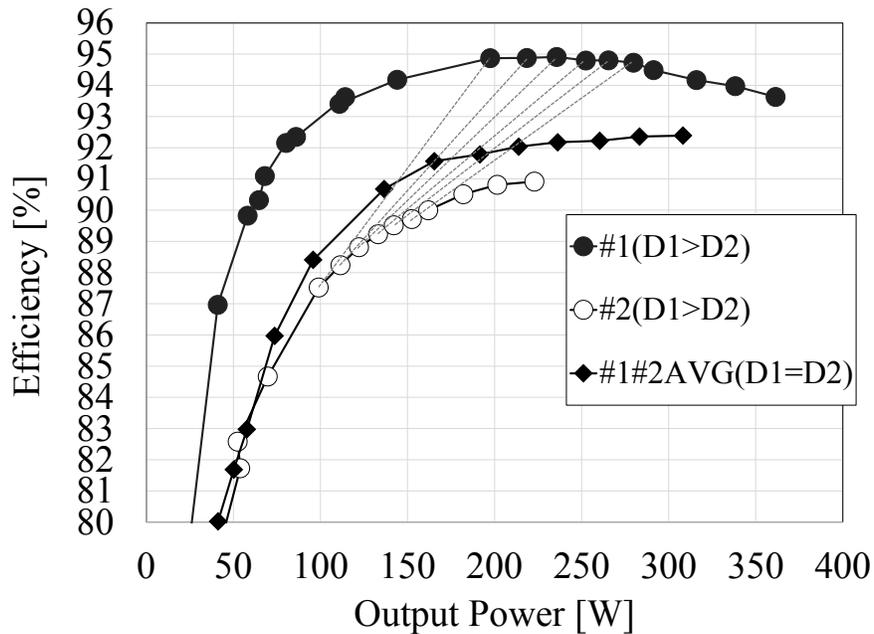


Figure35 2入力IMBC実測動作波形

出力電力約 330W の条件において、 $D_1 > D_2$ の条件での#1 の（出力電力，変換効率）は（218W，94.9%）であり，#2 の（出力電力，変換効率）は（112W，88.2%）となっている．最高効率付近で動作する#1 が約 2/3 の電力出力を担っているため，IMBC としての効率は 92.6% となり， $D_1 = D_2 = 0.76$ で動作した場合の 91.5% よりも約 1pt 高くなった．

また， $D_1 > D_2$ における出力電圧の実測値（ $V1_meas, V2_meas$ ）と Eq.34 を用いて予測した値（ $V1_Eq, V2_Eq$ ）と位相シフト時比率比率から予測した値（ $V1_D, V2_D$ ）を並べて Fig.36 に示す．実測値は D_2 が低くなるほど，つまり#2 が DCM 動作する領域になるほど位相シフト時比率比率を用いた予測値から乖離し，Eq.34 を用いた予測値に近づくことがわかる．

以上のことから入力を並列接続し，出力を直列接続した昇圧モジュールにより構成される IMBC において，固定電圧負荷に出力する場合，出力電力に関わらず一方のモジュールの位相シフト時比率を Eq.34 と Eq.36 を用いて求めた CCM 成立条件

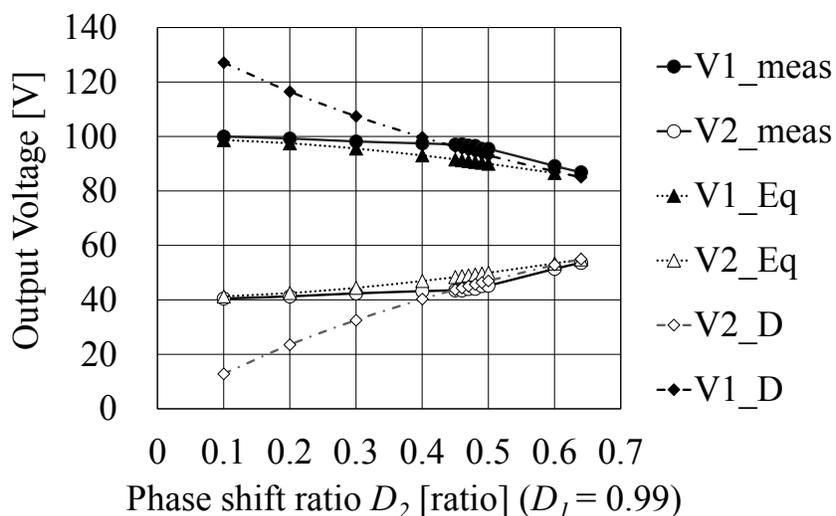


Figure36 DCM と CCM が混在するときの出力電圧分担実測結果と計算結果の比較

以上に大きくし、もう一方のモジュールの位相シフト時比率を出力電力に合わせて調整することにより、低出力領域では固定位相シフト時比率の昇圧モジュールのスイッチング損失が低減するため、効率が向上し、中出力領域では高変換効率で動作する昇圧モジュールの電力分担比が増加するため、効率が向上する。

つまり、低出力領域を含む広い動作領域でシステム効率を改善することが可能であることが明らかになった。

4.2 昇圧モジュール 2（位相シフトフルブリッジ+倍電圧整流回路）の実証

Fig.37 に示す昇圧モジュール 2 を試作した。詳細な部品やパラメータについては Table2 に示す。フルブリッジ回路部は昇圧モジュール 1 と共通である。整流回路は倍電圧整流回路とその整流回路に流れるすべての電流が通る部分にフィルタイン

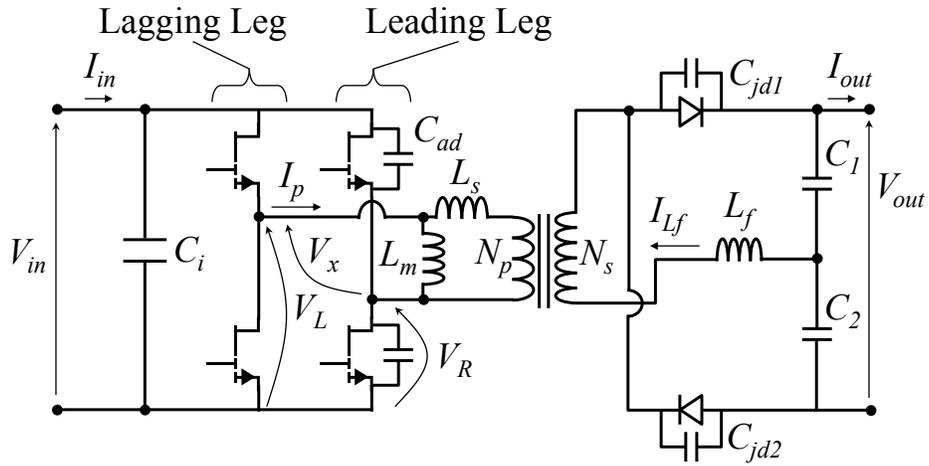


Figure37 昇圧モジュール2の回路図

ダクタを追加した構成であり、スナバ回路は無い。トランスは昇圧モジュール1ではセンタータップ形で二次側コイルが2系統あったが、倍電圧昇圧回路では一系統が良い。尚、ダイオードと並列に描かれているコンデンサは共振現象で重要となるダイオードの接合容量を模式的に示したものであり、コンデンサ素子を並列接続しているわけではない。出力コンデンサは100V耐圧のセラミックコンデンサを複数並列接続し、2直列接続したもので構成され、それをさらに2直列接続することで C_1 , C_2 を構成している。

Table2 昇圧モジュール2の仕様

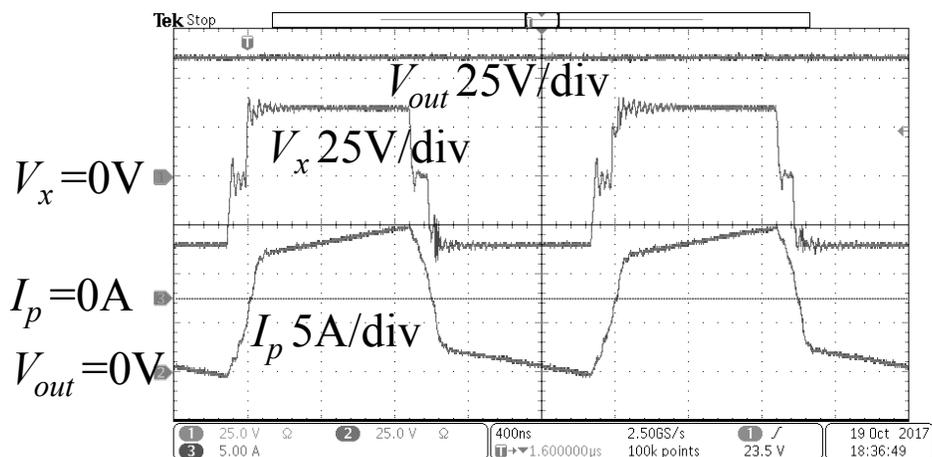
Input Voltage Range		10-40[V]
XFMR Turn Ratio $N_p : N_s$		4 : 10
Nominal Boost Ratio		4.0
XFMR	Leakage Inductance L_s	0.12[μ H]
	Magnetizing Inductance L_m	40[μ H]
	Core Material	TDG TP5E
Switching Device	GaN Systems GS61008T	
	Nominal On Resistance	7[m Ω] (at 25degC)
Additional Capacitance C_{ad}		500p[F] (100V C0G)
Filter Inductance L_f		1.2~10[μ H]
Output Filter Capacitance $C_{1,2}$		66[μ F] (100V X7R ,2 in series)
Diode		CDBZ320200-HF
Diode Junction Capacitance		2100[pF]

THE CONSTANT PARAMETERS ON THE EXPERIMENTS

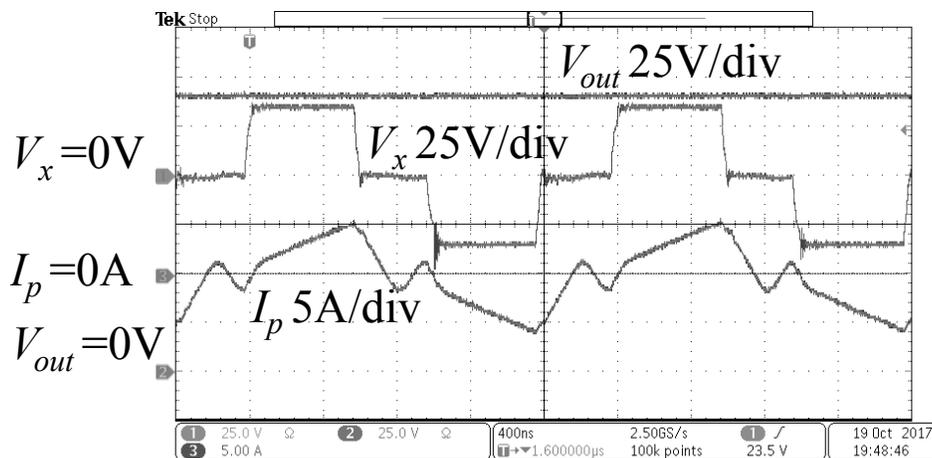
Input Voltage V_{in}	35[V]
Dead Time	40 [ns]
Switching Frequency f_{sw}	500[kHz]

4.2.1 単体評価

入力電圧と負荷電圧を一定にし、位相シフト時比率を変えたときの代表的な実験波形を Fig.38 に示す。3.1.6 項でモデル化した波形と同様の波形が観得していることがわかる。



a. $V_{out} = 160\text{V}$, $L_f = 2.3\mu\text{H}$, $D = 0.90$



b. $V_{out} = 140\text{V}$, $L_f = 3.9\mu\text{H}$, $D = 0.70$

Figure38 昇圧モジュール 2 の代表的な実測波形

I. フィルタインダクタンスの影響評価

フィルタインダクタンスは出力電流リップルを低減する効果があるだけでなく、共振現象のパラメータである共振周波数を左右する重要な部品である。今回、このフィルタインダクタンスの値を変えて、その影響を評価した。入力電圧を 35V、出力電圧 140V 一定とし、フィルタインダクタンスを変え、位相シフト時比率 0.1～0.99 の間で変化させたときの出力電力と変換効率の実測結果を Fig.39 に示す。

全体として、フィルタインダクタンスが大きいほど変換効率が高い傾向にあることが明らかになった。これは電力を出力している期間の電流リップルが小さいことから、導通損失が低減していることに加え、CCM になる出力電力値が低くなるため、高効率動作点が低電力側にシフトしているためである。各プロットの一番右にあるプロットは位相シフト時比率が 0.99 の時のプロットであり、この条件で出力可能な最大出力電力を示している。フィルタインダクタンスと出力可能電力の関係を Fig.40 に示す。この結果からわかるようにフィルタインダクタンスの増加は高効率

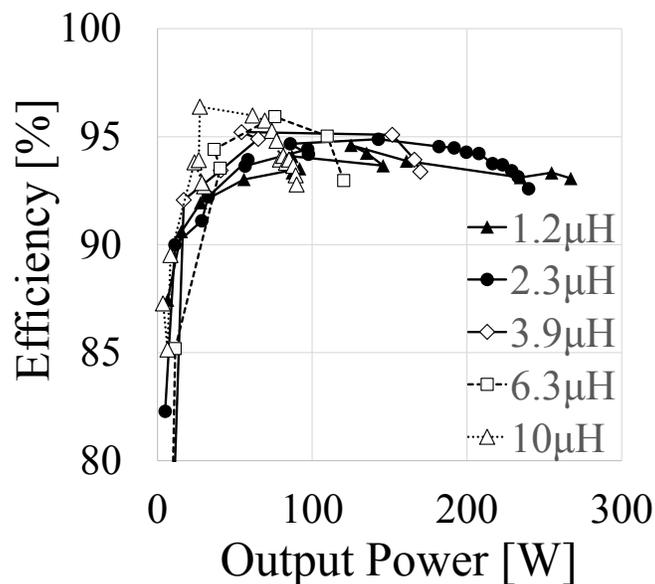


Figure39 フィルタインダクタンスを変えたときの昇圧モジュール 2 の出力電力と変換効率実測結果

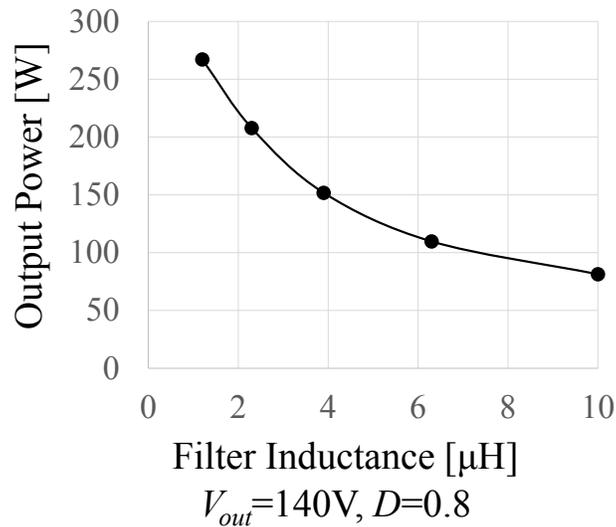


Figure40 フィルタインダクタンスと出力可能な電力の関係

化をもたらす一方で、出力可能な電力を制限することになる。今回の条件で最もバランスが取れているインダクタンス値は2.3 μH であったため、以後の実験ではこの値を用いた。

II. 昇圧比の影響評価

次に昇圧比が変化した場合の昇圧モジュール2の特性を評価した。Fig.41 にその結果を示す。トランスの巻線比と整流回路構成から最大の昇圧比は5.0である。結果からコンバータの効率は昇圧比が上限の昇圧比に近づくほど向上することがわかる。一方でフィルタインダクタと同様の影響も見られ、昇圧比が高くなるほど出力可能な電力は制限される。これはEq.3で述べた影響によるものである。そこで昇圧比と出力可能な電力の関係について実測値をもとにFig.42に示す。

位相シフト時比率が最大ではない場合には昇圧比の増加によってCCMからDCMに遷移するため、出力可能な電力は大幅に減少する。一方位相シフト時比率

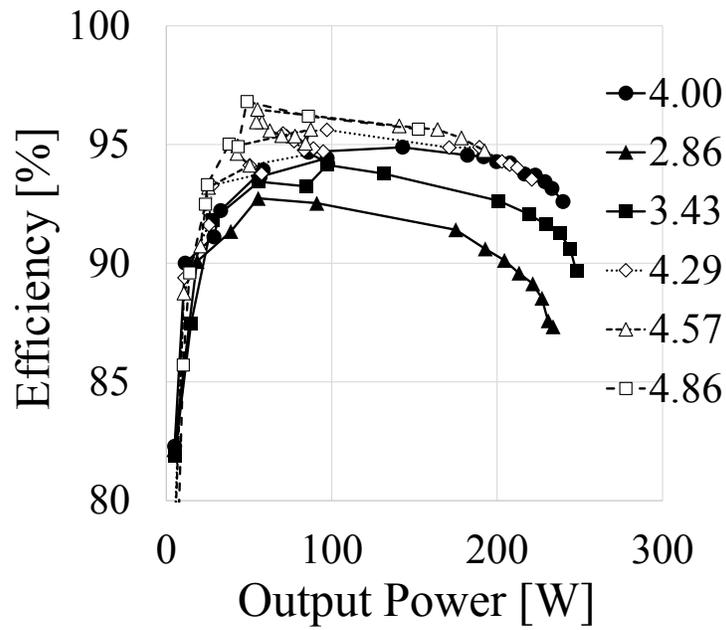


Figure41 昇圧比を変えたときの昇圧モジュール2の出力電力と変換効率実測結果

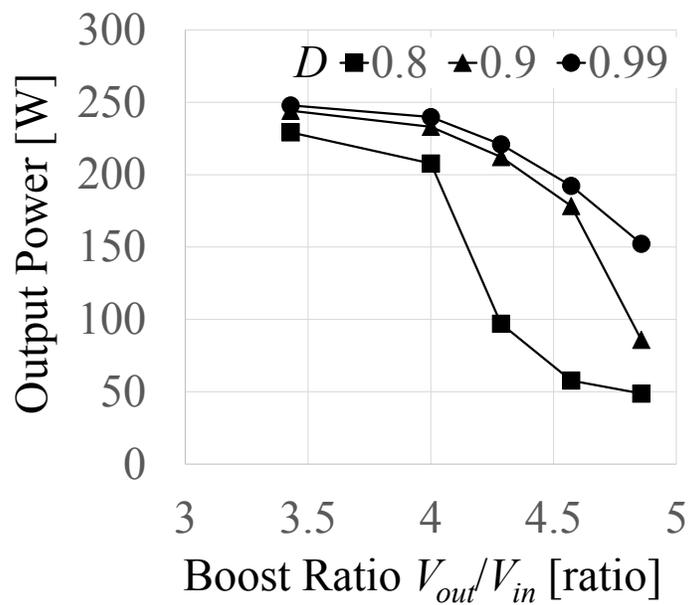


Figure42 昇圧比と出力可能な電力の関係

を最大で動作させている場合は出力可能な電力の減少は緩やかであり、定格動作点に対して半減することはない。

ここで昇圧比が高くなる場合を考えると、太陽光発電システムにおいてはセル単体で見たときに最大電力を発生するときの電圧は日射量変化に対しては鈍感であり、倍半分で変化することはない。一方で PV モジュールにおいてはセルを直列接続しているため、部分影になった場合など、バイパスダイオードが機能したときには最大電力を発生する電圧が大きく減少することがある。昇圧モジュール 2 はこのような場合に高効率で動作する特性があるという結果が得られており、部分影状態では発電電力は高くないため、出力可能な最大電力が制限されることは事実上問題にならないことが推測できる。

つまり昇圧モジュール 2 は部分影時のように低出力電力領域では昇圧比上昇に伴い高効率で動作しつつ、日射量が十分にある高出力電力領域では昇圧比が下がり、最大電力でも高効率で動作できることから、太陽光発電システムに適した特性を有すると言える。

4.3 位相シフト時比率と出力電力の関係

前項で昇圧モジュール 2 が太陽光発電システムに適した特性を持つことが分かったが、その性能を引き出すためには位相シフト時比率の調整が重要であることも実験結果から明らかになった。Fig.43 は実験回路を模擬する回路シミュレーションモデルを作成し、位相シフト時比率を変化させたときの出力電力特性を計算した結果である。二つの線は異なる共振周波数での計算結果であり、周波数は $f_1 < f_2$ である。ここで、位相シフト時比率が 1 付近で飽和しつつある部分は CCM モードで動作している領域である。それ以外の領域においては D を増加させることにより出力電力が増加する領域は Mode P で動作している領域であり、ソフトターンオン動作が達成できていない領域となる。一方で D を増加させることにより出力電力が減少する領域については Mode N で動作しており、ソフトターンオン動作が達成できて

いる。つまり、高効率で昇圧モジュール2を動作させるためには D に対して出力電力ゲインが負である領域と CCM 領域のみを使うことが望ましい。ここで f_1 ではある出力電力を達成するためには Mode P で動作させざるを得ない領域が多いことがわかる。一方で f_2 ではほとんどすべての出力電力を Mode N もしくは CCM でカバーできることがわかる。フィルタインダクタンスで調整できるこの共振周波数は Mode N での出力電力カバー率も加味しながら決定する必要があることがわかった。

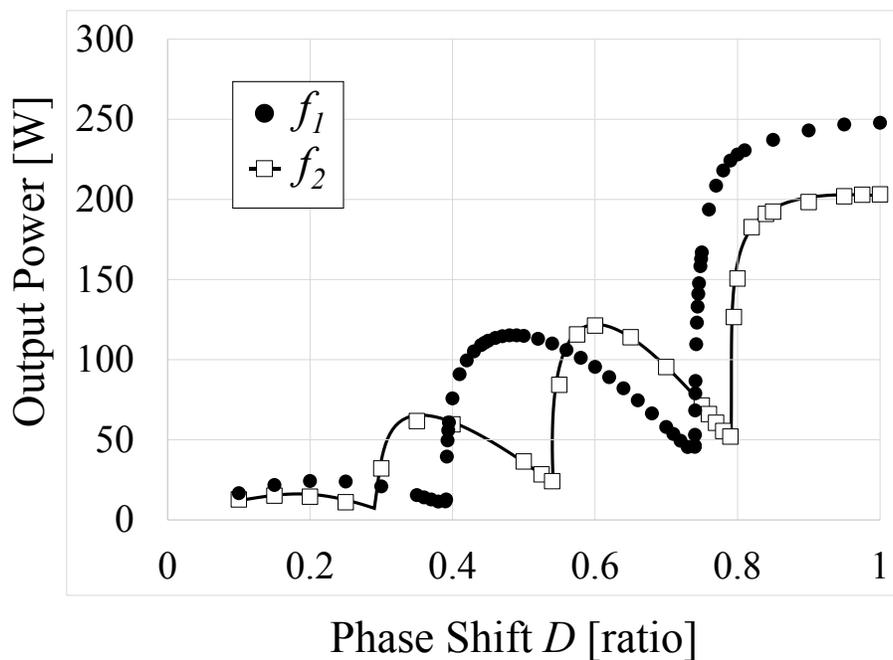


Figure43 共振周波数が異なる場合の位相シフト時比率と出力電力の関係

第5章 まとめ

5.1 結論

本稿では持続可能なモビリティ社会実現のために真のゼロエミッション車として、太陽光発電システムを搭載した電気自動車を提案し、それを実現するためのシステム課題として、太陽電池システムそのものの課題、車載システム特有の課題、電力制御コンバータの課題を挙げ、絶縁を確保しながら高い昇圧比を実現でき、かつ低電力から高電力まで幅広い動作領域において高効率に動作するコンバータシステムの必要性を述べた。その解決案として絶縁形モジュラー昇圧コンバータ IMBC を提案し、その機能についてまとめた。そして IMBC を構成する昇圧モジュールについて要求される性能を鑑みて昇圧モジュール1（位相シフトフルブリッジ+両波整流回路方式）と昇圧モジュール2（位相シフトフルブリッジ+倍電圧整流回路方式）を選定し、その動作について分析した。

昇圧モジュール1については用いるトランスの励磁インダクタンスに着目し、低出力領域の効率を向上させるための条件を明らかにするだけでなく、広範囲で高効率に動作させるためにあえて高い励磁インダクタンスを用いることの有用性を示した。IMBC については、理論通り高効率動作と高昇圧比をモジュラー構成として達成できることを確認した。また、昇圧モジュール1を二つ用いて、入力を並列に接続し、出力を直列にする構成例を挙げ、CCM 動作により伝送される電力を最大にするために昇圧モジュール間の位相シフト時比率割合の変える方法を提案し、それにより全領域で効率が向上する効果を実験により確認した。さらに昇圧モジュール2についてはフィルタインダクタンスとダイオード接合容量による共振電流を活用し、低出力領域でもソフトスイッチングを達成し、高効率に動作させる手法を提案し、その効果を実験により確認した。またフィルタインダクタンスや昇圧比が

効率や出力電力上限に与える影響を実機により評価し、電圧低下時には発電電力も低下するという太陽光発電システムに適用する際には、出力電力の制限は問題にはならず、低出力領域で効率が向上するという効果のみ享受できることがわかり、太陽光発電システムとの相性が良いことを明らかにした。一方で電力制御を行おうとした場合には制御量である位相シフト時比率にたいして、出力電力が非線形であるため、難易度が高いことが判明した。

以上の結果により、車載太陽光発電システムに対して IMBC は有用であり、IMBC を構成する昇圧モジュール方式としては位相シフトフルブリッジ+両波整流回路が適用できることがわかった。また更なる高効率化の可能性として位相シフトフルブリッジ+倍電圧整流回路方式が有力であることが示された。

今後は実際の太陽光発電システムとして最大電力追従制御などの制御手法も組み込み実機検証を継続し、車載太陽光発電システムの有用性を証明していく。

参考文献

- [1] IPCC, “Climate Change 2014 Synthesis Report AR5,” IPCC, 2014.
- [2] International Energy Agency, “World Energy Outlook 2015,” IEA Publications, 2015.
- [3] International Energy Agency, “Renewable Energy Midium-Term Market Report 2016,” IEA Publications, 2016.
- [4] International Energy Agency, “Renewables 2017 Analysis and Forecasts to 2022 Executive Summary,” IEA Publications, 2017.
- [5] 2030年に向けた太陽光発電ロードマップ（PV2030）に関する見直し検討委員会, “「太陽光発電ロードマップ（PV2030+）」概要版,”（独）新エネルギー・産業技術総合開発機構 新エネルギー技術開発部, 2009.
- [6] IRENA, “Renewable Power Generation Costs in 2017,” International Renewable Energy Agency, Abu Dhabi, 2018.
- [7] みずほ情報総研株式会社, “太陽光発電システム共通基盤技術研究開発 太陽光発電システムのライフサイクル評価に関する調査研究, 平成 19～20 年度 NEDO 委託業務成果報告書,”（独）新エネルギー・産業技術総合研究開発機構 新エネルギー技術開発部, 平成 21 年.
- [8] IEA PVPS, “Life Cycle Assessment of Future Photovoltaic Electricity Production from Residential-scale Systems Operated in Europe,” IEA Publications, 2015.

- [9] A. Nishioka, “Challenges for large scale renewables integration in Japan and how power conversion technologies can contribute, ICEF 3rd Annual Meeting,” ICEF, 2016.
- [10] Bloomberg, “2017 Sustainable Energy in America FACTBOOK,” The Business Council for Sustainable Energy, 2017.
- [11] M. N. Hellesnes, “Use of Battery Energy Storage for Power Balancing in a Large-Scale HVDC Connected Wind Power Plant,” Norwegian University of Science and Technology Department of Electric Power Engineering, 2017.
- [12] N. Mukherjee, "Analysis and Comparative Study of Different Converter Modes in Modular Second-Life Hybrid Battery Energy Storage Systems," *IEEE JOURNAL OF EMERGING AND SELECTED TOPICS IN POWER ELECTRONICS*, vol. 2, no. 04, pp. 547-563, 2016.
- [13] R. Wachal, J. Stoezel, F. Mosallat, D. Williams, A. Chevretils, W. Erickson , A. Darbandi, “Stationery Energy Storage System Using Repurposed Electric Vehicle Batteries,” EESAT2013, 2013.
- [14] US Energy Information Administration, “International Energy Outlook 2017,” 2017.
- [15] 国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）, “太陽光発電システム搭載自動車検討委員会,” 2018.
- [16] 国土交通省, “別添 111 電気自動車, 電気式ハイブリッド自動車及び燃料電池自動車の衝突後の高電圧からの乗車人員の保護に関する技術基準,” 2016.

- [17] 日産自動車株式会社, “日産リーフ 主要諸元,” [オンライン]. Available: https://ev2.nissan.co.jp/LEAF/PDF/leaf_specifications.pdf. [アクセス日: 9 2018].
- [18] A. Yano, S. Tohoda, S. Shimada, M. Taguchi, E. Maruyama, “Development of HIT Solar Cell with Conversion Efficiency of 24.7%,” *Panasonic Technical Journal* Vol.60 No.1, 2014.
- [19] K. Itako, T. Kudoh, “Study on Hotspot of a Single-crystal Photovoltaic Module,” *電気設備学会誌* 34 巻 2 号, 2014.
- [20] S. Krauter, J. Bendfeld, “Cost, performance, and yield comparison of eight different micro-inverters,” *2015 IEEE 42nd Photovoltaic Specialist Conference (PVSC)*, 2015.
- [21] N. Pragallapati, T. Lodh, V. Agarwal, “Parallel-Input Series-Output Interleaved Flyback based Solar PV Module Integrated Micro-Inverter,” *4th International Conference on Renewable Energy Research and Applications*, 2015.
- [22] M.-C. Chen, C.-Y. Yang, C.-Y. Lin, a. H.-J. Chiu, “Highly efficient isolated solar micro-inverter,” *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, 2016.
- [23] S.-M. Chen, K.-R. Hu, T.-J. Liang, Y.-H. Hsieh, L.-S. Yang, “Implementation of high step-up solar power optimizer for DC micro grid application,” *2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2012.
- [24] Texas Instruments Incorporated, “AN-2124 Power Circuit Design for SolarMagic(TM) SM3320,” 2013.

- [25] Y. Levron, D. R. Clement, B. Choi, C. Olalla , D. Maksimovic, “Control of Submodule Integrated Converters in the Isolated-Port Differential Power-Processing Photovoltaic Architecture,” IEEE JOURNAL OF EMERGING AND SELECTED TOPICS IN POWER ELECTRONICS, VOL. 2, NO. 4, DECEMBER 2014, 2014.
- [26] S.-M. (. Chen, T.-J. (. Liang , a. K.-R. Hu, “Design, Analysis, and Implementation of Solar Power Optimizer for DC Distribution System,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 28, NO. 4, APRIL 2013, 2013.
- [27] H. Washio , H. Juso, “High Efficiency Technology and Application of Multi-Junction Compound Semiconductor Solar Cells,” シャープ技報 第 107 号 p32-36, 2014.
- [28] M. Ishigaki , H. Fujita, “A resonant Gate-Drive Circuit Capable of High-Frequency and High-Efficiency Operation,” IEEJ Trans. IA, Vol.127, No.10 pp.1090-1096, 2007.
- [29] J. A. Sabate, V. Vlatkovic, R. Ridley, F. Lee , B. Cho, “Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter,” Fifth Annual Proceedings on Applied Power Electronics Conference and Exposition 1990, 1990.
- [30] K. Domoto, Y. Ishizuka, T. Ninomiya, S. Abe, R. Simanjorang , H. Y. a. M. Koga, “Surge Analysis and Snubber Design for a Full-Bridge Isolated DC-DC Converter in HVDC Power Distribution Systems,” IEEJ Trans. IA, Vol.133 No.12 pp.1171-1178, 2013.
- [31] J. P. Lee, B. D. Min, T. J. Kim, D. W. Yoo , B. K. Lee, “A Novel Topology for Photovoltaic Series Connected DC/DC Converter with High Efficiency Under Wide Load Range,” 2007 IEEE Power Electronics Specialists Conference, 2007.

- [32] A. A. Servansing, M. Pahlevaninezhad , P. K. Jain, “A ZVS parallel-series dual-bridge phase-shift DC/DC converter with two degrees of freedom used in hybrid renewable energy power conditioning systems,” Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 2013.
- [33] W. Chen , X. Ruan, “Modularization Structure for Series-Parallel Connected Converters,” Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition, 2008.
- [34] C. Liu, A. Johnson , a. J.-S. Lai, “A Novel Three-Phase High-Power Soft Switched,” Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, APEC '04., 2004.
- [35] M. Ilic , D. Maksimovic, “Phase-Shifted Full Bridge DC-DC Converter with,” APEC 07 - Twenty-Second Annual IEEE Applied Power Electronics Conference and Exposition , 2007.
- [36] Y. Lian, G.P.Adam, D. Holliday , a. S.J.Finney, “Active Power Sharing in Input-Series-Input-Parallel Output-Series Connected DC/DC Converters,” 2015 IEEE Applied Power Electronics Conference and Exposition (APEC) , 2015.
- [37] Y. Hayashi, D. Takai, A. Matsumoto , a. T. Ise, “Highly Efficient dc-dc Transformer based on Multicell Converter Topology for Next Generation DC Distribution System,” IEEJ Trans. IA, Vol.136 No.2 pp.152-161 , 2016.
- [38] Y. Hayashi, “Power Density Design of SiC and GaN DC-DC Converters for 380 V DC Distribution System based on Series-parallel Circuit Topology,” Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC) , 2013.

- [39] L.-J. Shu, T.-J. Liang, L.-S. Yang , R.-L. Lin, “Transformerless High Step-Up DC-DC Converter Using Cascode Technique,” The 2010 International Power Electronics Conference, 2010.
- [40] S.Sato, S.Moisseev, M.Ishitobi, E.Hiraki , M.Nakaoka, “High-Efficient High Frequency Linked Zero Voltage Soft Switching PWM DC/DC Power Converter with ON/OFF-Assisted Synchronous Rectifier Scheme,” IEEJ Trans. IA, Vol.123, No.12, pp.1414-1421, 2003.
- [41] M.Hirokawa , T.Ninomiya, “Non-Dissipative Snubber for Rectifying Diode in a High-Power DC-DC Converter,” IEEJ Trans. IA, Vol.125, No.4 pp366-371, 2005.
- [42] W. Chen, X. Ruan , R. Zhang, “A Novel Zero-Voltage-Switching PWM Full Bridge Converter,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 23, NO. 2, MARCH 2008.
- [43] U. Badstuebner, J. Biela, B. Faessler, D. Hoesli , J. Kolar, “An Optimized 5 kW, 147 W/in³ Telecom Phase-Shift DC-DC Converter with Magnetically Integrated Current Doubler,” Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition , 2009.
- [44] C.-T. Tsai , S.-H. Chen, “PV Power-Generation System with a Phase-Shift PWM Technique for High Step-Up Voltage Applications,” International Journal of Photoenergy Volume 2012, Article ID 838231, 11 pages, 2012.
- [45] T. Mishima , M. Nakaoka, “A High-Frequency-Link Secondary-Side Phase-Shifted ZVS-PWM DC-DC Converter with ZCS Active Rectifier,” IEEJ Trans. IA, Vol.134 No.1 pp.68-81, 2014.

- [46] K. Sayed, S.-K. Kwon, K. Nishida , M. Nakaoka, “New DC Rail Side Soft-Switching PWM DC-DC Converter with Voltage Doubler Rectifier for PV Generation Interface,” International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA) , 2014.
- [47] A.Gopi, D.Elangovan , R.Saravanakumar, “Soft-Switched High Step-up DC-DC Converter with Voltage Doubler,” International Conference on Advances in Electrical Engineering (ICAEE) , 2014 .
- [48] A. Pietkiewicz , D. Tollik, “Coupled-inductor current-doubler topology in phase-shifted full-bridge DC-DC converter,” INTELEC - Twentieth International Telecommunications Energy Conference (Cat. No.98CH36263) , 1998.
- [49] N. Kutkut, “A full bridge soft switched telecom power supply with a current doubler rectifier,” Power and Energy Systems in Converging Markets , 1997.
- [50] I.-O. Lee , G.-W. Moon, “Soft-Switching DC/DC Converter With a Full ZVS Range and Reduced Output Filter for High-Voltage Applications,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 28, NO. 1, , JANUARY 2013.
- [51] L. Zhu, “A Novel Soft-Commutating Isolated Boost Full-Bridge ZVS-PWM DC-DC Converter for Bidirectional High Power Applications, ” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 21, NO. 2, , MARCH 2006.
- [52] E.-H. Kim , B.-H. Kwon, “Zero-Voltage- and Zero-Current-Switching Full-Bridge Converter With Secondary Resonance,” IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 57, NO. 3, , MARCH 2010.

- [53] Q. Zhao , Fred C. Lee, “High-Efficiency, High Step-Up DC-DC Converters,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 18, NO. 1, , JANUARY 2003.
- [54] R.-J. Wai , R.-Y. Duan, “High Step-Up Converter With Coupled-Inductor,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 20, NO. 5, , SEPTEMBER 2005.
- [55] B. Gu, J. Dominic, B. Chen, L. Zhang , J.-S. Lai, “Hybrid Transformer ZVS/ZCS DC - DC Converter With Optimized Magnetics and Improved Power Devices Utilization for Photovoltaic, ” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 30, NO. 4, , APRIL 2015.
- [56] K. I. Hwu , Y. T. Yau, “High Step-Up Converter Based on Charge Pump and Boost Converter,” The 2010 International Power Electronics Conference - ECCE ASIA - , 2010.
- [57] B. Gu, J. Dominic, J.-S. Lai, Z. Zhao , C. Liu, “High Boost Ratio Hybrid Transformer DC-DC Converter for Photovoltaic Module Applications,” IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 28, NO. 4, , APRIL 2013.
- [58] J.-S. Lai, “Power conditioning circuit topologies,” IEEE Industrial Electronics Magazine (Volume: 3, Issue: 2), 2009.
- [59] Lavanya.A, . Navamani.J, Vijayakumar.K , Rakesh.R, “Multi-Input DC-DC Converter Topologies-A Review,” International Conference on Electrical, Electronics, and Optimization Techniques (ICEEOT), 2016.

発表論文

1. 関子祐輔, 河村篤男 「複数入力絶縁型モジュラー昇圧コンバータの検討」 電気学会 半導体電力変換技術研究会 SPC-17-018 2017年1月
2. 関子祐輔, 河村篤男 「絶縁形モジュラー昇圧コンバータの低出力領域高効率化の検討」 電気学会 論文誌 D Vol.138 No.1 2018年1月
3. Yusuke Zushi and Atsuo Kawamura, “Voltage Doubler Rectifier Application for an Isolated Photovoltaic Boost Converter” EPE2018 2018-Sep
4. Yusuke Zushi “Development of 3D Inverter Design Tool based on Multi-physical Simulation” SIA International Conference and Exhibition, Automotive Power Electronics 2009
5. Yusuke Zushi, Shinji Sato, Kohei Matsui, Yoshinori Murakami and Satoshi Tanimoto “A novel gate assist circuit for quick and stable driving of SiC-JFETs in a 3-phase inverter” Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC) 2012
6. Andrew Goodman, Alan Watson, Anubrata Dey, Jon Clare, Pat Wheeler and Yusuke Zushi “DC side ripple cancellation in a cascaded multi-level topology for automotive applications” IEEE Energy Conversion Congress and Exposition (ECCE) 2014

謝辞

本論文は筆者が横浜国立大学大学院物理情報工学専攻電気電子ネットワークコース博士後期課程に在籍中の研究成果をまとめたものである。同専攻教授 河村篤男先生には指導教官として本研究の実施の機会を与えて戴き、その遂行にあたって終始、ご指導を戴いた。ここに深謝の意を表す。同専攻教授 大山力先生、藤本康孝先生並びに、同専攻准教授 辻隆男先生、下野誠通先生には審査委員としてご助言を戴くとともに本論文の細部にわたりご指導を戴いた。ここに深謝の意を表す。同大学特任教授 譲原逸男先生、東芝三菱電機産業システム株式会社 パワーエレクトロニクスシステム事業部 技監 吉野輝雄氏、日産自動車株式会社 主管 吉本貫太郎氏には公聴会でご助言とご指導を戴いた。ここに深謝の意を表す。本専攻河村研究室の小原秀嶺助教、永井栄寿氏を代表とする各位には研究室での研究遂行および生活にあたり日頃より有益なご討論ご助言を戴いた。ここに感謝の意を表す。東芝三菱電機産業システム株式会社 パワーエレクトロニクスシステム事業部 技監 金井丈雄氏、宇都宮大学工学研究科 電気電子システム工学専攻教授 船渡寛人先生、首都大学東京システムデザイン学部 電子情報システム工学科教授 和田圭二先生、長岡技術科学大学大学院工学研究科 技術科学イノベーション専攻教授 伊東淳一先生には社会人博士課程を開始する際や、学会発表についてご助言とご指導を戴いた。ここに感謝の意を表す。日産自動車株式会社総合研究所 研究企画部部長 森春仁氏、同社総合研究所 EV システム研究所シニアリサーチエンジニア 星正勝氏、同研究所主管 林哲也氏には、社会人博士課程に進むことについてご理解いただき、業務と研究活動の両立について有益なご助言を戴いた。ここに感謝の意を表す。

APPENDIX

Table A1 出力端を直列接続した回路構成を持つコンバータ研究報告まとめ

No.	[31]	[32]	[33]	[34]	[35]
著者	Jong Pil Lee 等	Amish A. Servansing 等	Wu Chen 等	Changrong Liu 等	Milan Ilic 等
主回路	PSFB	PSFB	PSFB	PSFB	PSFB
整流回路	Full Bridge Diode	Full Bridge Diode	未記載	Full Bridge Diode	Full Bridge Diode
入出力電圧 (昇圧比)	400V→640V	300～ 380V→400V	未記載	(2)	450～620V →1500V
スナバ	未記載	Csb が 1.1nF と記載 あり	未記載	なし	回生スナ バ
出力重畳 方式	トランス二 次側直列	トランス 二次側直列	IPOS (SIM のみ)	2 直列 Y 結線	2 直列
入力分散	なし. ISOS 構成に近い	入力並列	IPOS (SIM のみ)	3 並列	なし
主回路 デバイス	Cool MOS	MOSFET	未記載	MOSFET	IGBT
整流回路 デバイス	スペック未 記載	未記載	未記載	未記載	First Recovery Diode

SW 周波数	30kHz	100kHz	100kHz	50kHz	32kHz
定格電力	20kW	2kW	未記載	2kW	250W
代表点効率	92% (Module) 96.9% (System)	未記載	未記載	96%	95%

No.	[36]	[37]	[38]	[39]	Proposed
著者	Yiqing Lian 等	Yusuke Hayashi 等	Yusuke Hayashi	Liang-Jye Shu 等	-
主回路	FB (制御方 法不明)	DCX(LLC ベース)	DCX(LLC ベース)	1 スイッ チ Buck- Boost ※非絶縁	PSFB
整流回路	Full Bridge Diode	Full Bridge Diode	Center Tap Diode	Cascade Diode Capacitor	Center Tap Diode
入出力電圧 (昇圧比)	40V→60V/4	48V→48V (300W) 48V→12V (500W)	48V→48V (300W)	24V→ 200V	35V→140V
スナバ	なし	なし	なし	なし	RCD
出力重畳 方式	あり (4 直列)	あり (直 列)	あり (未 検証)	あり (直 列)	あり (2 直 列)
入力分散	あり (2 直 2 並)	あり (8 直列)	あり (未 検証)	なし	あり (2 並 列)

主回路 デバイス	未記載	未記載	GaN FET	未記載	GaN FET
整流回路 デバイス	未記載	未記載	未記載	未記載	Schottky Diode
SW 周波数	2.5kHz	未記載	2MHz	50kHz	500kHz
定格電力	100W	300W	300W	100W	300W
代表点効率	未記載	98%	96.50%	74.70%	95%

Table A2 位相シフトフルブリッジを用いたコンバータ研究報告と非絶縁高昇圧コンバータの研究報告まとめ

No.	[29]	[40]	[41]	[42]	[43]
著者	J.A. Sabate 等	S.Sato 等	M.Hirokawa 等	Wu Chen 等	U. Badstuebner 等
主回路	PSFB	Full Bridge	PSFB	PSFB	PSFB
整流回路	Full Bridge Diode	Diode と同 期整流スイ ッチ	Full Bridge Diode	Center Tap Diode	Current Doubler
入出力電圧 (昇圧比)	600→360	350V→ 51V	288V→ 14.5V	270V→ 180V	400V→ 48V
スナバ	RCD	なし	無損失ス ナバ	なし	無損失ス ナバ

主回路 デバイス	MOSFET	MOSFET	未記載	MOSFET	MOSFET
整流回路 デバイス	Ultra Fast Recovery Diode	MOSFET	未記載	First Recovery Diode	Schottky Diode
SW 周波数	100kHz	32kHz	70kHz	100kHz	200kHz
定格電力	2kW	3kW	1kW	1kW	5kW
代表点効率	94.50%	97.50%	91%	94%	94.80%

No.	[44]	[30]	[45]	[46]	[47]
著者	Cheng-Tao Tsai 等	Kazuhide Domoto 等	Tomokazu Mishima 等	Khairy Sayed 等	A.Gopi 等
主回路	Current Fed PSFB	PSFB	PSFB	Full Bridge	PSFB
整流回路	Voltage Doubler	Center Tap Diode	Diode と同 期整流スイ ッチ	Voltage Doubler	Voltage Doubler
入出力電圧 (昇圧比)	昇圧 15→230	微昇圧 380→400 Np:Ns=19:20	260→400	40V→ 310V	20V→40V (Np:Ns=1:2)
スナバ	なし	コンデン サ	なし	なし	なし
主回路 デバイス	MOSFET	SJ- MOSFET	MOSFET	IGBT	MOSFET

整流回路 デバイス	Ultra Fast Recovery Diode	SiC SBD	MOSFET	First Recovery Diode	未記載
SW 周波数	50kHz	200kHz	50kHz	40kHz	未記載
定格電力	300W	960W	1kW	14.4kW	40W
代表点効率	未記載	未記載	~95%	未記載	未記載

No.	[48]	[49]	[50]	[51]	[52]
著者	A. Pietkiewicz 等	N.H. Kutkut	Il-Oun Lee 等	Lizhi Zhu	Eung-Ho Kim 等
主回路	PSFB	PSFB	PSFB	Current Fed PSFB	PSFB
整流回路	Current Doubler	Current Doubler	Double Full Bridge Diode	Full Bridge MOSFET	LC Resonant Diode Bridge
入出力電圧 (昇圧比)	未記載	300V→ 48V	320-385V →205V	11V→ 350V	250-350V →350V
スナバ	なし	なし	なし	RCD	なし
主回路 デバイス	未記載	MOSFET	MOSFET	MOSFET	IGBT
整流回路 デバイス	未記載	未記載	Ultra Fast Recovery Diode	MOSFET	FRD

SW 周波数	80kHz (グラフから)	75kHz	100kHz	55kHz	38.3kHz
定格電力	1900W	5kW	1kW	3kW	5kW
代表点効率	未記載	94%	95.76%	93%	96-97%

No.	[53]	[54]	[55]	[56]	[57]
著者	Qun Zhao	Rong-Jong Wai	Bin Gu	K. I. Hwu	Bin Gu
主回路	Flyback	Flyback	Flyback+Coupling	Boost+Charge Pump	Flyback+Coupling
整流回路	Flyback+Coupling	Flyback+Coupling	Diode+LC	-	Diode+LC
入出力電圧 (昇圧比)	70V→400V (5.7)	25-38V→ 400V (10.5-16)	30V→ 380V	12V→60V	20-45V→ 400V
スナバ	なし. CD クランプ回路により不要に.	なし. クランプ CAP で ReverseRecovery は低減	なし	なし	なし
主回路 デバイス	MOSFET	MOSFET	MOSFET	MOSFET	MOSFET
整流回路 デバイス	Schottky Diode	Schottky Diode	Ultra Fast Recovery Diode	Schottky Diode	Ultra Fast Recovery Diode

SW 周波数	100kHz	100kHz	100kHz (グラフから)	195kHz	74.5kHz (可変)
定格電力	36W/1kW	250W	250W	60W	220W
代表点効率	91%前後	96.5% (100W 12V-400V)	>97%	90%	97.40%

参考にしたレビュー論文は [58] [59].