横浜国立大学博士学位論文

高密度半導体の実装関連材料の 信頼性に関する研究

A Study on Material Reliability Related to High Density Packaging of Semiconductor

指導教官: 白鳥 正樹 教授

2004年3月

三宅 清

ABSTRACT

Much progress has been made in semiconductor packages along with the changes in shape, manufacturing process and material construction. Technologies such as high-density and product-intelligence have come first, while the package reliability in terms of material properties has tended to receive less attention.

In this study, various aspects of packaging in its current state were examined, and important systematic research was carried out to clarify material properties. The behaviors of stress and deformation of materials were analyzed by the finite element method (FEM) and confirmed by experiments to suggest countermeasures for the effective use of suitable materials.

At first, FEM analysis was carried out by focusing on the residual stress of cured resin, which is a common issue in semiconductor packaging. A warpage simulation of the surface mount packages was studied in order to predict the level precisely. It was found that the elastic method might result in a false simulation, but the viscoelastic method, which introduces the chemical shrinkage of mold compound, predicted the warpage precisely. Thus a resin design was able to control package warpage, and an efficient product development method became available.

Next, the reliability of a solder joint, which is an important issue for surface mounted packages, was studied by focusing on substrate properties. Three metal core substrates with various CTE and an FR4 substrate were prepared for this study. A thermal fatigue test and FEM analysis were carried out in two types of flip chip packages that use these substrates. In a flip chip on board, it was confirmed that the lower the CTE of the substrate, the longer the fatigue life of a solder joint could be obtained. In a flip chip in package, the relation of fatigue life between the inner and outer joints was analyzed to evaluate the CTE and stiffness of the interposer as well as the properties of the underfill resin and thus find the most suitable substrate. The FEM results were verified by thermal deformation at solder joints measured by the optical method called "more interferometry."

Then, in order to clarify the contact reliability of the Known Good Die (KGD) system, which will be indispensable to future mounting technology, a contact resistance measuring test and a contact stress analysis were carried out. The results of these contact evaluations matched each other well to suggest suitable material properties and operating conditions.

Finally, an electrical conductivity analysis in a plating bath was conducted to obtain bump height evenness because this highly influences the contact reliability of a KGD system and the flip chip interposer in a bump-attached film. It was confirmed that the current density and bump height matched each other well. Accordingly, the optimum operating conditions of electro-plating were suggested and a uniform bump height was obtained.

Through this study, countermeasures were found for the effective use of suitable materials in high-density packaging of semiconductors. In particular, package warpage could be accurately predicted through a viscoelastic technology that introduced the chemical shrinkage of mold compound, and the warpage mechanism and countermeasures for low warpage became clear. Therefore, we were able to find a way to efficiently develop mold compound.

半導体パッケージは、構造の形態、構成材料、製造工程の変化を伴い進化してきた。そこでは半導体の高密度化、高性能化、小型薄型化が優先、使用材料の機械的強度信頼性は後回しになる傾向があった。一方、性能や信頼性を確保しながらコストを低減、環境問題への配慮、製品開発期間の短縮化が求められている。このような社会的情勢により、有限要素法や最適化手法が製品構造や使用材料の信頼性設計や装置の操作条件の設計に使用されるようになった。

本論文では、材料メーカの立場で半導体パッケージの現状と信頼性課題を系統的に調査し、最も重要でまた相互に関係する課題として、"反り変形信頼性"と"接合接続信頼性"を抽出した。そして、関連する材料の変形挙動、応力状態を有限要素解析と実験で明らかにし、効率的に使用するための材料特性、あるいは使用条件の最適値を検討した。本論文の構成を以下に示す。

第1章 研究の背景と目的

本章では、半導体パッケージの実装技術と構造の変遷について概説し、顕在化してきた多くの信頼性課題を整理、重要な課題を抽出する。まず現在幅広い分野で使用されている BGA パッケージや FC パッケージのはんだ接合部の強度信頼性について述べる。次に実装関連材料、主に封止樹脂の変遷について概説し、パッケージの反り変形など樹脂の残留応力に起因する信頼性について述べる。そして、今後普及が予想される MCM や MCP で不可欠な KGD(Known Good Die)検査システムの機械的接続信頼性について述べる。また、バンプ高さの均一性確保は、KGD 検査システムや FC インターポーザーの接続性信頼性に大きく影響する課題であることを述べる。最後に、本研究の目的について説明を行う。

2章 半導体パッケージの反り変形信頼性

本章では、半導体パッケージの反りを抑制する封止樹脂物性の設計指針を明らかにするため、実験と有限要素解析を行った。先ず反り変形挙動を明らかにするため、室温からリーフロー温度までの反り量を正確に測定した。また封止樹脂の動的弾性率の温度分散と成形収縮量を正確に測定し、粘弾性定数と硬化収縮率を算出した。これらを用いて半導体パッケージの反りを有限要素法で解析、実験結果と比較して高精度に予測する技術を調査した。TSOP パッケージの解析では、樹脂の粘弾性と硬化収縮量を有限要素解析に導入することで反り予測精度が向上するが、弾性解析の結果では実験結果と大きく異なることを示した。BGA パッケージの解析では、片面モールドパッケージの反り発生機構を明らかにし、全温度範囲で反りを抑制するための樹

脂設計指針を明らかにした。

3章 半導体パッケージのはんだ接合部の熱疲労強度信頼性

本章では、はんだ接合部の熱疲労強度信頼性に対する有機基板物性の影響を明らかにするため、まずSiチップの熱膨張係数(CTE)と等しいメタルコア有機基板など3種を作製した。それらの基板に実装した2種のFCパッケージのはんだ接合部の熱疲労試験と熱疲労強度解析を行った。1次実装FC(FCOB)においては、SiチップのCTEと殆ど等しい基板の優位性が確認できた。また、2次実装FC(FCIP)においては、インナーバンプとアウターバンプの熱疲労寿命に対するインターポーザ基板とアンダーフィル物性の影響を調査し、最適なインターポーザ基板物性を明らかにした。また、レーザーモアレ計測法によるはんだ接合部の熱変形の評価を行い、有限要素解析結果の妥当性を検証した。

4章 KGD 検査システムの機械的接続信頼性

本章では、KGD 検査システムの機械的接続信頼性を明らかにするため、まず KGD 検査システムの構築とそれに使用されるバンププローブカードを作製した。機械的接続性は、四端子法による電極間の接触抵抗測定と接触応力解析による垂直方向の変位または応力で評価を行い、両者は非常に良く整合することを確認した。この評価法で KGD 接続性を確保する構成材料の特性、使用条件の影響を解析した。さらに、実際のベアチップとコネクターを用いたモデルで、プローブカードのリードパターンの影響を解析した。これらによって、KGD 検査システム構成材料の物性面、使用条件の最適値を明らかにした。

5章 電解メッキによるバンプ高さの均一形成確保

本章では、KGD検査システムやFCインターポーザ基板の接続性に大き〈影響するバンプ高さの均一形成確保のため、電解メッキ浴槽内の電気伝導解析を行った。メッキ高さをバンプ表面の電流密度で評価、メッキ浴槽内の温度分布、サンプル周辺に配置するダミーバンプ、および遮蔽板の配置方法を調査した。得られた最適条件で実験した結果、従来条件に較べてバンプ高さの均一性は飛躍的に向上することを示した。

6章 結言

本論文のまとめと今後の課題について考察する。

目次

第1章 研究の背景と目的	
1.1 半導体パッケージの実装技術の動向と接合部の信頼性	2
1.2 半導体実装に関連する材料とプロセスの変遷と信頼性課題	5
1.3 有機材料の残留応力問題	8
1.4 本研究の目的	8
参考文献	
第2章 半導体パッケージの反り変形信頼性	
2.1 封止樹脂の硬化収縮率の評価方法	13
2.2 封止樹脂の熱粘弾性応力解析技術	16
2.3 TSOP パッケージの反り変形への適用	
2.3.1 背景と目的	19
2.3.2 TSOP パッケージ反りの測定	19
2.3.3 TSOP パッケージ反りの数値解析	22
2.4 BGA パッケージの反り変形解析への適用	
2.4.1 背景と目的	27
2.4.2 BGA パッケージ反りの測定	27
2.4.3 BGA パッケージ反りの数値解析	29
2.5 まとめ	38
参考文献	
第3章 半導体パッケージのはんだ接合部の熱疲労強度信頼性	
3.1 メタルコア多層基板の構成と熱膨張特性評価	42
3.2 はんだ接合部の熱疲労試験	46
3.3 一次実装 FC パッケージのはんだ接合部の熱疲労強度解析	50
3.4 二次実装 FC パッケージのはんだ接合部の熱疲労強度解析	54
3.5 レーザーモアレ計測によるはんだ接合部の熱変形評価	59
3.6 まとめ	66
参考文献	

第4章 KGD(Known Good Die)検査システムの機械的接続信頼性	
4.1 マイクロバンプ付き耐熱薄層フイルム	70
4.2 マイクロコネクション装置の基本接続信頼性解析	
4.2.1 ベアチップ模擬電極とバンププローブとの接触抵抗測定	72
4.2.2 ベアチップ模擬電極とバンププローブとの接触応力解析	78
4.3 KGD コネクター装置の接続信頼性シミュレーション	83
4.4 まとめ	89
参考文献	
第5章 電解メッキによるバンプ高さの均一形成確保	
5.1 電解メッキ法と電気伝導解析方法	92
5.2 バンプ部の電流密度の分布	96
5.3 バンプ高さ測定値の分布	98
5.4 まとめ	99
参考文献	
第6章 結言	102
公表論文一覧	104
謝辞	106
受賞	107