

学位論文及び審査結果の要旨

氏名 KAHWA ALMACHIUS KAMALA

学位の種類 博士(工学)

学位記番号 理工博甲第58号

学位授与年月日 令和4年9月16日

学位授与の根拠 学位規則(昭和28年4月1日文部省令第9号)第4条第1項及び横浜国立大学学位規則第5条第1項

学府・専攻名 理工学府・数物・電子情報系理工学専攻

学位論文題目 Reduction of DC-link capacitance and improved performance of a 5-level hybrid multilevel DC-link inverter using novel PWM schemes (英訳) 新しいPWM手法に基づく5レベルハイブリッドマルチレベルDC-DCコンバータの性能向上とキャパシタ容量低減に関する研究

論文審査委員 主査 横浜国立大学 教授 藤本 康孝
横浜国立大学 教授 竹村 泰司
横浜国立大学 教授 赤津 観
横浜国立大学 准教授 辻 隆男
横浜国立大学 准教授 下野 誠通

論文及び審査結果の要旨

近年、電気自動車、再生可能エネルギーを利用した送配電網、ロボットシステムなどを中心に、高電力密度、高信頼性、高性能なパワーコンバータの需要が高まっている。また、大電力用途において、交流電圧のひずみ低減、インバータ効率の向上、低耐圧化、フィルタサイズの縮小などの要求が高まる中、2レベルインバータの代替としてマルチレベルインバータが注目されている。しかし、従来のマルチレベルインバータの多くは、多くのスイッチングデバイスや体積の大きいキャパシタを含み、複雑な制御アルゴリズムを必要とするものも多く、重量やコストの増加、信頼性の低さなどから、産業界における実用化の妨げとなっている。本論文は、マルチレベルインバータの一つである5レベルインバータを対象とし、少ないパワーデバイスで高い効率を実現しつつサイズ低減が可能となる制御法を提案・検証するものである。

第1章では、研究の背景と関連研究および本研究の位置づけについて述べている。様々なマルチレベルインバータの回路トポロジーの特徴を紹介し、回路の故障要因に関する調査

を通して信頼性の向上にはパワーデバイスと DC リンクキャパシタに対する電圧ストレスの軽減が重要であることを述べている。

第2章では、中性点クランプ構造と H ブリッジ構造で構成されるハイブリッドインバータ回路は、他のマルチレベルインバータと比較して少ないパワーデバイスで高い効率を実現できる一方で、DC リンクキャパシタやフィルタインダクタなどの体積の大きい受動部品が必要であり、またキャパシタ電圧のバランスをとるために複雑なアルゴリズムが必要となることが課題となっていることが述べられている。

第3章では、冗長なスイッチング状態に基づいて各キャリア期間内のキャパシタ電圧をバランスさせることのできる2種類の変調方式を提案し、従来法との比較を行っている。一つ目はマルチキャリア位相シフトパルス幅変調に基づくもの、二つ目は準基準電圧によるシングルキャリアマルチ変調に基づくものである。定常応答および過渡応答のシミュレーションおよび実験により比較検証し、提案手法において DC リンクキャパシタの電圧リップルを 97.7%低減できること、および、出力電圧と電流の全高調波ひずみを大幅に低減できることを示した。また、最大効率は従来法が 98.58%であるのに対し提案法は 98.56%であり、等価スイッチング周波数の増加による損失低減は極めてわずかであることを示した。さらに、インバータの起動時や負荷急変時において高速に応答できることを示した。

第4章では、マルチレベル DC リンクインバータの DC リンクキャパシタおよび LC フィルタの設計手順について述べている。提案法においては、直流リンクのコンデンサ容量を約 1/10 に低減することが可能となっている。

第5章では、マルチレベル DC リンクインバータの熱解析および損失分析を行っている。提案する変調方式では、スイッチング損失は2倍に増加するが、効率に与える影響は極めて小さい。

第6章では、本研究の総括を行っている。本論文では、提案法によりインバータの電力密度を向上させるだけでなく、コストと物理的なサイズを低減させることができ、また、コンデンサの電圧リップルやパワーデバイスの電圧ストレスを低減でき、インバータの信頼性を向上させることができる、と結論付けている。

以上より、マルチレベルインバータの小型化・高信頼化に関して新しい提案と検証を行った本論文は博士（工学）の学位論文として十分な価値があるものと認められた。