博士論文

Doctor Thesis

高速High/Lowパルス動作を実現する 3相インターリーブDC/DCコンバータの 制御手法の検討

On Control Method Three-Phase Interleaved Buck DC/DC Converters for High-Speed High/Low Pulse Operation

> 指導教官 藤本 康孝 教授 Advisory Professor Yasutaka Fujimoto

> > 令和3年2月28日提出 February 28, 2021

横浜国立大学 理工学府 数物・電子情報系理工学専攻 電気電子ネットワーク教育分野 Specialization in Electrical and Computer Engineering Department of Mathematics, Physics, Electrical Engineering and Computer Science, Graduate School of Engineering Science, Yokohama National University 18QC504 細山田 悠

Yu Hosoyamada

要約

プラズマ応用分野において,液晶パネルや太陽光パネル,半導体素子等の製造工程に高周波電 源である RF(Radio Frequency) ジェネレータが使用されている.近年,製造装置における高精度 化や高機能化が進み,さまざまな研究・開発が進められている.その一例として,High/Lowパ ルス運転がある.この運転モードは,高周波出力において薄膜生成に必要な High 側電力と,プ ラズマ放電を維持し続けるための Low 側電力を高速に切り替え動作することで,プラズマの消 弧を防ぎ,高品質な成膜プロセスの実現に有効とされている.

RF ジェネレータにおいて、この High/Low パルス運転を実現する方法として、RF インバー タのゲートを制御することにより High/Low パルス運転を実現する方法があるが、出力する RF 周波数の高周波化が進むにつれて制御が複雑となる. それに対し、RF インバータの入力電圧 である直流電圧を 2 つのレベルに制御することにより、RF インバータの周波数には関係なく High/Low パルス運転を実現できる. このとき、High/Low パルス運転のパルス周波数は、RF イ ンバータの入力電圧を制御する DC/DC コンバータの応答速度に依存する. したがって、高速な High/Low パルス運転を実現するためには、高速な応答速度を実現する DC/DC コンバータが必 要となる.

DC/DCコンバータを制御する方法として, PI 制御やヒステリシス制御, モデル予測制御等あ るが, 出力デッドビート制御を用いることで, 高速かつ高精度な電圧遷移を実現する. このとき, 降圧型 DC/DC コンバータの3相インターリーブ化や, スイッチング周波数の高周波化を行い, また, 遅延時間を考慮した制御を導出した. このとき, 3相インターリーブ回路において, 基準相 の Duty を位相シフトさせることで動作させる一括制御と, 各相の Duty を各々で制御する個別 制御を導出, 提案した. また, 高速検出が可能なコンデンサ電流フィードバックの使用により高 速な電圧遷移の実現, つまり高速な High/Low パルス運転を実現した. 実験において, スイッチ ング周波数を 800kHz とし, パルス周波数 10kHz の 280V/70V の High/Low パルス運転を実現 し, Low から High への電圧遷移時間は 6.7µs を達成した.

目 次

1 序論		1
1.1	研究背景	1
1.2	High/Low パルス運転モードの構成	3
1.3	制御理論の発展と研究目的.............................	5
2 提案	手法1:一括制御	7
2.1	デッドビート一括制御	9
	2.1.1 主回路の状態方程式	9
	2.1.2 遅延時間を考慮したデッドビート制御式の導出	10
	2.1.3 コンデンサ電流を用いたデッドビート制御	13
2.2	シミュレーション	19
	2.2.1 シミュレーション条件	19
	2.2.2 シミュレーション結果	21
2.3	実験	23
3 提案=	手法 2: 個別制御	27
3 提案手 3.1	手法 2:個別制御 デッドビート個別制御	27 29
3 提案≞ 3.1	手法 2:個別制御 デッドビート個別制御	27 29 34
3 提案≞ 3.1 3.2	手法 2:個別制御 デッドビート個別制御	27 29 34 35
3 提案≞ 3.1 3.2	 手法 2:個別制御 デッドビート個別制御 3.1.1 個別制御の High/Low パルス運転 シミュレーション 3.2.1 シミュレーション条件 	27 29 34 35 35
3 提案≞ 3.1 3.2	 手法 2:個別制御 デッドビート個別制御 3.1.1 個別制御の High/Low パルス運転 シミュレーション 3.2.1 シミュレーション条件 3.2.2 シミュレーション結果 	 27 29 34 35 35 35
3 提案 3.1 3.2 3.3	 手法 2:個別制御 デッドビート個別制御 3.1.1 個別制御の High/Low パルス運転 シミュレーション 3.2.1 シミュレーション条件 3.2.2 シミュレーション結果 実験 	 27 29 34 35 35 35 37
3 提案 3.1 3.2 3.3 3.4	 手法 2:個別制御 デッドビート個別制御	 27 29 34 35 35 35 37 41
 3 提案 = 3.1 3.2 3.3 3.4 4 考察 	手法 2:個別制御 デッドビート個別制御のHigh/Lowパルス運転 3.1.1 個別制御のHigh/Lowパルス運転 シミュレーション 3.2.1 シミュレーション条件 3.2.2 シミュレーション結果 実験	 27 29 34 35 35 35 37 41 43
 3 提案 = 3.1 3.2 3.3 3.4 4 考察 4.1 	手法 2:個別制御 デッドビート個別制御	 27 29 34 35 35 35 37 41 43 43
 3 提案 = 3.1 3.2 3.3 3.4 4 考察 4.1 4.2 	手法 2:個別制御 デッドビート個別制御	 27 29 34 35 35 35 37 41 43 43 44
 3 提案 = 3.1 3.2 3.3 3.4 4 考察 4.1 4.2 	手法 2:個別制御 デッドビート個別制御	 27 29 34 35 35 35 37 41 43 43 44 44

	4.3	High/Low パルス運転時のオーバーシュートについて	54
	4.4	他のアプリケーションへの適用	57
5	結論		58
誃	辞		59
参	考文南	伏	60
弅	表文南	犬	64
A	証明		65

図目次

On/Offパルス運転モードの概略図	2
High/Low パルス運転モードの概略図	2
マルチレベルパルス運転モードの概略図	2
C 級アンプによる High/Low パルス運転モードの概略図.........	3
RF 部ゲート信号の制御による High/Low パルス運転モードの概略図.....	3
RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図	4
RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図 (再掲)	$\overline{7}$
3相インターリーブ降圧コンバータ回路図	8
3相インターリーブ降圧コンバータのゲート波形例	8
単相降圧コンバータ回路図..............................	9
コントローラと主回路間の遅延時間の関係	10
3相インターリーブ降圧コンバータ回路と一括制御の構成図	12
High/Low パルス運転の制御アルゴリズム	13
High/Low パルス電圧遷移時における出力電圧の推定のイメージ図	14
High/Low パルス運転の制御フローチャート	17
制御における遅延箇所	20
遅延時間の無考慮時のシミュレーション結果	
(280V/70V 10kHz High/Low パルス運転)	21
遅延時間の考慮時のシミュレーション結果 (提案手法:一括制御)	
(280V/70V 10kHz High/Lowパルス運転)	22
実験装置	23
メインインダクタ外観 (73µH× 3個)	24
MOSFET 外観 (CCS050M12CM2 [37])	24
AC 電流センサ外観 (CTL-6-S-S9-2.5H [38])	24
遅延時間の無考慮時の実験結果	
(280V/70V 10kHz High/Low パルス運転)	25
遅延時間の考慮時の実験結果 (提案手法:一括制御)	
(280V/70V 10kHz High/Lowパルス運転)	25
	On/Off パルス運転モードの概略図 High/Low パルス運転モードの概略図 マルチレベルパルス運転モードの概略図 C 級アンプによる High/Low パルス運転モードの概略図 RF 部でト信号の制御による High/Low パルス運転モードの概略図 RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図 RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図 3相インターリープ降圧コンバータ回路図 3相インターリープ降圧コンバータのゲート波形例 単相降圧コンパータ回路図 コントローラと主回路間の遅延時間の関係 3相インターリープ降圧コンパータ回路と一括制御の構成図 High/Low パルス運転の制御アルゴリズム High/Low パルス運転の制御アルゴリズム High/Low パルス運転の制御フローチャート 制御における遅延箇所 遅延時間の考慮時のシミュレーション結果(提案手法:一括制御) (280V/70V 10kHz High/Low パルス運転) 実験装置 メインインダクタ外観(73µH × 3 個) MOSFET 外観 (CCS050M12CM2 [37]) AC 電流センサ外観 (CTL-6-S-S9-2.5H [38]) 遅延時間の無考慮時の実験結果 遅延時間の考慮時の実験結果 (280V/70V 10kHz High/Low パルス運転) パンインダクタ外観(CTL-6-S-S9-2.5H [38]) 遅延時間の無考慮時の実験結果 遅延時間の考慮時の実験結果 (280V/70V 10kHz High/Low パルス運転) (280V/70V 10kHz High/Low パルス運転)

25	遅延時間の考慮時の実験結果:Envelop モード	
	(280V/70V 10kHz High/Low パルス運転)	26
26	一括制御における Duty の計算タイミングおよび位相シフトの概略図	27
27	個別制御における Duty の計算タイミングの概略図	28
28	3相インターリーブ降圧コンバータ回路図	29
29	コントローラと各相の主回路間の遅延時間の関係	30
30	デッドビートー括制御のシミュレーション結果	
	(280V/70V 10kHz High/Low パルス運転)	35
31	デッドビート個別制御のシミュレーション結果	
	(280V/70V 10kHz High/Low パルス運転)	36
32	デッドビートー括制御の実験結果	
	(280V/70V 10kHz High/Low パルス運転)	38
33	デッドビート個別制御の実験結果	
	(280V/70V 10kHz High/Low パルス運転)	38
34	デッドビートー括制御の実験結果:Envelop モード	
	(280V/70V 10kHz High/Low パルス運転)	39
35	デッドビート個別制御の実験結果:Envelop モード	
	(280V/70V 10kHz High/Low パルス運転)	39
36	RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図	41
37	一括制御を用いた RF 出力波形	
	(280V/70V 10kHz High/Low パルス運転)	42
38	個別制御を用いた RF 出力波形	
	(280V/70V 10kHz High/Low パルス運転)	42
39	シミュレーションにおける電流バランス(デッドビートー括制御)	44
40	シミュレーションにおける電流バランス(デッドビート個別制御)	45
41	インダクタのバラツキ有でのシミュレーションにおける電流バランス	
	(デッドビートー括制御)...............................	46
42	インダクタのバラツキ有でのシミュレーションにおける電流バランス	
	(デッドビート個別制御)...............................	46
43	実験における電流バランス(デッドビート個別制御)...........	47
44	結合インダクタを用いた2相降圧コンバータの回路図...........	48
45	結合率 0.3 の結合インダクタを適用した一括制御シミュレーション結果	50
46	結合率 0.9 の結合インダクタを適用した一括制御シミュレーション結果	50
47	結合率 0.3 の結合インダクタを適用した個別制御シミュレーション結果	51
48	結合率 0.9 の結合インダクタを適用した個別制御シミュレーション結果	51
49	結合インダクタを適用, 各相インダクタのバラツキ有でのシミュレーション結果	
	(デッドビートー括制御)................................	53

50	結合インダクタを適用, 各相インダクタのバラツキ有でのシミュレーション結果	
	(デッドビート個別制御)..............................	53
51	コンデンサ電流指令値 2.5A 時における Low から High への電圧遷移	55
52	コンデンサ電流指令値 4.2A 時における Low から High への電圧遷移	55
53	コンデンサ電流指令値 6.7A 時における Low から High への電圧遷移	56
54	コンデンサ電流指令値 8.4A 時における Low から High への電圧遷移	56
55	20Ω から無負荷への負荷変動時のシミュレーション結果..........	57

表目次

1	シミュレーション条件	19
2	実験条件	23
3	結合インダクタ方式のシミュレーション条件................	49
4	オーバーシュート量 (シミュレーション結果および実験結果)	54

第1章

序論

1.1 研究背景

近年では, 誰もがスマートフォンやパソコンを使用するようになり, 自動車においても環境問 題への取り組みとして電気自動車や燃料電池自動車の導入が始まり電動化が進む等, 我々の生 活の身近な面を含むあらゆる面において, 電子機器が組み込まれている. そうした背景におい て, ここ数十年の半導体市場は増加しており, 米国半導体工業会 (SIA: Semiconductor Industry Association) によると, 1996 年の約 100 億米ドルから, 2019 年では約 361 億米ドルへと市場規 模を拡大していると報告されている [1]. また, 市場規模の拡大の中で, 1.5 年ごとに 2 倍の集 積密度となるムーアの法則 [2] に基づいて, 半導体の微細化・高集積密度化が進んでおり, Intel investor meeting 2019 によると, 10nm プロセスが実用化され, 今後 7nm プロセスが採用される 予定である [3]. こういった半導体製造工程においては, RF(Radio Frequency) ジェネレータを 始めとする多くのプラズマ応用技術が使用されている. 近年では上述した微細化や高集積密度 化に伴い, 半導体製造装置においてもさまざまな技術が必要とされてきている [4].

その一つとして, 半導体製造工程のエッチング等で使用される RF ジェネレータにおけるパル ス運転モードがある [5]. パルス運転モードは, フィルム加工や低温プラズマによる微細加工等 の半導体製造工程におけるパーティクルによる異常放電の抑制のために使用されている.

このパルス運転モードには、まず数百 kHz から約 100MHz の RF ジェネレータの出力を、図 1 に示すとおりオンとオフで切り替える On/Off パルス運転モードがある. On/Off パルス運転 モードは、RF 出力をオンとオフで切り替える単純な構成となるが、パルス周波数が低周波にな りオフの区間が長くなるにつれて、プラズマ放電を維持できずにプラズマが消弧してしまう恐 れがある. このとき、次のオン区間において、再びプラズマが着火することができなければ、製 造プロセスを停止せざるを得なくなるデメリットが生じる.



図 1: On/Off パルス運転モードの概略図

それに対し、図2に示す High と Low の2レベルを出力する High/Low パルス運転モードは、 オフ区間の代わりに Low 区間として、プラズマが消弧しない最低限の電力を供給することにより、オフ区間が長いパルス運転においても、プラズマ放電を維持することができる.



図 2: High/Low パルス運転モードの概略図

また, さらなる複雑な製造プロセスには, 図3に示すとおり3レベル以上の出力モードを持つ マルチレベルパルス運転モードがある.



図 3: マルチレベルパルス運転モードの概略図

ただし、マルチレベル運転モードは High/Low パルス運転モードの組み合わせにより実現す ることができる.したがって、本研究では、High/Low パルス運転モードに着目し、高速化および 高精度化の実現に着目する.

1.2 High/Lowパルス運転モードの構成

RF 出力の High/Low パルス運転を実現する方法として, リニアアンプを用いた増幅回路による方式 [6] と, D 級を始めとするスイッチングモードを用いた増幅回路を用いる方式がある.

リニアアンプを用いた High/Low パルス運転の例として, C級増幅回路を用いる場合, 図4に 示すとおり, 入力電力の変更により RF 部で出力電力を制御する.



図 4: C級アンプによる High/Low パルス運転モードの概略図

このとき, 定格電力に近い領域では高効率な電力変換を行うことが可能であるが, 低出力になるほど, 効率は急激に悪化してしまう [6]. また, RF 負荷が急変した場合, 自己発振モードとなり破損の恐れがある [7].

それに対して, D級増幅回路は, スイッチングモードによる動作のため, 自己発振モードには ならないため, 安定した動作の実現が可能である.また, D級増幅回路を RF アンプとして用い た構成において, 図5に示す RF 部のゲート信号を制御する方法と, 図6に示す RF 部の入力直 流電圧を制御する方法がある.



図 5: RF 部ゲート信号の制御による High/Low パルス運転モードの概略図



図 6: RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図

出力周波数が商用 50Hz 等の低周波の場合には、一般的な PWM(Pulse Width Modulation)の ようなゲート信号制御により電力制御は容易である.しかしながら、数十 MHz 以上の周波数帯 になるにつれて、ゲート制御が複雑化するとともに、それを実現するパワーデバイスは存在しな くなる.そこで、D級増幅回路を固定のゲート信号として高周波出力を行い、図 6 のとおり入力 の直流電圧を制御することにより、RF 出力の周波数に依存することなく、High/Low パルス運 転を実現することができる.

1.3 制御理論の発展と研究目的

制御理論は, J. Watt が 18 世紀後半に蒸気機関の速度制御として比例制御 (P 制御) を用いた ことが始まりと言われている [8]. その後, 制御の安定化を行うために, 1877 年に Routh の安定 判別法が, 1895 年に Hurwitz の安定判別法が, 1932 年に Nyquist の安定判別法がそれぞれ発見 された [9]- [11]. これらを中心に古典制御理論が発展していき, 1940 年代には PID 制御を含む 古典制御理論が確立され, 産業界に実用化されていった [12].

その後, 1960年には R. E. Kalman が現代制御理論を提唱し [13] [14], 単入力単出力に基づい て制御されていた古典制御理論から, 多入力多出力の制御を行うことが可能となった. 現代制御 理論では状態を用いて制御を行うが, 必ずしも全ての状態を検出できないことから, 状態を推定 することが可能なオブザーバが開発され, 制御手法としても最適制御, ヒステリシス制御, H∞ 制御, モデル予測制御, デッドビート制御等さまざまな制御が研究されてきた [15]- [27].

DC/DC コンバータの制御手法においても,上述した古典制御手法である PI 制御や PID 制御 が現在もよく用いられている.一般的に, PID 制御は高速応答のアプリケーションに向いてい ない.例として,電流制御をマイナーループ,電圧制御をメインループとした2重系を考えると, マイナーループとメインループの相互干渉を防ぐために,マイナーループはメインループに対 して 10 倍ほどの十分早い応答を持つ必要がある.また,マイナーループはスイッチング周波数 に対して位相余裕を取る必要があるため,メインループはスイッチング周波数の 1/100 程度の 周波数応答となってしまい,高速応答は困難である.

そこで,さまざまな制御手法が提案されている [16]- [35].まずは,ヒステリシス制御が挙げら れる [16]- [18]. ヒステリシス制御は,制御対象の状態に対してヒステリシス幅を設定し,その幅 を超えたところでスイッチのオンオフを切り替える制御である.DC/DC コンバータのヒステ リシス制御では,コンデンサ電流等のリプルを検出するために高い ESR を持つコンデンサを使 用する必要があること知られており,文献 [16] では,リプルの検出方法が重要なパラメータであ ることが議論されている.また,ヒステリシス幅を超えた後に制御されるため,オーバーシュー トが発生する問題も知られており,文献 [17] では,状態軌道予測を採用した制御方法を提案し オーバーシュート抑制を行っている.さらに,ヒステリシス制御ではヒステリシス幅および状態 に依存してスイッチング周波数が決定するため,スイッチング周波数が可変になることが知ら れており,文献 [18] では固定周波数のヒステリシス制御が紹介されている.しかしながら,上記 の懸念点があることから,kWを超える大容量アプリケーションにおいて採用されることは少な く,数V等の低電圧アプリケーションでよく使用されている.

その他には, モデル予測制御が挙げられる [23]- [35]. 文献 [23] では, 昇圧コンバータに対し て, 列挙法(Enumeration Technique)に基づいたモデル予測制御を提案している. 文献 [24] は, システムのモデルに基づいて, 評価関数を最小化している制御である. これらの制御もヒステ リシス制御と同様に低電圧アプリケーションや, 商用 50Hz のような低速応答のアプリケーショ ンに使用されている.

また, 主回路の有限サンプル後の状態を予測して制御する方法の一つとしてデッドビート制御

がある [26]. デッドビート制御の例として, 文献 [27], [28] で高い応答性を示している. このデッ ドビート制御では, 操作量をフィードバックに基づいて計算されるが, その計算時間やフィード バック値の検出時間による時間遅延の影響を無視することはできず, 主回路とモデルとの間で 差が生じることとなる. この差は, 制御の安定性に大きさ影響を及ぼす.

そこで, 文献 [29]- [31] で遅延時間に注目した論文が紹介されている. また, 文献 [32] は制御面 における平均化時の遅延時間の影響を紹介している. 文献 [33] では, 遅延時間を考慮したインダ クタ電流のデッドビート制御が, 14V 等の低電圧なアプリケーションで報告がされているが, 応 答速度は 500µs 程度となっていた. これらは, 本研究で扱う High/Low パルス運転では, 10kHz 程度のパルス運転, 280V/70V 程度の電圧が必要であり, 制御速度・電圧レベルにおいても不十 分であった.

先行研究として, 文献 [34] ではインダクタ電流を目標値として, 出力電流を変動外乱とみなし た出力デッドビート制御が提案され, 文献 [35] ではスイッチング周波数 200kHz の条件におい て, Low12V から High120V への 108V の遷移を 518µs で実現している.また, 文献 [36] では, さ らなる高速応答のため, 2相インターリーブ降圧コンバータ回路を採用し, 半周期ごとに Duty を設定する Half-cycle デッドビート電流制御を提案し, 50V から 150V の電圧遷移を 11µs で実 現している.

そこで,本研究では,3相インターリーブ降圧コンバータ回路において,出力デッドビート制御に基づくコンデンサ電流制御を提案し,高電圧アプリケーションにおける高速応答の実現を目的とする.

本論文の構成は以下のとおりである. 第2章では, インターリーブ回路において, 各相の Duty を一括で制御するデッドビート一括制御を提案し, シミュレーションおよび実験により動作検 証を行った. また, 第3章では, 各相の Duty をそれぞれ制御を行うデッドビート個別制御を提 案し, シミュレーションおよび実験により動作検証を行った. 第4章ではシミュレーションおよ び実験結果からの考察や, 主回路に結合インダクタを用いた発展型についての考察を行い, 第5 章で本研究の結論を述べる.

第2章

提案手法1:一括制御

本章では制御対象回路および提案制御手法を示し,シミュレーションおよび実験により検証 を行う.

本研究が対象とする回路のブロック図を図7に示す.



図 7: RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図 (再掲)

本研究では,高速な電圧遷移および制御高精度化の実現方法として,以下の提案から構成される.

- スイッチング周波数の高周波化
- 主回路の3相インターリーブ化
- コンデンサ電流フィードバックの採用
- 時間遅延を考慮した制御式の導出

1点目および2点目は、インダクタンスおよび出力コンデンサ容量の低減を目的としている. 高速な電圧遷移を行うことは、高速に出力コンデンサの充放電を行うことと同義である.つま り、出力コンデンサ容量が小さい程、充放電に必要なエネルギーが低減でき、高速動作が可能と なる.スイッチング周波数を高周波化することにより、その倍率で出力コンデンサ容量を低減す ることができる.また、回路のインターリーブ化とは、スイッチングの位相をずらした回路を並 列に接続することにより,スイッチングのリプルを小さくすることができ,等価的にスイッチン グ周波数の高周波化と同等の効果を得ることができる.ここで,本研究において採用する3相イ ンターリーブ降圧コンバータ回路を図8に示し,ゲート波形の動作例を図9に示す.



図 8:3相インターリーブ降圧コンバータ回路図



図 9:3相インターリーブ降圧コンバータのゲート波形例

3点目は、上述したとおり、スイッチング周波数を高周波化したことにより、制御に用いる フィードバック値の高速検出が必要となる. 直流分を含むインダクタ電流の検出にはホール素 子を用いた µs オーダーの遅延時間が生じる. しかしながら、コンデンサ電流の検出は交流分の みの検出となり、高速検出が可能となる.

4点目は,上述した高速検出した場合においても無視はできず,それに加え,制御の操作量の 計算において無視できない遅延時間が生じる.そこで,制御式の導出には,遅延時間を考慮した 回路モデルを用いる.

2.1 デッドビートー括制御

本節では、3相インターリーブ降圧コンバータ回路におけるデッドビートー括制御を提案する. 図9に示した3相インターリーブ降圧コンバータ回路における MOSFET *S*₁*A*, *S*₁*B*, *S*₁*C* の ゲート波形について、基準相で定めた Duty をそれぞれ位相 120 度ずつずらして与えることを一 括制御と表現する.

2.1.1 主回路の状態方程式

この導出では、まず図10に示す単相降圧コンバータモデルを用いて制御導出を行う.



図 10: 単相降圧コンバータ回路図

スイッチングデバイス S_{1A} および S_{2A} により生じる入力電圧を $u_1(t)$ とすると, 回路方程式 は次式で表され,

$$u_1(t) = L_A \frac{di_{LA}}{dt} + v_o$$

$$C \frac{dv_o}{dt} = i_{LA} - \frac{1}{R} v_o$$
(2-1)

以下の状態方程式を得ることができる.

$$\dot{x} = Ax\left(t\right) + Bu\left(t\right) \tag{2-2}$$

ただし, x(t), A, B, u(t) は以下のとおりである.

$$x(t) = \begin{bmatrix} i_{LA}(t) & v_o(t) \end{bmatrix}^{\mathrm{T}}, A = \begin{bmatrix} 0 & -\frac{1}{L_A} \\ \frac{1}{C} & -\frac{1}{CR} \end{bmatrix}, B = \frac{1}{L_A} \begin{bmatrix} 1 \\ 0 \end{bmatrix}, u(t) = u_1(t)$$
(2-3)

2.1.2 遅延時間を考慮したデッドビート制御式の導出

状態方程式の一般解は,入力 $u_1(t)$ が一定である区間ごとに分割し,次のとおりに表すことができる.

$$x(t) = e^{At}x(0) + \int_0^t e^{A(t-\sigma)}Bu(\sigma)\,d\sigma$$
(2-4)

ここで,制御コントローラと主回路の間には,電圧や電流のフィードバック値の取得遅延および操作量の計算遅延,スイッチングデバイスの反応までの遅延等により生じる遅延時間が存在する.この遅延時間 *T_d* が1周期以内であると仮定する.コントローラの制御周期を*k_s*,主回路の制御周期を*k*とすると,図11のとおりに表される.



図 11: コントローラと主回路間の遅延時間の関係

このとき, デッドビート制御により主回路が1周期後に指令値に追従するためには, コント ローラの制御周期である k_s 時点において, 主回路における周期の終わりである (k + 1)時点ま での状態方程式の一般解を求める必要がある.また, コンデンサ電流に含まれる三角リプルは出 力電圧 v_o の増減に影響しないため, コンデンサ電流フィードバック値を1周期の平均値から検 出する.それに伴い, 主回路の入力電圧 $u_1(t)$ はゲート波形に応じたパルス状の入力波形となる が,入力においても1周期の平均値, つまり入力電圧 × Duty として計算することができる.た だし, $(k_s - 1)$ 時点で決定した Duty を $\Delta T(k - 1)/T_s$ とし, k_s 時点のフィードバック値から導 出される Duty を $\Delta T(k)/T_s$ とする.

平均値に対する状態方程式を次式で定義する.

$$\dot{X}_{ave}(t) = AX_{ave}(t) + Bu_{ave}(t)$$
(2-5)

$$X_{ave}(t) = \begin{bmatrix} i_{LA_ave}(t) & v_{o_ave}(t) \end{bmatrix}^{1}$$
(2-6)

kおよびk+1時点で平均値電流となるため, $X_{ave} = x(t)$ より, k+1時点での状態方程式は 次式で表すことができる.

$$X_{ave} (k+1) = x (T_s + T_d) = x (k+1)$$

= $e^{A(T_s + T_d)} x (0) + \int_0^{T_s + T_d} e^{A(T_s + T_d - \sigma)} B u_1 (\sigma) d\sigma$
= $e^{A(T_s + T_d)} x (0) + \int_0^{T_d} e^{A(T_s + T_d - \sigma)} B V_{in} \frac{\Delta T (k-1)}{T_s} d\sigma$
+ $\int_{T_d}^{T_s + T_d} e^{A(T_s + T_d - \sigma)} B V_{in} \frac{\Delta T (k)}{T_s} d\sigma$ (2-7)

ここで, インダクタ電流の出力デッドビート応答のため, 変換行列 *H* = [1 0] を用いることに より,

$$Hx(t) = i_{LA}(t), HAB = 0, HB = \frac{1}{L_A}$$
(2-8)

となる. ここで, e^{At} を 2 次のマクローリン展開で近似する.

$$e^{At} = I_n + At + \frac{(At)^2}{2}$$

$$= \begin{bmatrix} 1 - \frac{t^2}{2L_AC} & -\frac{t}{L_A} + \frac{t^2}{2L_ACR} \\ \frac{t}{C} - \frac{t^2}{2C^2R} & 1 - \frac{t}{CR} + \frac{t^2}{2} \left\{ \frac{1}{(CR)^2} - \frac{1}{L_AC} \right\} \end{bmatrix}$$
(2-9)

式 (2-8) を用い, 行列 H を左から掛けることにより式 (2-7) を変形すると,

$$HX_{ave}(k+1) = i_{LA_ave}(T_s + T_d) = i_{LA}(k+1)$$

$$= \left\{ 1 - \frac{(T_s + T_d)^2}{2L_A C} \right\} i_{LA_ave}(0) + \left\{ -\frac{(T_s + T_d)}{L_A} + \frac{(T_s + T_d)^2}{2L_A C R} \right\} v_{o_ave}(0)$$

$$+ \frac{V_{in}}{L_A} \frac{T_d}{T_s} \Delta T(k-1) + \frac{V_{in}}{L_A} \Delta T(k)$$
(2-10)

が得ることができる. $i_{LA_ave}(0), v_{o_ave}(0)$ をそれぞれ $i_{LA}(k_s), v_o(k_s)$ と置き,次式を得る.

$$i_{LA}(k+1) = \left\{ 1 - \frac{(T_s + T_d)^2}{2L_A C} \right\} i_{LA}(k_s) + \left\{ -\frac{(T_s + T_d)}{L_A} + \frac{(T_s + T_d)^2}{2L_A C R} \right\} v_o(k_s) + \frac{V_{in}}{L_A} \frac{T_d}{T_s} \Delta T(k-1) + \frac{V_{in}}{L_A} \Delta T(k)$$
(2-11)

したがって, 遅延時間 T_d を考慮したデッドビート制御の操作量であるパルス幅 $\Delta T(k)$ は次式で求めることができる.

$$\Delta T(k) = \frac{L_A i_{LA} (k+1) - \left\{ L_A - \frac{(T_s + T_d)^2}{2C} \right\} i_{LA} (k_s)}{V_{in}} + \frac{\left\{ (T_s + T_d) - \frac{(T_s + T_d)^2}{2CR} \right\} v_o (k_s)}{V_{in}} - \frac{T_d}{T_s} \Delta T(k-1)$$
(2-12)

ここで, $i_{LA}(k+1) = I_{Lref}$ と置き直すことにより, 単相降圧コンバータ回路において, 遅延時間を考慮したインダクタ電流の出力デッドビート制御式が得ることができる.

$$\Delta T(k) = \frac{L_A I_{Lref} - \left\{ L_A - \frac{(T_s + T_d)^2}{2C} \right\} i_{LA}(k_s)}{V_{in}} + \frac{\left\{ (T_s + T_d) - \frac{(T_s + T_d)^2}{2CR} \right\} v_o(k_s)}{V_{in}} - \frac{T_d}{T_s} \Delta T(k-1)$$
(2-13)

本章の一括制御では、図 12 に示すとおり、3 相インターリーブ降圧コンバータ回路と基準相で Duty を決定し、120 度および 240 度位相をずらしたゲートを他相で出力する. そのため、重ね合 わせの理により、インダクタンスが 1/3 となる 3 相並列の降圧コンバータ回路と等価となる. こ こで、 $L_A = L_B = L_C = L$ 、 $i_L = i_{LA} + i_{LB} + i_{LC}$ とすると、以下の式を得ることができる.

$$\Delta T(k) = \frac{\frac{L}{3}I_{Lref} - \left\{\frac{L}{3} - \frac{(T_s + T_d)^2}{2C}\right\}i_L(k_s)}{V_{in}} + \frac{\left\{(T_s + T_d) - \frac{(T_s + T_d)^2}{2CR}\right\}v_o(k_s)}{V_{in}} - \frac{T_d}{T_s}\Delta T(k-1)$$
(2-14)



図 12:3相インターリーブ降圧コンバータ回路と一括制御の構成図

2.1.3 コンデンサ電流を用いたデッドビート制御

前節までに、*I_{Lref}*を指令値とし、遅延時間*T_d*を考慮したデッドビート制御式を導出した.しかしながら、インダクタ電流を検出する直流電流センサや出力電圧を検出する絶縁アンプには、制御周期以上の遅延時間が見込まれるため、1周期以内と仮定した遅延時間の実現が難しい.そこで、交流電流センサにより高速で検出が可能なコンデンサ電流をフィードバックとした制御系への変換を行う.また、High/Lowパルス運転においては、図13に示す、High と Low 間の電圧 遷移時に用いる定電流制御および、High または Low 時に用いる定電圧制御に加えて、定電流制御から定電圧制御への切替を滑らかに行うための緩衝区間の制御、の3つのモードで構成する.



図 13: High/Low パルス運転の制御アルゴリズム

図 13 に示したとおり, Low から High, High から Low への移行時に定電流デッドビート制御 を用いる.前述したとおり, リアクトル電流 $i_L(k_s)$ を検出する直流電流センサは数 μ s の遅延が 発生する.それに対し, 交流電流センサは汎用品においても遅延時間が少ないデバイスが多く 存在する.そこで, 交流電流センサで検出が可能なコンデンサ電流を制御に用いるため, 指令値 I_{Lref} を次式で定義し, $i_L(k_s)$ は以下の式で変換できる.

$$I_{Lref} = I_{Cref} + i_R (k_s) \tag{2-15}$$

$$i_L(k_s) = i_C(k_s) + i_R(k_s)$$
 (2-16)

さらに,式(2-14)に代入する.

$$\Delta T(k) = \frac{\frac{L}{3}I_{Cref} - \left\{\frac{L}{3} - \frac{(T_s + T_d)^2}{2C}\right\}i_C(k_s) + (T_s + T_d)v_o(k_s)}{V_{in}} - \frac{T_d}{T_s}\Delta T(k-1)$$
(2-17)

以上より、コンデンサ電流をフィードバックとしたデッドビート制御式を得ることができる. 次に、出力電圧フィードバック v_o(k_s)は、一般に絶縁アンプを介して取得するため、数 μs の 遅延時間が発生する.そこで、高速検出が可能なコンデンサ電流を用いた演算法を提案する.こ れは制御周期 T_s よりも短い周期 T_{sam} ごとに検出および演算することにより、T_s 間の平均電流 による電圧変化を計算する方法である.したがって、図 14 のとおり、Low から High, High から Low への移行直前に取得した出力電圧フィードバック値を初期値 v_o(k_s)として、T_s 後の制御サ ンプル時に用いる演算により求めた出力電圧を v_{odet} とすると、以下のとおりに計算することが できる.



図 14: High/Low パルス電圧遷移時における出力電圧の推定のイメージ図

$$v_{odet}\left(k_{s} + \frac{T_{sam}}{T_{s}}\right) = \frac{i_{C}\left(k_{s}\right)}{C}T_{sam} + v_{o}\left(k_{s}\right)$$

$$v_{odet}\left(k_{s} + 2\frac{T_{sam}}{T_{s}}\right) = \frac{i_{C}\left(k_{s} + \frac{T_{sam}}{T_{s}}\right)}{C}T_{sam} + v_{odet}\left(k_{s} + \frac{T_{sam}}{T_{s}}\right)$$

$$v_{odet}\left(k_{s} + 3\frac{T_{sam}}{T_{s}}\right) = \frac{i_{C}\left(k_{s} + 2\frac{T_{sam}}{T_{s}}\right)}{C}T_{sam} + v_{odet}\left(k_{s} + 2\frac{T_{sam}}{T_{s}}\right)$$

$$\vdots$$

$$v_{odet}\left(k_{s} + m\frac{T_{sam}}{T_{s}}\right) = \frac{i_{C}\left(k_{s} + (m-1)\frac{T_{sam}}{T_{s}}\right)}{C}T_{sam} + v_{odet}\left(k_{s} + (m-1)\frac{T_{sam}}{T_{s}}\right)$$

$$= v_{odet}\left(k_{s} + 1\right)$$
(2-18)

ただし, T_{sam} はコンデンサ電流の高速検出間隔, m は1制御周期内で高速検出できる回数とする. つまり, $T_s = m \times T_{sam}$ となる.

以上の高速演算によって得ることができる出力電圧フィードバック v_{odet} を式 (2-17) の v_o に代入する. これにより, 指令値を I_{Cref} とすると, コンデンサ電流 i_C のみを用いて, 操作量 $\Delta T(k)$ が以下の式で得ることができる.

$$\Delta T\left(k\right) = \frac{\frac{L}{3}I_{Cref} - \left\{\frac{L}{3} - \frac{\left(T_s + T_d\right)^2}{2C}\right\}i_C\left(k_s\right) + \left(T_s + T_d\right)v_{odet}\left(k_s\right)}{V_{in}} - \frac{T_d}{T_s}\Delta T\left(k - 1\right)$$
(2-19)

モード II と後述するモード III では, 定電圧デッドビート制御を用いる. 定電圧デッドビート 制御においても, 定電流デッドビート制御と同様に, コンデンサ電流をフィードバックとして用 いる. そこで, 指令値 *I_{Cref}* はゲインを用いて次式で定義する.

$$I_{Cref} = A_H \left\{ V_{ref} - v_{odet} \left(k_s \right) \right\}$$
(2-20)

また, 上式を式 (2-19) に代入して式変形をすると,

$$\Delta T(k) = \frac{\frac{L}{3}A_{H}V_{ref} - \left\{\frac{L}{3} - \frac{(T_{s} + T_{d})^{2}}{2C}\right\}i_{C}(k_{s})}{V_{in}} + \frac{\left\{(T_{s} + T_{d}) - \frac{L}{3}A_{H}\right\}v_{odet}(k_{s})}{V_{in}} - \frac{T_{d}}{T_{s}}\Delta T(k-1)$$
(2-21)

が得ることができる.

ここで、モード II は、定電流制御から定電圧制御へ移行する緩衝モードである.そこで、後述するモード III における A_H ゲインよりも小さな A_H ゲインを用いることにより、オーバーシュートおよびアンダーシュートを抑制する.また、出力電圧は遷移中であることから、低速の 電圧フィードバックを用いると、遅延時間の影響を大きく受ける.そのため、モード I と同様に 図 14 および式 (2-18) に示した方法により、コンデンサ電流から推定した出力電圧 v_{odet} を制御に 用いる.

モード III:定電圧制御

モード III では, モード II と同様に式 (2-20) を指令値として定義する.また, 低速の電圧フィードバックの影響を消去するため, *A*_{H2} を新たに次式で定義する.

$$A_{H2} = \frac{3(T_s + T_d)}{L}$$
(2-22)

さらに,上式を式(2-19)の*A_H*に代入し,モード III におけるデッドビート制御式を得ることができる.

$$\Delta T(k) = \frac{(T_s + T_d) V_{ref} - \left\{\frac{L}{3} - \frac{(T_s + T_d)^2}{2C}\right\} i_C(k_s)}{V_{in}} - \frac{T_d}{T_s} \Delta T(k-1)$$
(2-23)

前節までに述べた制御は, モード I ⇒モード II ⇒モード III の順で遷移する. 図 15 に Low から High への移行時のモード遷移を表したフローチャートを示す.



図 15: High/Low パルス運転の制御フローチャート

図 15 より, モード I において, 出力電圧の推定値 v_{odet} が後述する切替電圧 V_{c1} を超えると, 緩 衝モードであるモード II へ移行する. その後, 1 周期のみモード II を動作させ, モード III へ移行 する. このとき, モード I からモード II への切替電圧である V_{c1} は, High 側電圧指令値を V_{Href} とし, 遅延時間 T_d およびスイッチング 1 周期分の以下の式で計算される.

$$V_{c1} = V_{Href} - \frac{3T_s + 2T_d}{2C} i_C(k_s)$$
(2-24)

上式は、切替電圧のジッタにより発生する最大時間 T_s での電圧変化および、指令値が変更後 1サンプル間の電圧変化、制御遅延時間中における電圧変化を考慮し、オーバーシュートが発生 しない電圧として選定している.また、同様にして、High から Low への切替電圧 V_{c2} は Low 側 電圧指令値を V_{Lref} とすると、次式により計算される.

$$V_{c2} = V_{Lref} + \frac{3T_s + 2T_d}{2C} i_C(k_s)$$
(2-25)

2.2 シミュレーション

2.2.1 シミュレーション条件

提案手法である制御遅延を考慮したデッドビート一括制御の評価のため、シミュレーションソフト MATLAB/SIMULINK を用いて、High/Low パルス運転について検証する.比較対象は、本提案手法であるデッドビート制御における遅延時間の考慮の有無とし、以下の2つを比較する.

- 遅延時間を考慮しない場合 ($T_d = 0\mu s$)
- 遅延時間を考慮した場合 ($T_d \neq 0\mu s$)

表1に、その他のシミュレーション条件を示す.

High 側電圧指令値	V_{Href}	280 V
Low 側電圧指令值	V_{Lref}	70 V
入力電圧	V_{in}	380 V
遷移時電流指令値	I_{Cref}	8.4 A
インダクタンス	L	$73~\mu\mathrm{H}$
コンデンサ容量	C	$0.22 \ \mu F$
出力負荷抵抗	R	$20~\Omega$
スイッチング周波数	f_{sw}	$800 \mathrm{~kHz}$
	T_s	$1.25~\mu {\rm s}$
遅延時間	T_d	$0.875~\mu {\rm s}$
High/Low パルス周波数	f_{pulse}	10 kHz
パルス Duty	_	50~%

表 1: シミュレーション条件

ここで, 遅延時間 *T_d* は, コンデンサ電流の検出時間・指令値生成の計算時間・ゲート信号から MOSFET が動作するまでの時間を含める.ここでの遅延時間は, 図 16 における以下の項目 について推定値または実測値を参考にして, 1 周期の 7 割に相当する *T_d*=0.875µs とした.

- (a) コントローラにおける計算遅延
- (b) 絶縁アンプや電流センサの検出遅延
- (c) 絶縁を含むドライブ回路の遅延
- (d) MOSFET の特性による遅延



図 16: 制御における遅延箇所

また, 電圧指令値を 280V/70V(3.9kW/250W 相当)としたときの, High/Low パルス運転に おける動作を検証する.

2.2.2 シミュレーション結果

図 17, 18 にシミュレーション結果を示す. 遅延時間を考慮していない条件である図 17 におい ては, 電圧波形・電流波形が共に発振していることが確認できる. それに対し, 提案手法である 図 18 は, High および Low 時の定電圧制御時において, 振動なく安定な動作が実現できているこ とが確認でき, Low から High への移行時においても, 定電流制御によりコンデンサ電流が一定 となっている. また, 電流の振動抑制が確認でき, 出力電圧も直線的に上昇していることが確認 できる. さらに, オーバーシュートおよびアンダーシュートはそれぞれ 0.3V, 0.5V と小さく, 電 圧遷移時間 6.6µs での High/Low の切り替えができていることが確認できる.







図 18: 遅延時間の考慮時のシミュレーション結果 (提案手法:一括制御) (280V/70V 10kHz High/Low パルス運転)

2.3 実験

シミュレーションと同様の以下の条件において, 実験を行った. ただし, 遅延時間は推定値で ある.

- ・ 遅延時間を考慮しない場合 $(T_d = 0\mu s)$
- 遅延時間を考慮した場合 $(T_d \neq 0\mu s)$

V_{Href}	$280~\mathrm{V}$
V_{Lref}	70 V
V_{in}	380 V
I_{Cref}	8.4 A
L	$73~\mu { m H}$
C	$0.22 \ \mu F$
R	$20 \ \Omega$
f_{sw}	800 kHz
T_s	$1.25 \ \mu s$
f_{pulse}	$10 \mathrm{~kHz}$
-	50~%
	$\begin{array}{c} V_{Href} \\ V_{Lref} \\ V_{in} \\ \\ I_{Cref} \\ \\ \\ L \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ \\ $

表 2: 実験条件

図 19-22 に実験装置を示す.



図 19: 実験装置



図 20: メインインダクタ外観 (73µH× 3個)



図 21: MOSFET 外観 (CCS050M12CM2 [37])



図 22: AC 電流センサ外観 (CTL-6-S-S9-2.5H [38])



図 23: 遅延時間の無考慮時の実験結果 (280V/70V 10kHz High/Low パルス運転)



(280V/70V 10kHz High/Low パルス運転)

図 23 より, 遅延時間を考慮していないデッドビート制御では, 電圧・電流が共に発振していることが確認できる. また, 発振のため, 定電流制御は実現できていないことが確認できる.

それに対し, 遅延時間を考慮したデッドビート制御は, 図 24 より, シミュレーションと同様に, 定電圧制御時および定電流制御時を含む全ての領域において発振せず安定な動作が実現できて いることが確認できる.

次に, オシロスコープの Envelop モードと呼ばれる, ジッタを測定するモードを用いて取得し た実験波形を図 25 に示す. Envelop モードとは, 繰り返し波形を重ねていき, 色の濃淡で頻度を 表しており, 赤色が濃いほど頻度が高く, 青色に近づくほど頻度が低くなる.

図 25 において, オーバーシュートは最大で 5.0V, 10%~90%の変化は 7.1µs での電圧遷移が確認できる.ただし, High から Low へ遷移を開始するタイミングにおいて, ジッタが生じていることが確認できる.これは, High/Low パルス周波数とスイッチング周波数のジッタにより生じたものであり, 最大1周期分, つまり, 1.25µs のジッタが生じている.

以上より、10kHz 50%DutyのHigh/Lowパルス運転の動作を実測し、制御遅延を考慮したデッドビート制御の有効性を確認した.



第3章

提案手法2:個別制御

前章までのデッドビートー括制御では,図26に示すとおり基準相のDutyを位相シフトする ことで3相インターリーブ降圧コンバータを制御していた.



図 26: 一括制御における Duty の計算タイミングおよび位相シフトの概略図

そこで,本章では,図 27 に示す各相の Duty をそれぞれ制御する個別制御を提案する.これにより,図 25 のジッタが減少またはなくなることが期待できる.



図 27: 個別制御における Duty の計算タイミングの概略図
3.1 デッドビート個別制御

これまでと同様に図28に示す3相インターリーブ降圧コンバータを対象とする.



図 28:3相インターリーブ降圧コンバータ回路図

図28の状態方程式は以下の式で表される.

$$\dot{x}(t) = Ax(t) + Bu(t) \tag{3-1}$$

ただし, x(t), A, B, u(t) は以下のとおりである.

$$\begin{aligned} x(t) &= \begin{bmatrix} i_{LA}(t) & i_{LB}(t) & i_{LC}(t) & v_o(t) \end{bmatrix}^{\mathrm{T}}, \\ A &= \begin{bmatrix} 0 & 0 & 0 & -1/L \\ 0 & 0 & 0 & -1/L \\ 0 & 0 & 0 & -1/L \\ 1/C & 1/C & 1/C & -1/CR \end{bmatrix}, \\ B &= \frac{1}{L} \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \\ 0 & 0 & 0 \end{bmatrix}, \\ u(t) &= \begin{bmatrix} u_1(t) & u_2(t) & u_3(t) \end{bmatrix}^{\mathrm{T}} \end{aligned}$$
(3-2)

コントローラと各相の主回路間の遅延時間の関係を図 29 に示す.



図 29: コントローラと各相の主回路間の遅延時間の関係

このとき、これまでと同様に、一般解は

$$x(t) = e^{At}x(0) + \int_0^t e^{A(t-\sigma)}Bu(\sigma)\,d\sigma$$
(3-3)

で求めることができ,図29の入力波形より,次式を得ることができる.

$$\begin{aligned} x(t_{6}) &= e^{At_{6}}x(0) + \int_{t_{3}}^{t_{6}} e^{A(t_{6}-\sigma)}BV_{in} \left[\Delta T_{A}(k_{A}) \ 0 \ 0 \right]^{\mathrm{T}} d\sigma \\ &+ \int_{0}^{t_{3}} e^{A(t_{6}-\sigma)}BV_{in} \left[\Delta T_{A}(k_{A}-1) \ 0 \ 0 \right]^{\mathrm{T}} d\sigma \\ &+ \int_{t_{4}}^{t_{6}} e^{A(t_{6}-\sigma)}BV_{in} \left[\ 0 \ \Delta T_{B}(k_{B}) \ 0 \right]^{\mathrm{T}} d\sigma \\ &+ \int_{t_{1}}^{t_{4}} e^{A(t_{6}-\sigma)}BV_{in} \left[\ 0 \ \Delta T_{B}(k_{B}-1) \ 0 \right]^{\mathrm{T}} d\sigma \\ &+ \int_{0}^{t_{1}} e^{A(t_{6}-\sigma)}BV_{in} \left[\ 0 \ \Delta T_{B}(k_{B}-2) \ 0 \right]^{\mathrm{T}} d\sigma \\ &+ \int_{t_{5}}^{t_{6}} e^{A(t_{6}-\sigma)}BV_{in} \left[\ 0 \ 0 \ \Delta T_{C}(k_{C}) \right]^{\mathrm{T}} d\sigma \\ &+ \int_{t_{2}}^{t_{5}} e^{A(t_{6}-\sigma)}BV_{in} \left[\ 0 \ 0 \ \Delta T_{C}(k_{C}-1) \right]^{\mathrm{T}} d\sigma \end{aligned}$$

$$(3-4)$$

また、ここで、2次のマクローリン展開を利用する.

$$e^{At} = I_n + At + \frac{(At)^2}{2}$$

$$= \begin{bmatrix} 1 - \frac{t^2}{2LC} & -\frac{t^2}{2LC} & -\frac{t^2}{2LC} & -\frac{t}{L} + \frac{t^2}{2LCR} \\ -\frac{t^2}{2LC} & 1 - \frac{t^2}{2LC} & -\frac{t^2}{2LC} & -\frac{t}{L} + \frac{t^2}{2LCR} \\ -\frac{t^2}{2LC} & -\frac{t^2}{2LC} & 1 - \frac{t^2}{2LC} & -\frac{t}{L} + \frac{t^2}{2LCR} \\ -\frac{t^2}{2LC} & -\frac{t^2}{2LC} & 1 - \frac{t^2}{2LC} & -\frac{t}{L} + \frac{t^2}{2LCR} \\ \frac{t}{C} - \frac{t^2}{2C^2R} & \frac{t}{C} - \frac{t^2}{2C^2R} & \frac{t}{C} - \frac{t^2}{2C^2R} & 1 - \frac{t}{CR} + \frac{t^2}{2} \left\{ \frac{1}{(CR)^2} - \frac{3}{LC} \right\} \end{bmatrix}$$
(3-5)

このとき,式(3-4)の第2項について,積分範囲をT₁からT₂に置き換え展開すると,

$$\int_{T_1}^{T_2} e^{A(t_6 - \sigma)} BV_{in} \begin{bmatrix} \Delta T_A(k_A) & 0 & 0 \end{bmatrix}^{\mathrm{T}} d\sigma$$

= $-A^{-1} \begin{bmatrix} e^{A(t_6 - \sigma)} \end{bmatrix}_{T_1}^{T_2} BV_{in} \begin{bmatrix} \Delta T_A(k_A) & 0 & 0 \end{bmatrix}^{\mathrm{T}}$
= $-A^{-1} \begin{bmatrix} e^{A(t_6 - T_2)} - e^{A(t_6 - T_1)} \end{bmatrix} \frac{V_{in}}{L} \begin{bmatrix} \Delta T_A(k_A) & 0 & 0 & 0 \end{bmatrix}^{\mathrm{T}}$
= $-\begin{bmatrix} (T_1 - T_2) I_n + \frac{1}{2} A(t_6 - T_2)^2 - \frac{1}{2} A(t_6 - T_1)^2 \end{bmatrix} \frac{V_{in}}{L} \begin{bmatrix} \Delta T_A(k_A) & 0 & 0 & 0 \end{bmatrix}^{\mathrm{T}}$ (3-6)

となる. さらに, 第2,3項に注目し, 計算すると,

$$A \begin{bmatrix} \Delta T_A(k_A) & 0 & 0 \end{bmatrix}^{\mathrm{T}} = \begin{bmatrix} 0 & 0 & 0 & \frac{1}{C} \end{bmatrix}^{\mathrm{T}}$$
(3-7)

となるため、インダクタ電流の出力デッドビート制御の制御式導出のため、左から *H* = [1 1 1 0] を掛けると、式 (3-6) の第 2,3 項は 0 となる.以上より、

$$Hx(t_{6}) = i_{L1}(t_{6}) + i_{L2}(t_{6}) + i_{L3}(t_{6}) = i_{L}(k_{A} + 1)$$

$$= He^{At_{6}}x(0) + \frac{V_{in}}{L} \{(t_{6} - t_{3})\Delta T_{A}(k_{A}) + t_{3}\Delta T_{A}(k_{A} - 1) + (t_{6} - t_{4})\Delta T_{B}(k_{B}) + (t_{4} - t_{1})\Delta T_{B}(k_{B} - 1) + t_{1}\Delta T_{B}(k_{B} - 2) + (t_{6} - t_{5})\Delta T_{C}(k_{C}) + (t_{5} - t_{2})\Delta T_{C}(k_{C} - 1) + t_{2}\Delta T_{C}(k_{C} - 2)\}$$
(3-8)

と計算できる.

ただし, $t_1 - t_6$ は次のとおりに表される.

$$t_{1} = \begin{cases} T_{d} - \frac{2}{3}T_{s} & \left(T_{d} > \frac{2}{3}T_{s}\right) \\ 0 & otherwise \end{cases}, \\ t_{2} = \begin{cases} T_{d} - \frac{1}{3}T_{s} & \left(T_{d} > \frac{1}{3}T_{s}\right) \\ 0 & otherwise \end{cases}, \\ t_{3} = T_{d}, t_{4} = T_{d} + \frac{1}{3}T_{s}, t_{5} = T_{d} + \frac{2}{3}T_{s}, t_{6} = T_{d} + T_{s} \end{cases}$$

$$(3-9)$$

また、このとき、 $D_1, D_2, D_3, D_{41}, D_{52}$ を次のとおりに定義する.

$$D_1 = \frac{t_1}{T_s}, D_2 = \frac{t_2}{T_s}, D_3 = \frac{t_3}{T_s}, D_{41} = \frac{t_4 - t_1}{T_s}, D_{52} = \frac{t_5 - t_2}{T_s}$$
(3-10)

上式および式 (3-5) を代入すると,

$$i_{L}(k_{A}+1) = \left\{ 1 - \frac{3\left(T_{s}+T_{d}\right)^{2}}{2LC} \right\} i_{L}(k_{sA}) + 3 \left\{ -\frac{T_{s}+T_{d}}{L} + \frac{\left(T_{s}+T_{d}\right)^{2}}{2LCR} \right\} v_{0}(k_{sA}) + \frac{V_{in}}{LT_{s}} \left\{ 2T_{s}\Delta T_{A}(k_{A}) + t_{3}\Delta T_{A}(k_{A}-1) \right\} + \frac{V_{in}}{LT_{s}} \left\{ (t_{4}-t_{1}) \Delta T_{B}(k_{B}-1) + t_{1}\Delta T_{B}(k_{B}-2) \right\} + \frac{V_{in}}{LT_{s}} \left\{ (t_{5}-t_{2}) \Delta T_{C}(k_{C}-1) + t_{2}\Delta T_{C}(k_{C}-2) \right\}$$
(3-11)

を得る. さらに, $\Delta T_A(k_A)$ について解くことで, デッドビート個別制御の制御式を得ることができる.

$$\Delta T_{A}(k_{A}) = \frac{Li_{L}(k_{A}+1) - \left\{L - \frac{3(T_{s}+T_{d})^{2}}{2C}\right\}i_{L}(k_{sA})}{2V_{in}} - \frac{3\left\{-(T_{s}+T_{d}) + \frac{(T_{s}+T_{d})^{2}}{2CR}\right\}v_{o}(k_{sA})}{2V_{in}} - \frac{D_{52}\Delta T_{C}(k_{C}-1) + D_{2}\Delta T_{C}(k_{C}-2)}{2} - \frac{D_{3}\Delta T_{A}(k_{A}-1) + D_{41}\Delta T_{B}(k_{B}-1) + D_{1}\Delta_{B}(k_{B}-2)}{2}$$
(3-12)

また、一括制御と同様にコンデンサ電流をフィードバックとする式変形を行う.

$$i_L(k_A+1) = I_{Cref} + i_R(k_{sA})$$
 (3-13)

$$i_L(k_{sA}) = i_C(k_{sA}) + i_R(k_{sA})$$
(3-14)

以上より、次式を得ることができる.

$$\Delta T_A(k_A) = \frac{LI_{Cref} - \left\{L - \frac{3(T_s + T_d)^2}{2C}\right\} i_C(k_{sA}) + 3(T_s + T_d) v_o(k_{sA})}{2V_{in}} - \frac{D_{52}\Delta T_C(k_C - 1) + D_2\Delta T_C(k_C - 2)}{2} - \frac{D_3\Delta T_A(k_A - 1) + D_{41}\Delta T_B(k_B - 1) + D_1\Delta T_B(k_B - 2)}{2}$$
(3-15)

式 (2-18) で示した一括制御時と同様に, 電圧遷移時の電圧変化をコンデンサ電流フィードバックにより推定する.

$$v_{odet}\left(k_{sA} + \frac{T_{sam}}{T_s}\right) = \frac{i_C\left(k_{sA}\right)}{C}T_{sam} + v_o\left(k_{sA}\right)$$

$$v_{odet}\left(k_{sA} + 2\frac{T_{sam}}{T_s}\right) = \frac{i_C\left(k_{sA} + \frac{T_{sam}}{T_s}\right)}{C}T_{sam} + v_{odet}\left(k_{sA} + \frac{T_{sam}}{T_s}\right)$$

$$v_{odet}\left(k_{sA} + 3\frac{T_{sam}}{T_s}\right) = \frac{i_C\left(k_{sA} + 2\frac{T_{sam}}{T_s}\right)}{C}T_{sam} + v_{odet}\left(k_{sA} + 2\frac{T_{sam}}{T_s}\right)$$

$$\vdots$$

$$v_{odet}\left(k_{sA} + m\frac{T_{sam}}{T_s}\right) = \frac{i_C\left(k_{sA} + (m-1)\frac{T_{sam}}{T_s}\right)}{C}T_{sam} + v_o\left(k_{sA} + (m-1)\frac{T_{sam}}{T_s}\right)$$

$$= v_{odet}\left(k_{sA} + 1\right)$$
(3-16)

3.1.1 個別制御の High/Low パルス運転

デッドビート個別制御においても,一括制御同様に,図13に示した3つのモードによりHigh/Low パルス運転を実現する.

したがって,式(3-15),(3-16)より,モードIの定電流制御式は以下のとおり得ることができる.

$$\Delta T_A(k_A) = \frac{LI_{Cref} - \left\{ L - \frac{3(T_s + T_d)^2}{2C} \right\} i_C(k_{sA}) + 3(T_s + T_d) v_{odet}(k_{sA})}{2V_{in}} - \frac{D_{52}\Delta T_C(k_C - 1) + D_2\Delta T_C(k_C - 2)}{2}}{-\frac{D_3\Delta T_A(k_A - 1) + D_{41}\Delta T_B(k_B - 1) + D_1\Delta T_B(k_B - 2)}{2}}$$
(3-17)

また、定電圧制御への変換として、

$$I_{Cref} = A_H \left\{ V_{ref} - v_{odet} \left(k_{sA} \right) \right\}$$
(3-18)

を用いて, 緩衝モードとなるモード II の制御式を得ることができる.

$$\Delta T_A(k_A) = \frac{LA_H V_{ref} - \left\{ L - \frac{3(T_s + T_d)^2}{2C} \right\} i_C(k_{sA}) + \left\{ 3(T_s + T_d) - LA_H \right\} v_{odet}(k_{sA})}{2V_{in}} - \frac{D_{52} \Delta T_C(k_C - 1) + D_2 \Delta T_C(k_C - 2)}{2} - \frac{D_3 \Delta T_A(k_A - 1) + D_{41} \Delta T_B(k_B - 1) + D_1 \Delta T_B(k_B - 2)}{2}$$
(3-19)

最後に、A_HをA_{H2}として以下のとおりに置くことで、出力電圧の影響を相殺する.

$$A_{H2} = \frac{3(T_s + T_d)}{L}$$
(3-20)

これにより、モード III における制御式は次式となる.

$$\Delta T_A(k_A) = \frac{3(T_s + T_d) V_{ref} - \left\{ L - \frac{3(T_s + T_d)^2}{2C} \right\} i_C(k_{sA})}{2V_{in}} - \frac{D_{52}\Delta T_C(k_C - 1) + D_2\Delta T_C(k_C - 2)}{2} - \frac{D_3\Delta T_A(k_A - 1) + D_{41}\Delta T_B(k_B - 1) + D_1\Delta T_B(k_B - 2)}{2}$$
(3-21)

3.2 シミュレーション

3.2.1 シミュレーション条件

提案手法である制御遅延を考慮したデッドビート個別制御の評価のため,前章と同様にシミュ レーションソフト MATLAB/SIMULINK を用いて, High/Low パルス運転について検証する.比 較対象は,本提案手法1つ目であるデッドビート一括制御と提案手法2つ目であるデッドビート 個別制御の2つを比較する.

- デッドビートー括制御
- デッドビート個別制御

シミュレーションで使用するパラメータは、前述と同様に表1である.

3.2.2 シミュレーション結果

図 30, 31 にシミュレーション結果を示す.







図 31: デッドビート個別制御のシミュレーション結果 (280V/70V 10kHz High/Low パルス運転)

結果より, 個別制御の遷移時間は 6.5µs であり一括制御と同等の結果が得られていることがわ かる. これは, 電流指令値が等しいことに由来しており, 遷移時間の向上はモード I からモード II への切替の時間分解能が向上することにより最大 2/3 周期改善すると考えられる. また, オー バーシュートおよびアンダーシュートはそれぞれ 4.2V, 4.3V であり十分小さく電圧遷移が実現 できることが確認できる.

以上のシミュレーションより, デッドビート個別制御においても, 高速な High/Low パルス運転の実現ができることが確認できた.

3.3 実験

表2で示したこれまでと同様の条件において,前節シミュレーションで検証した提案手法1お よび提案手法2の比較を実験した.

実験装置は前章と同様に図19である.

実験結果を図 32, 33 に示す.

図 32 および図 33 より, デッドビート一括制御およびデッドビート個別制御それぞれ 7.1µs, 6.7µs の立ち上がり時間を実現した.



(280V/70V 10kHz High/Lowパルス運転)



図 33: デッドビート個別制御の実験結果 (280V/70V 10kHz High/Low パルス運転)

次に,オシロスコープの Envelop モードで取得したジッタを含む実験波形を図 34,35 に示す.







図 34 と比較して, 図 35 は 1/3 周期分である 0.4µs 電圧遷移時間が短くなっている. これは, 各 相を個別で制御をしているため, 1/3 周期分, 時間分解能が増加しているためである. また, オー バーシュートは最大で 4.3V となっており, 非常に小さく実現できている. さらにデッドビート 個別制御である図 35 は再現性が高く, 振動要素が観測できない. さらに, 図 34, 35 を比較する と, High から Low に遷移が開始するタイミングにおいて, ジッタが抑制されていることが確認 できる. したがって, 制御応答速度は変わらず, 制御精度を向上できることが確認できた.

また, 個別制御における 6.7µs での 70V から 280V の電圧遷移は, 25V/µs に相当し, 非常に高速な電圧遷移を実現できているといえる.

以上より、10kHz 50%DutyのHigh/Lowパルス運転の動作を実測し、制御遅延を考慮したデッドビート個別制御の有効性を確認した.

3.4 RF出力の実験結果

ここまでで, RF ジェネレータ用の High/Low パルス運転を実現する3相インターリーブ降圧 コンバータの制御手法を提案し,有効性を示した. RF ジェネレータの全体概略図の1例として 示した図 36 において, High/Low パルス運転の最終出力波形を紹介する. また, RF アンプの周 波数は13.56MHz を使用している.



図 36: RF 部直流入力電圧の制御による High/Low パルス運転モードの概略図

図 37, 38 はそれぞれ一括制御と個別制御の出力波形を示しており, 直流電圧の波形 v_oが RF 出力である V_{RF} の 13.56MHz の振幅として動作実現されていることが確認できる.



図 37: 一括制御を用いた RF 出力波形 (280V/70V 10kHz High/Low パルス運転)



図 38: 個別制御を用いた RF 出力波形 (280V/70V 10kHz High/Low パルス運転)

第4章

考察

ここまで,3相インターリーブ降圧コンバータ回路における,インダクタ電流デッドビートー 括制御とデッドビート個別制御を提案し,シミュレーションおよび実験により,有効性を確認した.今後の課題を含め,以下に考察を記載する.

4.1 コンデンサ電流指令値と実電流の差分について

表2および図 33 より, 電流指令値とコンデンサ電流値が完全には一致していない. この原因 として, 式 (2-15), (2-16) が考えられる. 式 (2-15), (2-16) より,

$$i_L (k_A + 1) = I_{Lref} = I_{Cref} + i_R (k_s)$$
$$i_L (k_s) = i_C (k_s) + i_R (k_s)$$

このとき, 両式において, 負荷電流 i_R は $i_R(k_s)$ と定義している. そこで両式の差を取ると,

$$i_L (k_A + 1) - i_L (k_s) = I_{Cref} - i_C (k_s)$$
(4-1)

と計算できる.このとき,抵抗値が一定であると仮定すると,次式が成り立つ.

$$i_L(k_A+1) - i_L(k_s) = \frac{\Delta v_o}{R}$$
(4-2)

したがって,

$$I_{Cref} = i_C \left(k_s\right) + \frac{\Delta v_o}{R} \tag{4-3}$$

となる.以上より,コンデンサ電流指令値とコンデンサ電流値では差が生じているが,抵抗値に よる補正等の対策を取れば,高速な電圧遷移の傾き制御や,所望の電圧遷移波形を得られるため, 本制御手法の利点は十分にあるといえる.

4.2 インターリーブ各相の電流バランスについて

4.2.1 シミュレーション・実験結果

各相のインダクタ電流値はフィードバックせず,合成後のコンデンサ電流をフィードバック 値として制御を行っているため,各相のインダクタ電流は一括制御では図 39,個別制御では図 40に示すシミュレーション波形のとおり,各相の電流値はアンバランスとなってしまう.



図 39: シミュレーションにおける電流バランス (デッドビートー括制御)



図 40: シミュレーションにおける電流バランス (デッドビート個別制御)

これは、各相の Duty のタイミングが異なることにより、

$$\frac{di_L}{dt} = \frac{1}{L} \left(V_{in} \Delta T - v_o \right) \tag{4-4}$$

に基づく, 各相のインダクタ電流値に差が出てくることが原因であり, 上式から過去の Duty お よび出力電圧から推測することができる. そのため, 能動的に電流バランスを整えることは可能 である.

また,次に各相のインダクタにバラツキが存在する場合を考える.ここでは,5%のバラツキ がある場合を想定し,デッドビートー括制御およびデッドビート個別制御それぞれシミュレー ションを行った.シミュレーション結果を,デッドビートー括制御およびデッドビート個別制御 それぞれ図 41,42 に示す.



図 41: インダクタのバラツキ有でのシミュレーションにおける電流バランス (デッドビートー括制御)



図 42: インダクタのバラツキ有でのシミュレーションにおける電流バランス (デッドビート個別制御)

以上より, インダクタにバラツキが生じる場合には, 電流バランスの対策が必要となる可能性 が想定される.

ここで, デッドビート個別制御時の実験におけるインダクタ電流の電流バランスを図 43 に 示す.



図 43: 実験における電流バランス (デッドビート個別制御)

図より, 電圧遷移直後は各インダクタ電流に差が生じているが, 定電圧制御中に徐々に各相の 差分が減少していることがわかる. これは, MOSFET におけるスイッチング損失や, インダク タの導通損失によるものと考えられ, 既述のとおり, 過去の Duty から推定し補償することも可 能である.

4.2.2 結合インダクタ方式の適用

本論で採用したインターリーブ方式の降圧コンバータやその他の昇圧コンバータも含むアプ リケーションにおいて,近年では結合インダクタ方式がよく採用されている.結合インダクタを 用いる主な理由としては,インダクタの小型化が挙げられる.結合インダクタを逆結合で使用す ることにより,各相の磁束を打ち消し合うため,小型化が実現できる利点がある [39]- [41]. ここで,簡略化のため2相の結合インダクタを用いた回路である図 44 を考える.



図 44: 結合インダクタを用いた2相降圧コンバータの回路図

図 44 より, *V*₁,*V*₂ はそれぞれの Duty 比を含んだ結合インダクタの入力電圧とし, 自己インダ クタンスおよび相互インダクタンスを *L*₁, *M* と表すと回路方程式は次式で表すことができる.

$$V_{1} = L_{1} \frac{di_{LA}}{dt} - M \frac{di_{LB}}{dt} + V_{o}$$

$$V_{2} = L_{1} \frac{di_{LB}}{dt} - M \frac{di_{LA}}{dt} + V_{o}$$

$$(4-5)$$

このとき、出力側に流れる電流を i_m 、結合による還流電流を i_r とすると、

$$\frac{di_m}{dt} = \frac{1}{L_1 - M} \left(\frac{V_1 + V_2}{2} - V_o \right)
\frac{di_r}{dt} = \frac{1}{L_1 + M} \left(V_1 - V_2 \right)$$
(4-6)

と変形することができる.

ここで, $i_m = i_L/2$ であり, $L_1 - M$ を所望のインダクタンス L となるように設計することにより,

$$\frac{di_L}{dt} = \frac{1}{L} \left\{ (V_1 - V_o) + (V_2 - V_o) \right\}$$
(4-7)

を得る.これは,結合インダクタを用いていない構成と等しい状態方程式となっている.した がって,本論のとおりインターリーブ合成後の電流フィードバックにより制御する場合には,制 御式をそのまま適用することができることを示している. ここで,3相インターリーブ降圧コンバータ回路において,結合インダクタの結合率が0.3,0.9 のときのシミュレーション結果を以下に示す.そこで,表3の条件において,シミュレーション を行った.

表 3: 結合インダクタ方式のシミュレーション条件

制御方式	結合率	インダクタンス <i>L</i> ₁	
一括制御	0.3	$73\mu\mathrm{H}$	
一括制御	0.9	$73\mu H$	
個別制御	0.3	$73\mu H$	
個別制御	0.9	$73\mu\mathrm{H}$	

図 45-48 にシミュレーション結果を示す.

シミュレーション結果より,結合インダクタ方式を採用することで,High/Lowパルス運転の 特性に影響を与えることなく,各相の電流バランスが改善できると考えられる.また,結合率が 高ければ高いほど各相の電流バランスが改善することを示している.



図 45: 結合率 0.3 の結合インダクタを適用した一括制御シミュレーション結果



図 46: 結合率 0.9 の結合インダクタを適用した一括制御シミュレーション結果



図 47: 結合率 0.3 の結合インダクタを適用した個別制御シミュレーション結果



図 48: 結合率 0.9 の結合インダクタを適用した個別制御シミュレーション結果

加えて,結合率を0.9としたとき,各相のインダクタに5%のバラツキがある場合を想定し,一括制御および個別制御はそれぞれシミュレーションを行った.シミュレーション結果を,一括制御および個別制御それぞれ図49,50に示す.

図 49, 50 より, 結合インダクタを用いた場合, 各相のインダクタにバラツキがある場合においても, 電流バランスの悪化は確認されなかった.

したがって、本制御方式においても、結合インダクタの採用は、小型化の効果とは別に、電流 バランスの観点においても有効であるといえる.結合インダクタを採用した回路系の実機検証 については、今後の検証課題である.



図 49: 結合インダクタを適用, 各相インダクタのバラツキ有でのシミュレーション結果 (デッドビートー括制御)



図 50: 結合インダクタを適用, 各相インダクタのバラツキ有でのシミュレーション結果 (デッドビート個別制御)

4.3 High/Lowパルス運転時のオーバーシュートについて

図 35 では 4.3V のオーバーシュートが生じている.これは,インダクタ電流指令値を出力電圧 指令値に変換する式 (3-18) を用いていることに起因すると考えられる.

モード II における *A_H* をモード III における *A_{H2}* とすることで, 緩衝区間のない High/Low パルス運転となる.表4に,電流指令値を変更したときのオーバーシュート量をまとめた.比較 条件は,モード I,II,III と動作するシミュレーションおよび実験と,モード II を使用せずモード I,III で操作させたシミュレーション結果である.また,上記実験結果を図 51-54 に示す.

表4より, いずれにおいても電流指令値を増加させるとオーバーシュートが増加しているこ とがわかる.また, 緩衝モードであるモード II を用いることでオーバーシュートが約半減でき ていることが確認できる.これより, モード II の有効性が確認できる.

さらに、図 51-54 より、電流指令値により電圧遷移の傾きを制御できていることが確認できる.

	シミュレーション		実験
電流指令値	$A_{H} = 0.05$	$A_H = A_{H2}$	$A_{H} = 0.05$
2.5A	1.3V	$2.5\mathrm{V}$	1.0V
4.2A	$2.1\mathrm{V}$	$4.0\mathrm{V}$	$2.2\mathrm{V}$
6.7A	$3.3\mathrm{V}$	$6.2\mathrm{V}$	$2.7\mathrm{V}$
8.4A	4.2V	8.0V	4.3V

表 4: オーバーシュート量 (シミュレーション結果および実験結果)



図 51: コンデンサ電流指令値 2.5A 時における Low から High への電圧遷移



図 52: コンデンサ電流指令値 4.2A 時における Low から High への電圧遷移



図 53: コンデンサ電流指令値 6.7A 時における Low から High への電圧遷移



図 54: コンデンサ電流指令値 8.4A 時における Low から High への電圧遷移

4.4 他のアプリケーションへの適用

本論文では、RF ジェネレータに適用する High/Low パルス運転用のアプリケーションとして、 3相インターリーブ降圧コンバータの高速制御を提案・検証を行った. RF ジェネレータの機能 として、High/Low パルス運転の他には、負荷変動をする ON/OFF パルス運転が存在する. また、 RF ジェネレータ以外のシステムにおいても、POL コンバータを始めとするアプリケーション では負荷の値が必ずしも定まるわけではない. そこで、RF ジェネレータに適用する High/Low パルス運転以外の動作として、動作中に負荷が変動するアプリケーションへの応用性について 考察する.

負荷を 20Ω から無負荷に変化させたシミュレーションを示す.

シミュレーション条件は表2と同様である.また, A_{H2}は式 (3-20) で定めた値を用いる.



図 55: 20Ω から無負荷への負荷変動時のシミュレーション結果

図 55 より, 負荷変動があった場合でも電圧指令値への追従はできていることが確認できる. しかしながら, インダクタに保持されていたエネルギーがコンデンサに充電されることにより, 100V 以上の電圧上昇が生じており, 制御のさらなる高速化またはインダクタやコンデンサの回 路パラメータの変更が必要になるといえる.

第5章

結論

プラズマ応用分野における High/Low パルス運転のため,3相インターリーブ降圧コンバータ 回路を採用し,スイッチング周波数を 800kHz まで向上したことで,出力コンデンサの低減を実 現した.また,スイッチング周波数の向上に伴い,遅延時間の影響を無視することができなくな り,コンデンサ電流フィードバックの採用や,遅延時間の影響を考慮した制御式の導出を行い, インダクタ電流出力デッドビート制御に基づいて,基準相について Duty を定め位相シフトによ り制御する一括制御および,各相の Duty を別々に制御する個別制御をそれぞれ提案した.

上記提案手法について、シミュレーションおよび実験による検証を行った. 結果として、シ ミュレーションおよび実験は概ね同等の結果を得ることができ、実験では、280V/70V 10kHz の High/Low パルス運転を実現し、その際の電圧遷移時間は一括制御および個別制御それぞれ、 7.1µs と 6.7µs、オーバーシュートはそれぞれ 5.0V、4.3V と非常に小さく実現できた.

個別制御は一括制御に比べ、1周期未満の応答速度の改善が見られ、これは、制御の時間分解 能が3倍向上していることに起因し、特に電圧遷移する過渡領域の動作で効果を確認できた.

また,本論文において,制御ゲインが高く,一般的には低電力・低電圧アプリケーション,または,低速なアプリケーションに用いられるデッドビート制御を用いて,280Vの出力電圧を有するアプリケーションにおいて,25V/μsという高速動作を実現でき,本提案の有用性を示すことができた.

今後の展望として,本来の目的である RF システムの High/Low パルス運転としての効果の検 証が挙げられる.

謝辞

本論文は著者が横浜国立大学理工学府数物・電子情報系理工学専攻電気電子ネットワーク教 育分野博士課程後期での藤本研究室における研究成果である.本研究の遂行にあたり多くの方 のご協力をいただきました.

横浜国立大学大学院工学研究院知的構造の創生部門藤本康孝教授には,指導教官として多く の暖かいご指導をいただき,本研究の遂行および論文を作成することができました.ここに深く 感謝致します.

また,ご多忙の中,学位審査に関わっていただきました横浜国立大学大学院工学研究院知的 構造の創生部門大山力教授,赤津観教授,辻隆男准教授,下野誠通准教授に厚く御礼を申し上げ ます.

また,本論文で提案する3相インターリーブ降圧コンバータにおけるデッドビートー括制御 および個別制御は,横浜国立大学 河村研究室と株式会社京三製作所の共同研究から始まり,河 村篤男教授にご提案頂いたデッドビート制御の発展型であり,河村篤男教授からは本研究にあ たり多くのご助言をいただきました.ここに深く感謝致します.

そして,本研究に関して多くのご協力をして下さった藤本研究室の皆様に深く感謝致します. また,実験においては,株式会社京三製作所の國玉博史氏,鈴木涼太氏には大変多大なるご協 力をいただき,理論の検証を行うことができました.さらには,博士課程後期への就学にあたり 多大なご理解とご支援をいただいた讓原逸男博士,米山知宏氏,小林昌平氏をはじめとする会社 関係者各位に深く感謝致します.

最後に,物心両面で支えとなってくれた家族一同,親戚一同,友人一同に心から感謝致します. 皆様,ありがとうございました.

参考文献

- [1] Worldwide Semiconductor Revenues, https://www.semiconductors.org
- [2] G. E. Moore: "Cramming more components onto integrated circuits", *Electronics Maga*zine, Vol. 38, No. 8, pp. 114 ff, 1965.
- [3] Intel investor meeting 2019, https://www.intc.com
- [4] 大矢 欣伸, "半導体エッチング装置における高周波と直流の重畳印加によるフルオロカー ボンガスプラズマの特性及び酸化膜のエッチングメカニズムに関する研究", 博士論文, 名 古屋大学, 2016
- [5] S. Samukawa and S. Furuoya: "Time-modulated electron cyclotron resonance plasma discharge for controlling generation of reactive species", *Applied Physics Letters*, Vol. 63, pp. 2044–2046, 1993.
- [6] H. L. Kraus, C. W. Bostian and F. H. Raab: "Solid State Radio Engineering", New York: John Wiley, 1980.
- [7] J. Vidkjaer: "Instabilities in RF-Power Amplifiers Caused by a Self-Oscillation in the Transistor Bias Network", *IEEE Journal of solid-state circuits*, Vol. SC-11, No. 5, pp. 703–712, 1976.
- [8] 広井和男: "制御技術/理論の歴史と現在とこれから", 紙パ技協誌, 51巻, 3号, pp. 514–527, 1997.
- [9] E.J. Routh: "A Treatise on the Stability of a Given State of Motion", Macmillan, 1877.
- [10] A. Hurwitz: "Ueber die Bedingungen, unter welchen eine Gleichung nur Wurzeln mit negativen reellen Theilen besitzt", Math. Ann. 46, pp. 273–284, 1895.
- [11] H. Nyquist: "Regeneration Theory", The Bell System Technical Journal, Vol. 11, pp. 126–147, 1932.

- [12] 吉川恒夫:"古典制御論",昭晃堂, 2004.
- [13] R. E. Kalman, and J. E. Bertram: "Control System Analysis and Design Via the "Second Method" of Lyapunov", Transactions of the ASME, Journal of basic engineering, Vol. 82, pp. 371–393, 1960.
- [14] R. E. Kalman, and J. E. Bertram: "New Results in Linear Filtering and Prediction Theory", Transactions of the ASME, Journal of basic engineering, Vol. 83, pp. 95–107, 1961.
- [15] D. G. Luenberger: "An Introduction to Observers", IEEE Transactions on Automatic Control, Vol. 16,Issue 6, pp. 596–602, 1971.
- [16] T. Nabeshima, T. Sato, S. Yoshida, S. Chiba and K. Onda: "Analysis and design considerations of a buck converter with a hysteretic PWM controller", In Proceeding of the 35th Annual power Electronics Specialists Conference, pp. 1711–1716, 2004.
- [17] K. Leung and H. S. Chung: "Dynamic hysteresis band control of the buck converter with fast transient response", *IEEE Transactions on Circuits and Systems*, Vol. 52, Issue 7, pp. 398–402, 2005.
- [18] S. C. Huerta, P. Alou, J.A. Oliver, O. Garcia, J. A. Cobos and A. M. Abou-Alfotouh: "Nonlinear Control for DC–DC Converters Based on Hysteresis of the COUT Current With a Frequency Loop to Operate at Constant Frequency", *IEEE Transactions on Industrial Electronics*, Vol. 58, Issue 3, pp. 1036–1043, 2011.
- [19] G. Zames: "Feedback and optimal sensitivity: Model reference transformations, multiplicative seminorms, and approximate inverses", *IEEE Transactions on Automatic Control*, Vol. 26, Issue 2, pp. 301–320, 1982.
- [20] S. Vazquez, J. I. Leon, L. G. Franquelo, J. Rodriguez, H. A. Young, A. Marquez, and P. Zanchetta: "Model Predictive Control A Review of Its Applications in Power Electronics", *IEEE Industrial Electronics Magazine*, Vol. 8, Issue 1, pp. 16–31,2014.
- [21] D. Q. Mayne: "Model predictive control recent developments and future promise", Automatica, Vol. 50, pp. 2967–2986, 2014.
- [22] J. M. Maciejowski, (足立修一 訳, 管野政明 訳): "モデル予測制御 制約のもとでの最適制 御", 東京電機大学出版局, 2005.
- [23] P. Karamanakos, T.Geyer and S.Manias: "Direct Voltage Control of DC-DC Boost Converters Using Enumeration-Based Model Predictive Control", *IEEE Transactions on Power Electronics*, Vol. 29, Issue 2, pp. 968–978, 2014.

- [24] B. S. Riar, T. Geyer and U. K. Madawala: "Model Predictive Direct Current Control of Modular Multilevel Converters: Modeling, Analysis, and Experimental Evaluation", *IEEE Transactions on Power Electronics*, Vol. 30, Issue 1, pp. 431–439, 2015.
- [25] K. Gokhale, A. Kawamura, and R. G. Hoft: "Dead Beat Microprocessor Control of PWM Inverter for Sinusoidal Output Waveform Synthesis", *IEEE Transactions on Industry Applications*, Vol. 23, No. 5, pp. 901–910, 1987.
- [26] T. Yokoyama and A. Kawamuran: "Disturbance Observer Based Fully Digital Controlled PWM Inverter for CVCF Operation", *IEEE Transactions on Power Electronics*, Vol.9, No. 5, pp. 473–480.
- [27] A. Kawamura, T. Haneyoshi and R. G. Hoft: "Deadbeat Controlled PWM Inverter with Parameter Estimation Using Only Voltage Sensor", *IEEE Transactions on Power Elec*tronics, Vol. 3, Issue 2, pp. 118–125, 1988.
- [28] S. Buso, T. Caldognetto and D. I. Brandao: "Dead-Beat Current Controller for Voltage-Source Converters With Improved Large-Signal Response", *IEEE Transactions on Industrial Applications*, Vol. 52, Issue 2, pp. 1588–1596, 2016.
- [29] S. Kouro, P. Cortes, R.vargas, U. Ammann and J.Rodriguez: "Model Predictive Control

 A Simple and Powerful Method to Control Power Converters", *IEEE Transactions on Industrial Electronics*, Vol. 56, Issue 6, pp. 1826–1838, 2009.
- [30] C. Li, S. Shen, M. Guan, J. Lu and J. Zhang: "A Delay-compensated Deadbeat Current Controller for AC Electronic Load", In Proceeding of the 25th Chinese Control Conference, pp. 1981–1985, 2006.
- [31] T. Nussbaumer, M. L. Heldwein, G. Gong, S. D. Round and J. W. Kolar: "Comparison of Prediction Techniques to Compensate Time Delays Caused by Digital Control of a Three-Phase Buck-Type PWM Rectifier System", *IEEE Transactions on Industrial Electronics*, Vol. 55, Issue 2, pp. 791–799, 2008.
- [32] J. Chen, A. Prodic, R. W. Erickson and D. Maksimovic: "Predictive Digital Current Programmed Control", *IEEE Transactions on Power Electronics*, Vol. 18, Issue 1, pp. 411–419, 2003.
- [33] S. Bibian and H. Jin: "High performance predictive dead-beat digital controller for DC power supplies", *IEEE Transactions on Power Electronics*, Vol.17, No. 3, pp. 420–427, 2002.

- [34] S. Mizushima, A. Kawamura, I. Yuzurihara, A. Takayanagi and R. Ohma: "DC Converter Control Using Deadbeat Control of High Switching Frequency for Two-type Operation Modes", In Proceeding of the 40th Annual Conference of the IEEE, Vol. 1, pp. 5029–5034, 2014.
- [35] S. Mizushima, H. Adachi, A. Kawamura, I. Yuzurihara and R. Ohma: "High/Low Pulse Generation of Deadbeat Based High Power DC-DC converter with Very Short Rise Time", In Proceeding of the 8th International Power Electronics and Motion Control Conference of the IEEE, Vol. 1, pp. 609–615, 2016.
- [36] Yoshiki Kosode, Hidemine Obara, Atsuo Kawamura, Yu Hosoyamada, Toyoaki Suenaga and Itsuo Yuzurihara: "High Performance Transient Response of High/Low Pulse Voltage using Two-Phase Interleaved DC-DC Buck Converter under Half Sampling Time Deadbeat Control", *IEEJ Journal of Industry Applications*, Vol. 9, Issue 4, pp. 444–452, 2020.
- [37] https://www.wolfspeed.com
- [38] http://www.u-rd.com
- [39] 今岡 淳: "磁気結合を利用した電力変換器の高電力密度化とその応用に関する研究", 博士 論文, 島根大学, 2015.
- [40] H. Kosai, S. McNeal, B. Jordan, J. Scofield, B. Ray, and Z. Turgut: "Coupled Inductor Characterization for a High Performance Interleaved Boost Converter", *IEEE Transactions on Magnetics*, Vol. 45, No. 10, pp. 4812–4815, 2009.
- [41] M. Hirakawa, Y. Watanabe, M. Nagano, K. Andoh, S. Nakatomi, S. Hashino, T. Shimizu: "High power DC/DC converter using extreme close-coupled inductors aimed for electric vehicles", *The 2010 International Power Electronics Conference (ECCE ASIA)*, pp. 2941– 2948, 2010.

発表文献

- Yu Hosoyamada, Itsuo Yuzurihara, Yasutaka Fujimoto and Atsuo Kawamura: "High-Speed High/Low Pulse Operation by Deadbeat Control Considering Control Delay in Three-Phase Interleaved DC/DC Converter", *IEEE Energy Conversion Congress & EXPO*, pp.182–189, 2018.
- Yu Hosoyamada, Yasutaka Fujimoto, A. Kawamura and Itsuo Yuzurihara: "Individual Deadbeat Control for Three-Phase Interleaved Buck DC/DC Converters," *IEEE transactions on Industrial Applications*, Vol. 56, Issue 5, pp. 5065–5074, 2020.
付録 A

証明

本論において、2次のマクローリン展開により、以下の離散状態方程式を得た.

$$x(k_A+1) = Fx(k_{sA}) + Gu(k_A)$$
(A-1)

ただし, $x(k_A+1)$, $x(k_{sA})$, F, G, $u(k_A)$ は以下の式で表される.

$$\begin{aligned} x(k_{A}+1) &= \left[i_{LA}(k_{A}+1) \quad i_{LB}(k_{A}+1) \quad i_{LC}(k_{A}+1) \quad v_{o}(k_{A}+1) \right]^{\mathrm{T}}, \\ x(k_{sA}) &= \left[i_{LA}(k_{sA}) \quad i_{LB}(k_{sA}) \quad i_{LC}(k_{sA}) \quad v_{o}(k_{sA}) \right]^{\mathrm{T}}, \\ F &= \left[\begin{matrix} F_{1} & F_{2} & F_{2} & F_{3} \\ F_{2} & F_{1} & F_{2} & F_{3} \\ F_{2} & F_{2} & F_{1} & F_{3} \\ F_{4} & F_{4} & F_{4} & F_{5} \end{matrix} \right], \\ G &= \left[\begin{matrix} 0 & 0 & 1 & 0 & 0 & D_{3} & 0 & 0 \\ 0 & 2/3 & 0 & 0 & D_{41} & 0 & 0 & D_{1} \\ 1/3 & 0 & 0 & D_{52} & 0 & 0 & D_{2} & 0 \\ G_{41} & G_{42} & G_{43} & G_{44} & G_{45} & G_{46} & G_{47} & G_{48} \end{matrix} \right] \frac{T_{s}}{L} V_{in}, \\ u(k_{A}) &= \left[\Delta T_{C}(k_{C}) \quad \Delta T_{B}(k_{B}) \quad \Delta T_{A}(k_{A}) \quad \Delta T_{C}(k_{C}-1) \\ \Delta T_{B}(k_{B}-1) \quad \Delta T_{A}(k_{A}-1) \quad \Delta T_{C}(k_{C}-2) \quad \Delta T_{B}(k_{B}-2) \end{matrix} \right]^{\mathrm{T}} \quad (A-2) \end{aligned}$$

また, このとき, F_1 から F_5 および G_{41} から G_{48} は以下のとおりである.

$$F_{1} = 1 - \frac{(T_{s} + T_{d})^{2}}{2LC}, F_{2} = -\frac{(T_{s} + T_{d})^{2}}{2LC}, F_{3} = -\frac{T_{s} + T_{d}}{L} + \frac{(T_{s} + T_{d})^{2}}{2LCR},$$

$$F_{4} = \frac{T_{s} + T_{d}}{C} - \frac{(T_{s} + T_{d})^{2}}{2C^{2}R}, F_{5} = 1 - \frac{T_{s} + T_{d}}{CR} + \frac{(T_{s} + T_{d})^{2}}{2} \left\{ \frac{1}{(CR)^{2}} - \frac{3}{LC} \right\},$$

$$G_{41} = \frac{T_{s}}{18CV_{in}}, G_{42} = \frac{2T_{s}}{9CV_{in}}, G_{43} = \frac{T_{s}}{2CV_{in}}, G_{44} = \frac{(t_{5} - t_{2})^{2}}{2CT_{s}V_{in}},$$

$$G_{45} = \frac{(t_{4} - t_{1})^{2}}{2CT_{s}V_{in}}, G_{46} = \frac{t_{3}^{2}}{2CT_{s}V_{in}}, G_{47} = \frac{t_{2}^{2}}{2CT_{s}V_{in}}, G_{48} = \frac{t_{1}^{2}}{2CT_{s}V_{in}},$$
(A-3)

 $\Delta T_B(k_B)$ および $\Delta T_C(k_C)$ は未知変数であるため, $\Delta T_A(k_A)$ と等しいとすると, 次のとおり 式変形できる.

ただし, $i_L(k_A+1)$, $i_L(k_{sA})$ および f_1 , f_2 は以下のとおりである.

$$i_{L} (k_{A} + 1) = i_{LA} (k_{A} + 1) + i_{LB} (k_{A} + 1) + i_{LC} (k_{A} + 1),$$

$$i_{L} (k_{sA}) = i_{LA} (k_{sA}) + i_{LB} (k_{sA}) + i_{LC} (k_{sA}),$$

$$f_{1} = F_{1} + 2F_{2}, f_{2} = 3F_{3}$$
(A-5)

このとき, 指令値 $i_L(k_A+1) = 0$ とし, 式 (3-12) を状態フィードバックとして次のとおりに代入する.

$$\Delta T_{A}(k_{A}) = Kx'(k_{A}) = \begin{bmatrix} K_{1} & K_{2} \end{bmatrix} x'(k_{A}),$$

$$K_{1} = -\begin{bmatrix} \frac{L - \frac{3(T_{s} + T_{d})^{2}}{2C}}{2V_{in}} & \frac{3\left\{-(T_{s} + T_{d}) + \frac{(T_{s} + T_{d})^{2}}{2CR}\right\}}{2V_{in}} \end{bmatrix},$$

$$K_{2} = -\frac{1}{2}\begin{bmatrix} D_{52} & D_{41} & D_{3} & D_{2} & D_{1} \end{bmatrix}$$
(A-6)

以上の代入により、次式が得られる.

$$\begin{aligned}
x'(k_{A}+1) &= F'x'(k_{sA}) + G'Kx'(k_{sA}) = (F'+G'K)x'(k_{sA}) \\
&= \begin{bmatrix} M_{11} + G_{1}'K_{1} & M_{12} + G_{1}'K_{2} \\ M_{21} + G_{2}'K_{1} & M_{22} + G_{2}'K_{2} \end{bmatrix} \begin{bmatrix} x_{1}'(k_{sA}) \\ x_{2}'(k_{A}) \end{bmatrix}$$
(A-7)

ここで、遅延時間 T_d による変換行列を R_3 で定義する.

$$x(k_{sA}) = e^{-AT_d} x(k_A) = R_3 x(k_A)$$
(A-8)

式 (A-4), (A-5) と同様に, 各相のインダクタ電流を合成した状態に対しての変換行列を *R*₁ と すると,

$$x_1'(k_{sA}) = R_1 x_1'(k_A) \tag{A-9}$$

と表すことができ,式 (A-7) において, x_1' は1周期以内の遅延時間であるとき,次式で表すことができる.

$$x'(k_{A}+1) = \begin{bmatrix} (M_{11}+G_{1}'K_{1})R_{1} & M_{12}+G_{1}'K_{2} \\ (M_{21}+G_{2}'K_{1})R_{1} & M_{22}+G_{2}'K_{2} \end{bmatrix} \begin{bmatrix} x_{1}'(k_{sA}) \\ x_{2}'(k_{A}) \end{bmatrix} = E_{q}x'(k_{A})$$
(A-10)

本論で示した表2の定数を用いて計算すると, *E*_qにおけるインダクタ電流の固有値は0となっており, 出力デッドビート応答が確認できる.また, *E*_qの固有値の大きさはすべて1より小さく, 安定である.