

学位論文及び審査結果の要旨

氏 名 彭 析竹

学 位 の 種 類 博士(工学)

学 位 記 番 号 工府博甲第457号

学位授与年月日 平成27年3月25日

学位授与の根拠 学位規則(昭和28年4月1日文部省令第9号)第4条第1項及び横浜国立大学学位規則第5条第1項

学 府 ・ 専 攻 名 工学府 物理情報工学 専攻

学 位 論 文 題 目 Study and development on high-performance superconductive computing systems using single-flux-quantum circuits
(和訳) 単一磁束量子回路を用いた高性能超伝導演算システムに関する研究

論 文 審 査 委 員 主査 横浜国立大学 教授 吉川 信行
横浜国立大学 教授 羽路 伸夫
横浜国立大学 教授 竹村 泰司
横浜国立大学 准教授 荒川 太郎
横浜国立大学 准教授 山梨 裕希

論文及び審査結果の要旨

単一磁束量子を情報担体とする単一磁束量子(SFQ)回路は高速性ならびに低消費電力性において、半導体集積回路を凌駕する性能を有しており、次世代の高性能情報機器の基盤技術として期待されている。本論文では、SFQ回路を用いた高性能情報機器の実現に向けて、SFQプロセッサとJosephson/CMOSハイブリッドメモリの研究を行なった。

SFQプロセッサの研究では、浮動小数点演算器(FPU)のアレイで構成される再構成可能な大規模データパスの構成要素として、浮動小数点加算器(FPA)ならびに浮動小数点乗算器(FPM)の設計法を確立した。ビットシリアルアーキテクチャに基づいて半精度(16b)ならびに単精度(32b)のFPAおよびFPMを設計した。更にこれらを産業技術研究所の高臨界電流多層超伝導集積回路プロセスであるAIST-ADP2を用いて試作し、50GHz以上のクロック周波数での高速動作実証に成功した。本回路は、約2万個のジョセフソン接合で構成され、高速動作実証されたSFQ回路としては世界最大規模である。また、本論文では今後の超伝導プロセスの発展に対する、FPAならびにFPMの性能予測を行なった。

一方、ハイブリッドメモリの研究では、SFQ回路の微小信号をCMOS回路で処理可能な

信号レベルに増幅するための SFQ/CMOS インターフェイス回路の構成方法に関する研究を行なった。SFQ/CMOS インターフェイス回路は、ラッチ型ジョセフソン接合で構成される 4JL-ゲートとラッチングドライバで構成されるが、SFQ ハイブリッドメモリの実現のためには、インターフェイス回路の多チャンネル化が必要である。本論文ではこれらの回路構成法と交流クロックの供給法の最適化を行うことで、約 5GHz で動作し、素子バラツキに対して安定動作が可能な SFQ/CMOS インターフェイス回路を設計するための方法論を確立した。本成果を用いて 64kb ハイブリッドメモリ全システムの完全動作に成功した。以上の成果は、高性能情報機器の実現に向けた SFQ 回路基盤技術の確立に大きく寄与するものと言える。

これらの研究成果は、超伝導デジタルエレクトロニクス技術、特に超高速・超低消費電力情報機器の実現に対して極めて意義のあるものと高く評価される。よって、本論文は物理情報工学専攻の博士論文として十分な内容を有すると認める。